

ビデオ接続規格 と画像表示の勘所

IOT時代の
新スタイル

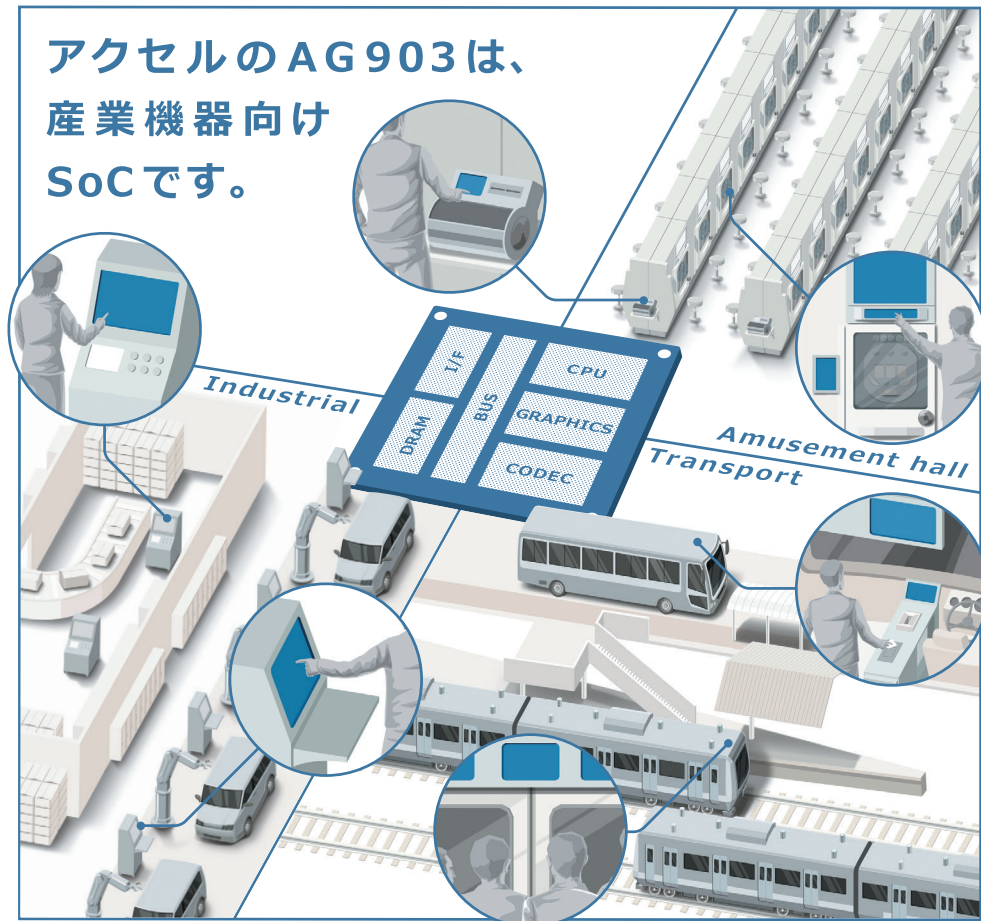
トランスタ技術 特別小冊子(非売品)
麻生勝之／宮崎仁【共著】

国・地域	参加 回数				合計
日本	22	142	135	162	439
米 国	28	263	295	291	849
ロシア	6	149	124	153	426
中 国	10	224	167	155	546
フランス	28	212	241	263	716
英 国	28	263	295	291	849
カナダ	26	64	102	136	302
ブラジル	22	30	36	62	128



CQ出版社

アクセルのAG903は、 産業機器向け SoCです。



組み込み機器向けグラフィックスLSI

AG903

アクセルの「AG903」は、OpenVG™ 1.1 対応の高性能グラフィックスエンジンと大容量 VRAM に加え、Arm® Cortex®-A5 CPU も内蔵し、効率的で無駄のないシステムの構築を可能とします。「AG903」は医療・計測機器や製造・車両・店舗設備をはじめとする多岐にわたる用途をターゲットとし、開発を支援するための評価ボードとパートナー提供のソフトウェアも準備されています。また、旧来品同様に外部 CPU から制御することもできます。使いやすさと高性能を両立し、長く安定した供給を目指す「AG903」は、トータルコストの低減に貢献します。

AG903 主な仕様

描画エンジン	Open VG™ 1.1 対応
CPU コア	Arm®Cortex®-A5 400MHz
内蔵 DRAM 容量	512Mbit
ビデオ入力	CMOS デジタル (24bit) × 1、アナログ (NTSC/PAL) × 4
ビデオ出力	CMOS デジタル (24bit) × 1、LVDS デュアル × 1
最大解像度	1920 × 1200 (1出力時)
画像コーデック	JPEG (圧縮伸長)、H.264 (伸長)
電源電圧	コア 1.15V、I/O 1.8 または 3.3V (選択可能)、アナログ 1.8V、DRAM 1.8V
パッケージ	QFP 256pin、28mm × 28mm
その他	画像処理機能、外部 CPU からの制御

※ Arm および Cortex は Arm Ltd. またはその子会社の登録商標です。

※ OpenVG は The Khronos Group Inc. の商標です。

※ その他の社名、製品名などは、一般に、各社の商標または登録商標です。

目次

[CONTENTS]

ビデオ接続規格 と画像表示の勘所

麻生勝之／宮崎仁〔共著〕

第1章	写真館 AG903 による	2
	5 画面表示デモ・システム	

第2章	表示デバイスに使われる	5
	インターフェースの紹介	

2-1	ディスプレイ外部 I/F	5
-----	--------------	---

2-2	ディスプレイ内部 I/F	8
-----	--------------	---

第3章	AG903 の概要とビデオ出力機能	10
-----	-------------------	----

3-1	AG903 の概要	10
-----	-----------	----

3-2	AG903 のビデオ出力機能	13
-----	----------------	----

3-3	CMOS ビデオ出力機能	14
-----	--------------	----

3-4	LVDS ビデオ出力機能	15
-----	--------------	----

第4章	AG903 の表示機能の詳細	17
-----	----------------	----

4-1	画像データとカラー・パレットのカラー・フォーマット	17
-----	---------------------------	----

4-2	ウィンドウの合成	20
-----	----------	----

4-3	ウィンドウ機能と転送帯域の注意	21
-----	-----------------	----

4-4	アルファ値を活用したアンチエイリアス処理	23
-----	----------------------	----

4-5	ディザリング機能	24
-----	----------	----

4-6	ビデオ同期信号	25
-----	---------	----

第5章	AG903 による 5 画面表示!!	28
-----	--------------------	----

5-1	AX73101 の概要	28
-----	-------------	----

5-2	5 画面表示デモ・システムの詳細	30
-----	------------------	----

IoT カニ!? カニ!?

第1章

写真館 AG903 による 5画面表示デモ・システム

組み込み用グラフィックス SoC の AG903 を使えば、簡単な構成で多彩な表示ができる。

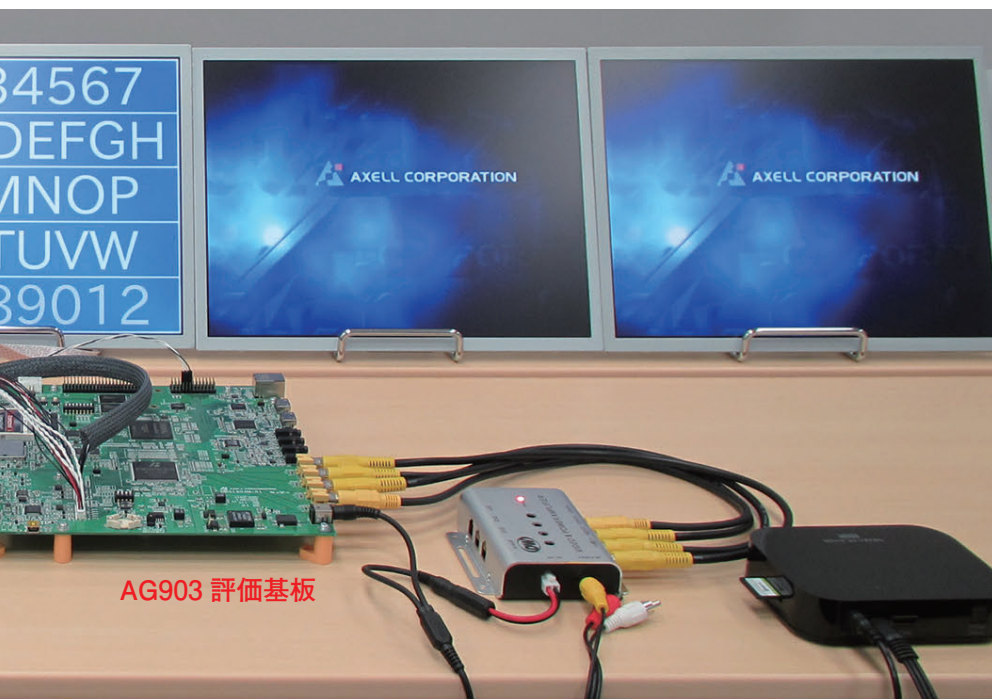


AG903 評価基板と画面分割基板を組み合わせ、5画面表示を可能にしたデモ・システムの例。競技会場の中継画面4つとランキング画面の同時表示を想定したもの。

このデモ・システムの詳細は第5章(p.28)において解説する。



デモ・システムの裏面。
eDP→LVDS 変換基板を介して、LVDS 液晶モジュールに接続している。



AG903 評価基板



画面分割基板に搭載された画像処理 IC. 画面分割と超解像スケーラ機能を備える. LVDS から入力した画像を 4 つに分割, 液晶モジュールの解像度に合わせて eDP 出力する.

写真館 3 表示デバイスに使われるインターフェースの例(解説は 2 章)

アナログ RGB



NTSC (RCA 端子)



S 端子



D 端子



DVI



HDMI



DisplayPort



SDI



第2章

表示デバイスに使われる インターフェースの紹介

表示デバイスとディスプレイを接続用ケーブルで接続する外部 I/F と、内蔵ディスプレイを筐体内の配線で接続する内部 I/F があります。

2-1 ディスプレイ外部 I/F

(1) アナログ RGB

主に PC とディスプレイの接続に用いられる I/F で、R、G、B の各色に対応したアナログ電圧信号と、V-Sync(垂直同期)、H-Sync(水平同期)の二つの同期信号をもちます。CRT 時代の標準的な I/F で、一般には IBM が 1987 年に定めた VGA 仕様を拡張しています。

元々の VGA は、通常 640×480 ドット(注1)、プログレッシブ、リフレッシュ 59.94Hz(注2)、ドットレート 25.1748MHz でした。その後 800×600 、 1024×768 などの解像度でも用いられるようになり、最大では 2048×1536 ドット程度も可能です。

15 ピン 3 列のミニ D-Sub コネクタを用います(図 2-1)。同期信号は TTL レベルです。未使用ピンを使ってディスプレイ識別信号を伝える拡張仕様もあります。

R、G、B は $0 \sim 0.7V$ と低電圧の高周波信号のため、個別リターンを採用しており、通常は 75 Ω 同軸ケーブルで伝送します(注3)。市販のケーブルには 20m、50m など長距離のものもありますが、長いほど信号が減衰して画質が低下します。

(注1) 水平方向は H-Sync などを含めて 800 ドット分、垂直方向は V-Sync などを含めて 525 ライン分を出力する。

(注2) 最近では 60Hz にすることも多い。その場合はドットレート 25.2MHz になる。

(注3) 市販のアナログ RGB ケーブルは、R、G、B に 75 Ω 同軸ケーブルを用いた複合同軸ケーブルが多い。

図 2-1 アナログ RGB

(1) ピン割り当て

1	R	6	R-return	11	NC(注1)
2	G	7	G-return	12	NC(注1)
3	B	8	B-return	13	H-Sync
4	NC(注1)	9	NC(注1)	14	V-Sync
5	GND	10	Sync-return	15	NC(注1)

(注1) NC は No Connection。これをディスプレイ識別信号に利用する場合がある。

(注2) 機器側コネクタ(レセプタクル)を示す。ケーブル側(プラグ)はこれと対称。

(2) ピン配置(注2)



(2) NTSC, S 端子, D 端子

TV やビデオ機器のアナログ映像信号には、輝度信号 Y と色信号 C を重畳したコンポジット信号、輝度信号 Y と色信号 C を分離したセパレート信号、輝度信号 Y と二つの色差信号 Cb、Cr を用いるコンポーネント信号があります(図 2-2)。分離するほど信号線が増えますが、高画質に対応できるようになります。通常は 75 Ω 同軸ケーブルで伝送します。

コンポジット信号の規格は NTSC で、一般に RCA 端子で接続します。音声用も同じ RCA 端子なので、誤接続を防ぐため、映像用は黄色、音声用は赤と白に色分けしています。

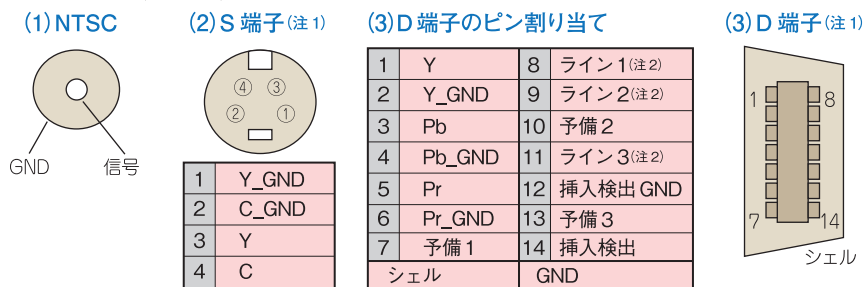
セパレート信号は、S 端子と呼ばれる 4 ピンの DIN コネクタを用います。JEITA で RC-5203A (コネクタ)、CP-1211A (接続方法) として規格化されました。

コンポーネント信号は、Y、Cb、Cr の 3 本のケーブルを個別に RCA 端子で接続する方式と、D 端子と呼ばれる 1 個のコネクタでまとめて接続する方式があります。

D 端子には 14 ピンのハーフピッチ・ペローズ接点コネクタを用います。Y、Cb、Cr とホットプラグ検出信号は個別リターンです。他にディスプレイの制御 / 識別信号があります。地上および BS デジタル放送を視聴する機器間で、高品質のアナログ映像信号を伝送する目的で、JEITA で RC-5237 (コネクタ)、CP-4120A (接続方法) が規格化されています。

D 端子は、同じコネクタで 5 種類の映像信号に対応し、D1 ～ D5 の 5 レベルに分けられます。D1 は NTSC や SD 放送と同等の 480i 対応、D2 は 480p/480i 対応、D3 は HD 放送の 1080i と D2 に対応、D4 は HD の 720p と D3 に対応、D5 は 1080p/1080i、720p、480p/480i に対応します。ただし、最近ではデジタル I/F の HDMI に置き換えが進んでいます。

図 2-2 NTSC, S 端子, D 端子



(注 1) 機器側コネクタ (レセプタクル) を示す。ケーブル側 (プラグ) はこれと対称。

(注 2) ディスプレイ制御 / 識別信号として使用する。ライン 1: 走査線数, ライン 2: 走査方式, ライン 3: 画角

(3) DVI, HDMI

DVI (Digital Visual Interface) は、PC からディスプレイに非圧縮のデジタル画像データを直接伝送する I/F です。アナログ RGB 信号を LCD に表示する場合、LCD 側で画素ごとに電圧信号をサンプリングしてデジタル変換します。PC からデジタル・データを直接伝送すれば、変換の手間を省き画質低下も防げます。リフレッシュレートに合わせて 1 画面分のデータを高速伝送するため、LVDS (低電圧差動信号)、TMDS (遷移最少差動信号) などの高速シリアル伝送方式が開発されました。

DVI では TMDS 方式を採用しています。R、G、B、クロックの 4 対の差動信号線で画像データを伝送します。ピクセル・クロックごとに R、G、B 各 8 ビットのデータを 8B/10B 変換し、10 倍レートで高速シリアル伝送します。

このリンクを 1 組もつシングルリンクと、2 組もつデュアルリンクがあります。これに他の

表示デバイスに使われるインターフェースの紹介

制御信号などを加え、24 ピン・コネクタで接続します (図 2-3)。シングルリンクでは最大 165MHz のピクセル・クロックを用い、1.65Gbps で伝送します。165MHz を超える場合や各色が 8 ビットを超える場合は、デュアルリンクを使用します。

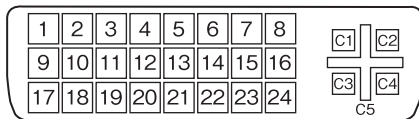
図 2-3 DVI

(1) ピン割り当て

1	TMDS DATA2-	R1-	9	TMDS DATA1-	G1-	17	TMDS DATA0-	B1-, Sync
2	TMDS DATA2+	R1+	10	TMDS DATA1+	G1+	18	TMDS DATA0+	B1+, Sync
3	DATA2/4 Shield		11	DATA1/3 Shield		19	DATA0/5 Shield	
4	TMDS DATA4-	G2-	12	TMDS DATA3-	B2-	20	TMDS DATA5-	R2-
5	TMDS DATA4+	G2+	13	TMDS DATA3+	B2+	21	TMDS DATA5+	R2+
6	DDC Clock		14	+5V		22	Clock Shield	
7	DDC Data		15	GND		23	TMDS Clock+	
8	Analog V-Sync(注1)		16	HotPlug 検出		24	TMDS Clock-	

C1	Analog R(注1)
C2	Analog G(注1)
C3	Analog B(注1)
C4	Analog H-Sync(注1)
C5	Analog GND(注1)

(2) ピン配置(注)



(注1) アナログ RGB 信号用。DVI-I と DVI-A で用いる。

(注2) 機器側コネクタ(レセプタクル)を示す。ケーブル側(プラグ)はこれと対称。

HDMI (High-Definition Multimedia Interface) は、薄型テレビやビデオ機器を接続するための I/F です (図 2-4)。RGB の他に YCbCr に対応し、音声データの伝送、HDCP 方式のコンテンツ保護も行います。画像データは TMDS で伝送し、DVI と相互に変換可能です。ただし、HDMI では 165MHz 以上のクロックでもシングルリンクで伝送します。

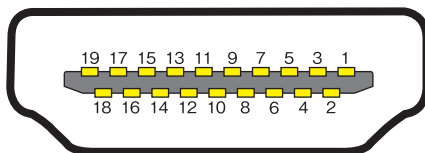
コネクタが小型なので、PC でも HDMI の採用が増えています。標準コネクタ(タイプ A)、さらに小型の HDMI-mini(タイプ C)、HDMI-micro(タイプ D)などもあります。

図 2-4 HDMI

(1) ピン割り当て

1	TMDS DATA2+	10	TMDS Clock+
2	DATA2 Shield	11	Clock Shield
3	TMDS DATA2-	12	TMDS Clock-
4	TMDS DATA1+	13	CEC
5	DATA1 Shield	14	予備
6	TMDS DATA1-	15	DDC Clock
7	TMDS DATA0+	16	DDC Data
8	DATA0 Shield	17	DDC/CEC GND
9	TMDS DATA0-	18	+5V
		19	HotPlug 検出

(2) ピン配置(注)



(注) 標準コネクタ(HDMI タイプ A)の機器側コネクタ(レセプタクル)を示す。ケーブル側(プラグ)はこれと対称。

(4) DisplayPort (DP), eDP

DisplayPort は、PC とディスプレイの I/F として DVI の置換えを狙ったものです。DVI や HDMI で用いられている TMDS とは異なり、画像データを所定のフォーマットでパケット化して高速シリアル伝送します。オプションで音声データの伝送も可能です。マルチディスプレイ、超高解像度などにも対応可能で、拡張性の高い仕様となっています。

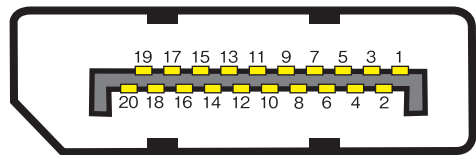
1 対の差動信号ペアをレーンと呼び、最大 4 レーンを同時に転送できます(図 2-5)。1 レーンの転送レートはまず 1.62Gbps と 2.7Gbps が規定され、さらに高速版の 5.4Gbps、8.1Gbps が追加されています。

図 2-5 DisplayPort

(1) ピン割り当て

1	MainLane0+	11	GND
2	GND	12	MainLane3-
3	MainLane0-	13	GND
4	MainLane1+	14	GND
5	GND	15	AUX+
6	MainLane1-	16	GND
7	MainLane2+	17	AUX-
8	GND	18	HotPlug 検出
9	MainLane2-	19	GND
10	MainLane3+	20	+3.3V

(2) ピン配置(注)



eDP(embedded Display Port)は、DisplayPort の高速デジタル伝送を筐体内部の接続に利用する規格です。内部 I/F で長く用いられてきた LVDS の置換えを狙ったものです。

(5) SDI(SD-SDI, HD-SDI, 3G-SDI, 6G-SDI, 12G-SDI)

SDI(Serial Digital Interface)は、1 本の 75Ω 同軸ケーブルで非圧縮の画像データと音声データをシリアル伝送する規格です。YCbCr の 16 ビット・パラレル・データをシリアル化し、16 倍レートで高速シリアル伝送します。放送機器、業務機器、産業用画像機器などで用いられており、カメラとディスプレイの両方で用いられています。

525i/625i に対応する SD-SDI、1125i に対応する HD-SDI、伝送レート 3Gbps でフル HD 対応の 3G-SDI、6Gbps の 6G-SDI、12Gbps で 4K 対応の 12G-SDI があります。

2-2 ディスプレイ内部 I/F

内蔵型の LCD モジュールの I/F としては、320×240、640×480 など比較的低解像度ではデジタル RGB が多く、特に低解像度やキャラクタ表示のものは SPI も用いられます。一方、640×480 以上では LVDS が主に用いられてきました。さらに高解像度化に対応するために、V-by-One、MIPI、eDP などの規格が作られています。

(1) デジタル RGB

LCD モジュールのインターフェースとして古くから使われています。R, G, B データをそれぞれパラレル・データ線で伝送し、制御線として V-Sync, H-Sync, ドット・クロック, データ・イネーブルをもちます。必要な信号線が 18 ビット・カラーで 22 本, 24 ビット・カラーで 28 本と多く、信号振幅も大きいためノイズや消費電力にも難点があります。

(2) LVDS (FPD-Link)

信号線数を減らし、高速伝送を実現するために、低電圧差動シリアル伝送を採用した方式です。提唱したナショナルセミコンダクター（現在 TI）では FPD-Link と呼んでいます。

以前の LCD は色数をあまり多くできず、RGB 各 6 ビットの 18 ビット・カラーが用いられていました。これに制御信号 3 ビットを加えた 21 ビットを 3 本の 7 ビット・シリアル信号に変換し、ドット・クロックの 7 倍レートでシリアル伝送します。1 本のクロック線を加えて、4 本の信号線で画像データを伝送できます。

さらに、24 ビット・カラーの LCD が普及してくると、制御信号 4 ビットを加えた 28 ビットを 4 本の 7 ビット・シリアル信号に変換する方式が追加されました。クロック線を加えた 5 本の信号線で伝送できます。

(3) V-by-One, V-by-One-HS

高速シリアル伝送の技術が進んでくると、さらに多ビットのパラレル・データをシリアル化できるようになります。LVDS では 21 ビット・パラレルを 3 本の 7 ビット・シリアルに変換していますが、これを 1 本のシリアルに変換する方式が V-by-One です。8B/10B 変換でクロックをデータに埋め込むことにより、クロック線も不要にしています。

さらに、シリアル信号の伝送特性を改善するイコライザ技術、CDR (クロックデータリカバリ) 技術を用いて最大 40 ビット・パラレルを 1 本のシリアルに変換する V-by-One-HS 方式が追加されました。

(4) MIPI (D-PHY, M-PHY, C-PHY)

MIPI (Mobile Industry Processor Interface) は、スマートフォンなどのモバイル機器の内部 I/F を統一するために MIPI アライアンスで策定されてきた規格です。2003 年に MIPI v1.0 が発表され、拡張や高性能化が進められてきました。モバイル機器が対象のため、速度だけでなく消費電力やコストに注意が払われています。

MIPI では、現在までに D-PHY, M-PHY, C-PHY の三つの物理層が規格化されています。

D-PHY は最初に策定された方式で、1 本または複数のシリアル・データ線と、1 本のクロック線で伝送を行います。M-PHY は埋め込みクロックを用いてさらに高速化をはかり、1 レーンあたり 5.8Gbps を実現しています。C-PHY は 2014 年発表の最新規格で、1 レーン 3 本の信号線を用いて、より低コストで 1 レーンあたり 5.7Gbps を実現したものです。



第3章

AG903の概要と ビデオ出力機能

アクセル社は、さまざまな組み込み機器に高解像度・高精細グラフィックスを搭載するためのグラフィックス LSI を得意とするファブレス半導体メーカーです。AG903 は、Arm Cortex-A5 と大容量 VRAM、各種の周辺機能と I/F、グラフィックス制御機能とビデオ I/F を SoC として統合したものです。1 チップでシステムを構成できるので、サイズやコストの制約が大きい組み込み製品で高度なグラフィックスを容易に実現できます。

本書では、この AG903 とそのビデオ出力機能について詳しく紹介します。

3-1 AG903 の概要

AG903 のブロック図を図 3-1、外観を写真 3-1 に示します。

グラフィックス機能としてデジタルとアナログのビデオ入力、各種の画像処理や表示制御、画像圧縮／伸長、LVDS と CMOS のビデオ出力を搭載しています。業界標準の Cortex-A シリーズ・コアを採用しているので、Arm エコシステムや Linux を活用したシステム設計が可能です。主な仕様を表 3-1 に示します。

強力なビデオ・キャプチャ機能と内蔵の画像処理機能を利用し、表示機能付きの画像診断装置をはじめ、産業用のさまざまな画像アプリケーションをコンパクトに実現するのに好適です(図 3-2)。

図 3-1 AG903 のブロック図

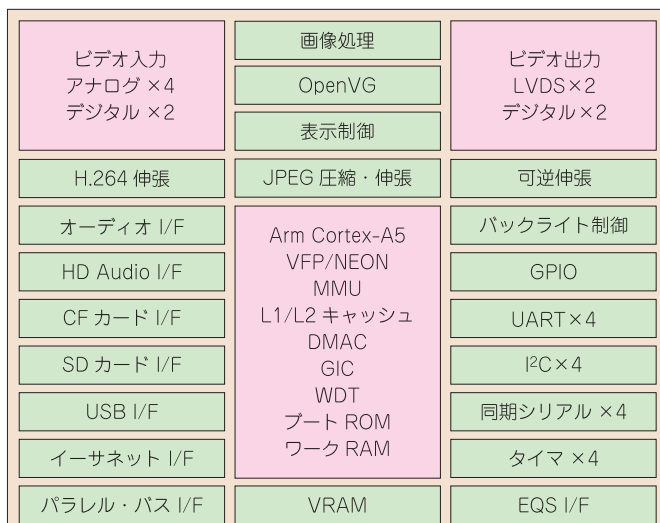


写真 3-1 AG903 の外観
パッケージは QFP 256 ピン。

図 3-2 産業用の画像アプリケーションの構成例

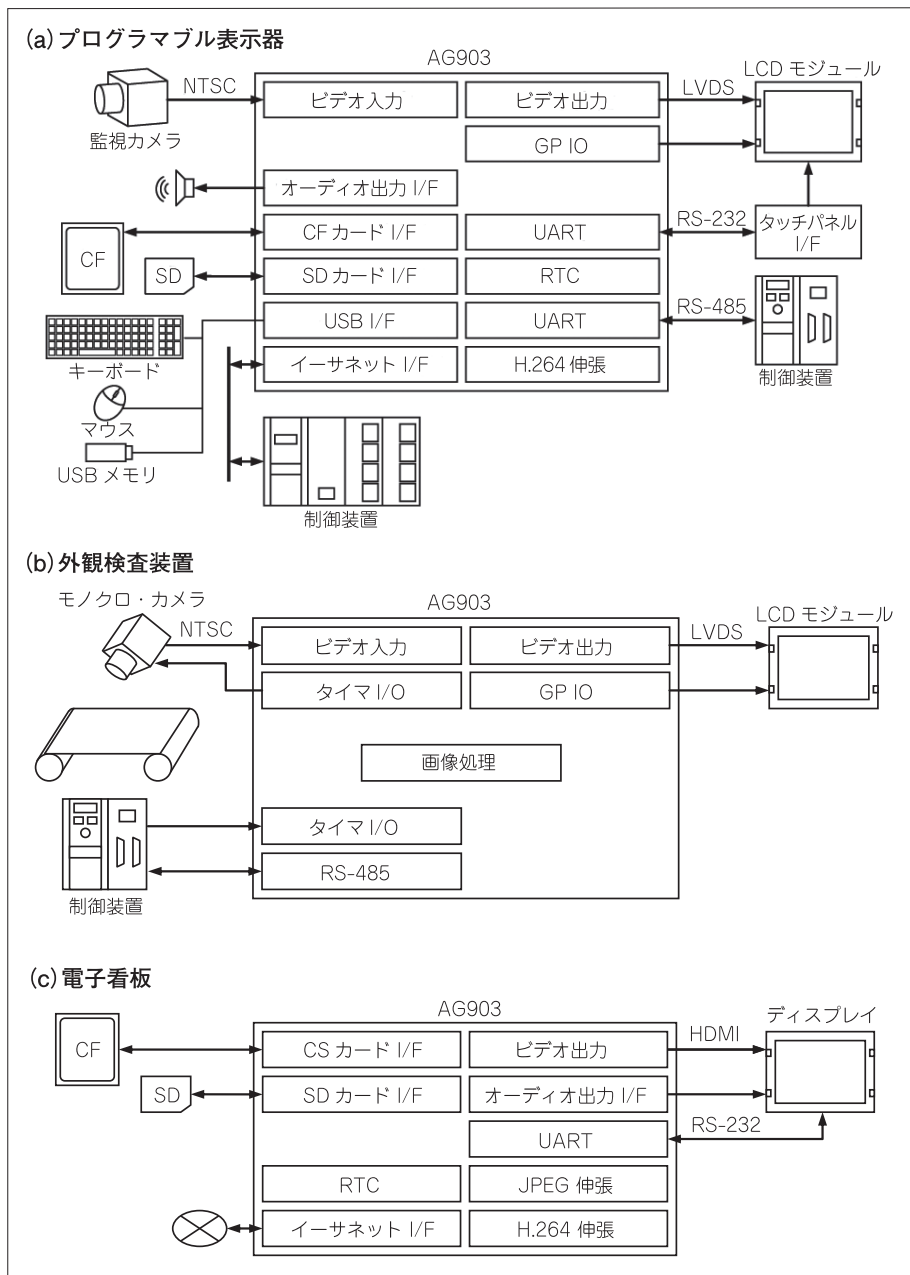


表 3-1 AG903 の主な仕様

機 能	詳 細	性 能
内蔵 CPU	コア, クロック	Arm Cortex-A5, 400MHz
	FPU	Arm VFPv4/NEON
	周辺機能	MMU, L1/L2 キャッシュ, DMAC, GIC, タイマ
内蔵 VRAM	容量	512M ビット (64M バイト)
ビデオ入力	入力 I/F	24 ビット・デジタル×1 または 8 ビット・デジタル×2, アナログ×4
	入力フォーマット	RGB888/RGB565/YCbCr422 (デジタル) NTSC/PAL コンポジット (アナログ)
	最大解像度	4096×4096 ドット (演算パイプライン 1920 ドット×1, 640 ドット×1)
	入力ドット・クロック	最大 170MHz
ビデオ出力	出力 I/F	24 ビット・デジタル×1 または 8 ビット・デジタル×2, LVDS デュアル×1 または LVDS シングル×2
	出力フォーマット	RGB888/RGB565/YCbCr422 (デジタル)
	最大解像度	1920×1200, 60Hz (デジタル) 1366× 768, 60Hz (LVDS シングル) 1920×1200, 60Hz (LVDS デュアル)
	出力ドット・クロック	最大 170MHz
	発色数	最大 24 ビット
	機能	16 ウィンドウ (2 画面合計), 拡大 / 縮小, 反転, 色補正, ウィンドウ間合成, 色空間変換, ディザリング, バックライト制御
描画	対応 API	OpenVG1.1 準拠 API, AG9 描画 API
画像圧縮 / 伸張	圧縮方式	JPEG (圧縮 / 伸張), H.264 (伸張), AG9 形式 (可逆伸張)
画像処理	機能	I/P 変換, クロップ, ノイズフィルタ, 色空間変換, HSV/HLS 変換, 縮小, 空間フィルタ, 濃度変換, 閾値処理, ラベリング, ヒストグラム生成, フレーム間演算, ディザリング
外部 I/F	CPU 周辺 I/F	UART×4, 同期シリアル×4, I ² C×2, タイマ×4, バックライト制御×2, EQS×1, GPIO, デバッグ
	イーサネット	MII/RMII (10/100M) ×1
	USB	USB2.0 (HS/FS/LS) ×1 (ホスト / ファンクション切替)
	オーディオ	I ² S / 右詰め / 左詰め / TDM×4, HD Audio×1
	メディア	CF カード (True IDE/PC カード), SD カード (SDSC/SDHC/SDIO/MMC)
パラレル・バス I/F	バス幅, クロック	32/16/8 ビット, 最大 66MHz
	アドレス空間	26 ビット (64M バイト)
	メモリ I/F	SRAM/SDRAM I/F
デバイス・モード	バス幅, クロック	32/16 ビット, 最大 66MHz
	アドレス空間	26 ビット (64M バイト)
	データ転送モード	デュアル・アドレス・モード
対応クロック		24/25/27/30/48/50MHz
動作電圧		コア : 1.15V, I/O : 1.8V または 3.3V, アナログ : 1.8V, VRAM : 1.8V
パッケージ		256 ピン QFP (底面放熱パッド付き), 28×28mm

3-2 AG903 のビデオ出力機能

AG903 は独立 2 系統の表示画面出力が可能です。図 3-3 に、ブロック図を示します。

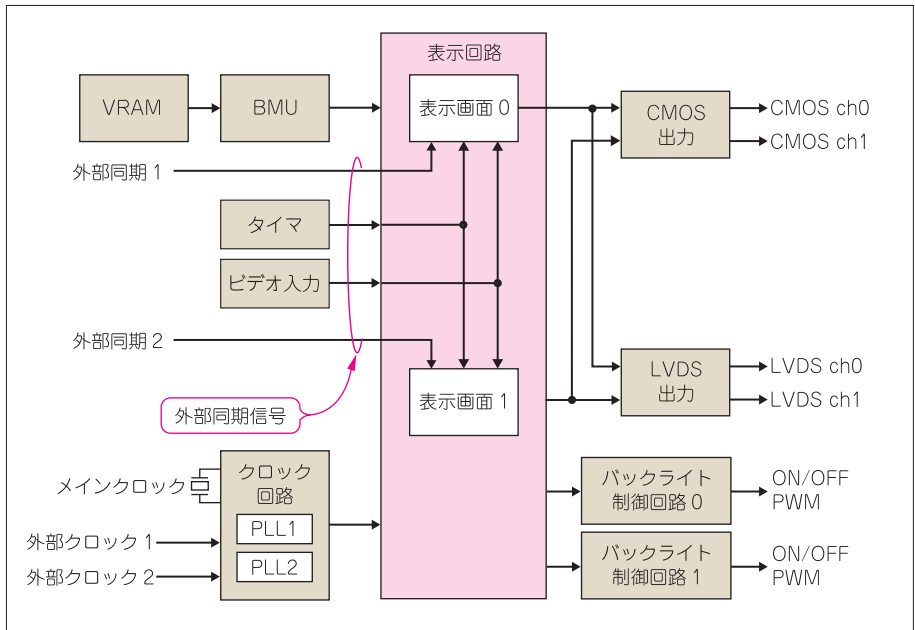
出力インターフェースは、2 チャンネルの CMOS ビデオ出力と、2 チャンネルの LVDS ビデオ出力があります。どちらも 2 チャンネル同時に出力可能ですが、表示回路の画面数が 2 画面なので、最大で合計 2 画面の出力となります。なお、CMOS インターフェースの I/O 電圧は 3.3V または 1.8V の選択が可能です。

表示に必要なドット・クロックは、外部クロックまたは内蔵 PLL が使用可能です。また同期信号については任意の同期信号の生成が可能です。外部同期信号、ビデオ入力部の同期信号、内蔵タイマによる外部同期も可能となっています。

画面表示の ON/OFF に連動可能な、バックライト制御信号出力 (ON/OFF および調光用 PWM) を備えています。

動画など更新される画像を表示する場合には、チラツキをなくするため、最低でも同じ容量の 2 つの領域を確保し (バンク構成)、それぞれ表示領域または書き換え領域 (描画領域) として交互に使用する必要があります。このバンク管理は、BMU 機能で自動化できます。

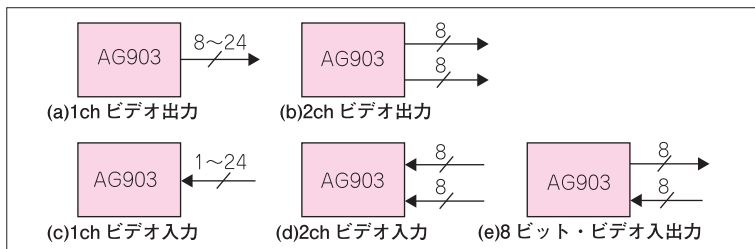
図 3-3 AG903 のビデオ出力機能のブロック図



3-3 CMOS ビデオ出力機能

AG903 は CMOS ビデオ入力機能, CMOS ビデオ出力機能を持ちますが, AG903 の端子数の制約から, CMOS ビデオ端子は入力と出力で共用化されています. 図 3-4 に示す構成のいずれかを選択して使用できます.

図 3-4 AG903 の CMOS ビデオ端子の入出力構成例



AG903 の CMOS ビデオ出力端子は, 24 本のデータ端子 (DVO_D23 ~ DVO_D0) と 5 本の同期信号端子で構成されます. デジタル・ビデオ出力時の出力フォーマットに応じて, 表 3-2 のように端子割り当てが変わります.

出力フォーマットは, 大別すると RGB と YCbCr の 2 種類です. 画像データのカラー・フォーマットが RGB で 24 ビットに満たない場合は 24 ビットにビット拡張し, 更に RGB は YCbCr に変換して出力できます.

表 3-2 出力フォーマットと AG903 の CMOS ビデオ端子割り当て

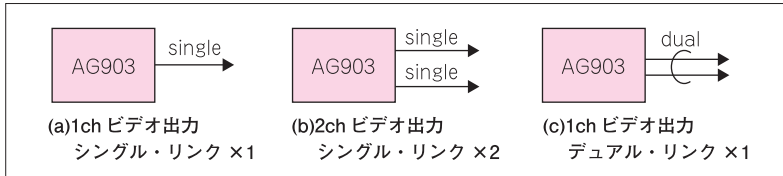
端子名 出力フォーマット	DOT_CLK	DVO_FIELD	DVO_DE	DVO_HSYN	DVO_VSYN	DVO_D23	DVO_D22	DVO_D21	DVO_D20	DVO_D19	DVO_D18	DVO_D17	DVO_D16	DVO_D15	DVO_D14	DVO_D13	DVO_D12	DVO_D11	DVO_D10	DVO_D9	DVO_D8	DVO_D7	DVO_D6	DVO_D5	DVO_D4	DVO_D3	DVO_D2	DVO_D1	DVO_D0
RGB888	C	F	D	H	S	R				G				B															
YCbCr444	C	F	D	H	S	Y				Cb				Cr															
YCbCr422 (16bit)	C	F	D	H	S					Y								Cb/Cr											
YCbCr422 (8bit) ×1	C	F	D	H	S	YCbCr																							
YCbCr422 (8bit) ×2	C	F	D	H	S	YCbCrO								C	K	F	D	H	S	V	S	YCbCr1							

3-4 LVDS ビデオ出力機能

AG903 の LVDS ビデオ出力は、FPD-Link 仕様に準じた出力となっています。

図 3-5 のように、AG903 では 1 つのシリアルライザを用いたシングル・リンクと、2 つのシリアルライザを組にして使用するデュアル・リンクのいずれかの構成が可能です。LVDS の各チャネルと色データの割り当ては、JEIDA 規格と VESA 規格を選択できます。

図 3-5 AG903 の LVDS ビデオ端子の出力構成例



シングル・リンクを用いるかデュアル・リンクを用いるかは、接続する液晶モジュールの解像度で概ね決まります。表 3-3 に、一般的に適用される解像度を示します。

LVDS ではクロックを 7 通倍するため、PLL の特性から下限の周波数が制限されます。したがって、LVDS インターフェースは概ね VGA 以上の液晶に使用されます。同様に、上限の周波数の制限からシングル・リンクが使用されるのは WXGA までで、SXGA 以上の解像度ではデュアル・リンクが使用されます。

表 3-3 LVDS インターフェースと適用解像度

LVDS インターフェース	適用解像度
シングル・リンク	VGA(640×480)～WXGA(1280×768)
デュアル・リンク	SXGA(1280×1024)～Full HD(1920×1080)

LVDS の各チャネルと色データの割り当てには、一般的に JEIDA と VESA の 2 つの規格が使用されています。図 3-6 に JEIDA 規格、図 3-7 に VESA 規格における色データのチャネル割り当てを示します。AG903 では、このどちらかを選択して使用できます。

なお、ほとんどの液晶モジュールは、垂直同期信号と水平同期信号は使用していません。



図 3-6 JEIDA 規格における色データのチャンネル割り当て

JEIDA 規格では 18 ビット液晶モジュールはチャンネル 0 ～ 2 が使われ、24 ビット液晶モジュールはチャンネル 0 ～ 3 が使われ、同じケーブルを共用できる。

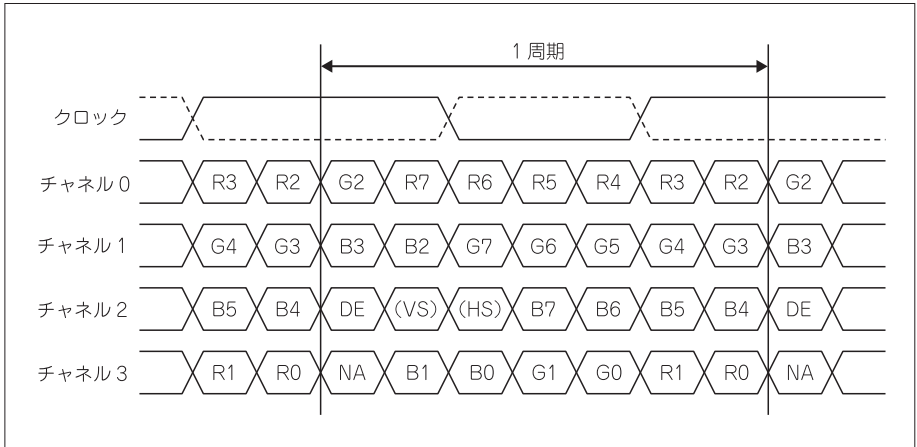
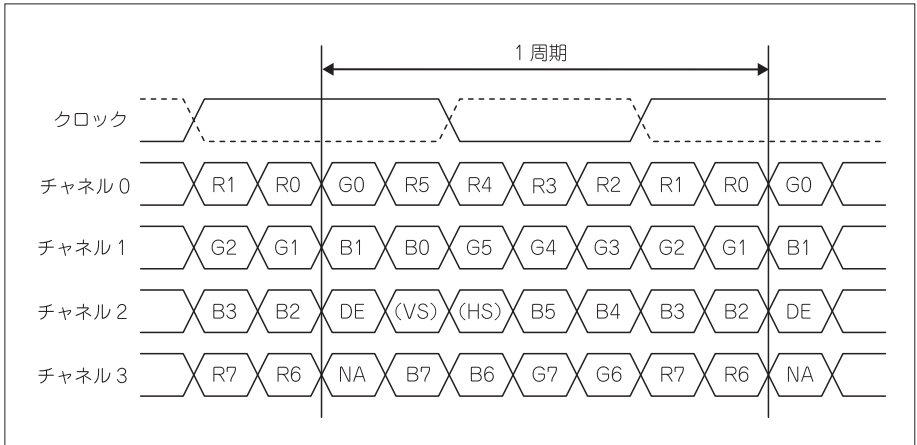


図 3-7 VESA 規格における色データのチャンネル割り当て



第4章

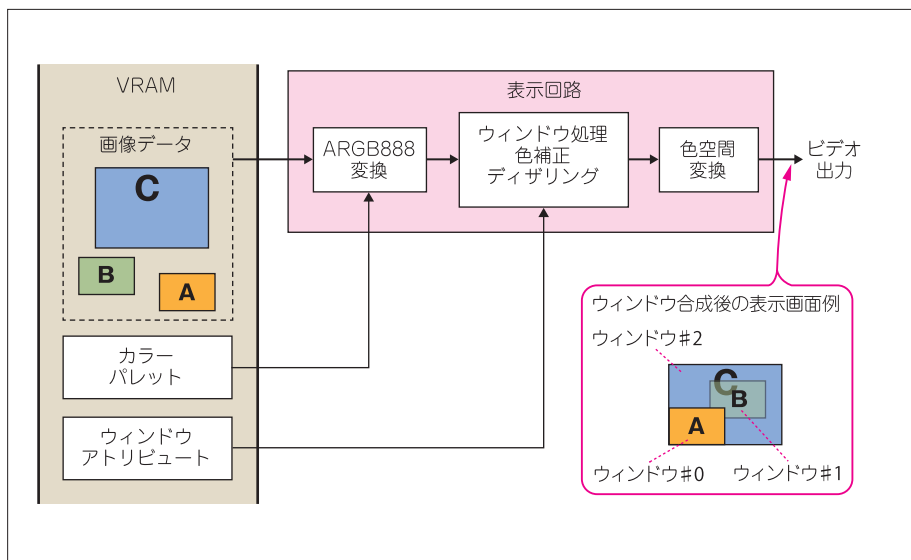
AG903の表示機能の詳細

本章では、AG903の表示機能について詳細に説明します。AG903の表示機能はVRAM、表示回路、出力回路から構成されます。VRAMには、表示に必要な複数の画像データ(フレーム・バッファ)、カラー・パレット、ウィンドウ・アトリビュートなどが置かれます。

VRAMに置かれる個々の表示用画像データの領域を、AG903ではフレーム・バッファと呼びます。1つのフレーム・バッファが、表示画面と一対一で対応するわけではありません。1つのフレーム・バッファが1つのウィンドウに対応し、複数のウィンドウは表示回路で合成され、1つの表示画面に配置して出力されます。

表示回路では、VRAMに格納された画像データやカラー・パレット、ウィンドウ・アトリビュートを読み出し、ウィンドウ処理、色補正、ディザリング、色空間変換などの処理を行って出力します。図4-1にブロック図を示します。

図4-1 AG903の表示回路のブロック図



4-1 画像データとカラー・パレットのカラー・フォーマット

AG903は各種のカラー・フォーマットに対応しています。特に、画像データとカラー・パレットではさまざまなフォーマットを選ぶことができます。表4-1に、画像データとカラー・パレットで使用可能なカラー・フォーマットを示します。

表 4-1 AG903 の表示回路で使用可能なカラー・フォーマット

データ種別	カラー・フォーマット
画像データ (フレーム・バッファ)	ARGB8888, XRGB8888, RGB888, RGB565, ARGB1555, XRGB1555, ARGB4444, XRGB4444, CLUT8, CLUT4, CLUT1, YCbCr422 (BT.709), YCbCr422 (BT.709 Full), YCbCr422 (BT.601), YCbCr422 (BT.601 Full),
カラー・パレット	ARGB8888, XRGB8888, RGB888, RGB565, ARGB1555, XRGB1555, ARGB4444, XRGB4444

これらのフォーマットの中には、各画素の輝度情報や色情報の他にアルファ値を持つものがあります。輝度や色以外の画素情報を持たせるために用いられるのがアルファ値です。一般的には、各画素の透過 / 不透過や透明度(または不透明度)の情報を持たせています。

(1)RGB 系のフォーマット

図 4-2 にアルファ値を持つ RGB フォーマットの例を、図 4-3 にアルファ値を持たない RGB フォーマットの例を示します。MPU や VRAM などのハードウェアは 32 ビット幅が基本なので、アクセス効率やソフトウェア処理では 1 画素 32 ビットか 16 ビットが有利です。

図 4-2 アルファ値を持つ RGB フォーマットの表記と画素の関係

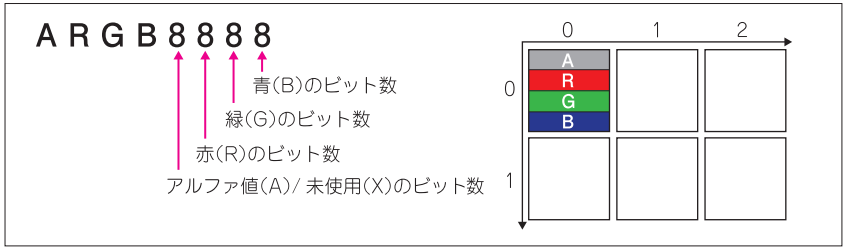
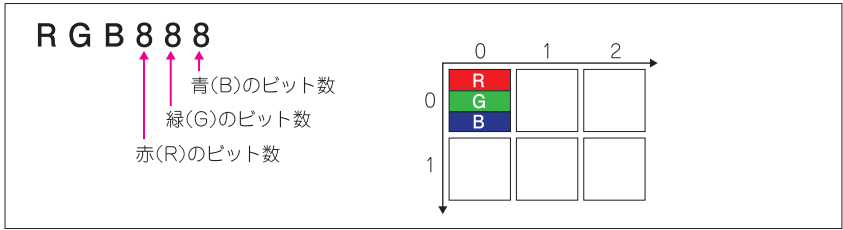


図 4-3 アルファ値を持たない RGB フォーマットの表記と画素の関係



RGB を各 8 ビットで表す RGB888 は 1 画素が 24 ビットですが、さらに 8 ビットを加えて 1 画素を 32 ビットにしたのが ARGB8888 と XRGB8888 です。ARGB8888 は 8 ビットのアルファ値を持ち、XRGB8888 はアルファ値の部分は未使用です。VRAM 容量や帯域の消費は最も多くなりますが、アクセス効率が高いのが利点です。

1 画素 16 ビットのフォーマットには, ARGB1555, ARGB4444 などがあります。ARGB1555 は, RGB を各 5 ビットで表した 15 ビットに, 透過 / 不透過を表す 1 ビットを加えたものです。透明度を段階的に変化させたい場合には, RGB の発色数は少なくなります, ARGB4444 を用いることができます。

RGB888 は RGB の各色の情報をそれぞれ 8 ビット, 合計 24 ビットで表したもので, ビットマップで標準的に使用されているフォーマットです。RGB565 は 16 ビットのフォーマットで, 人間の目が緑に対する感度が高いという特性に合わせて, 緑(G)のビット数を 1 ビット多くしたものです。

(2) YCbCr 系のフォーマット

図 4-4 に, YCbCr422 フォーマットと画素の関係を示します。

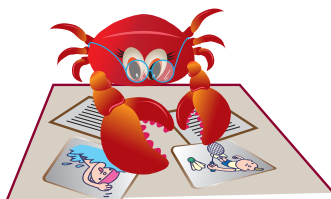
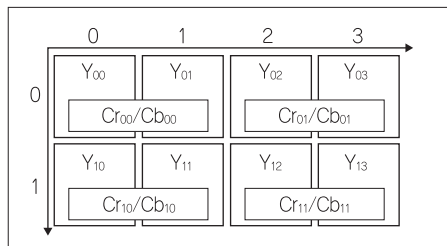
YCbCr422 は輝度情報 Y と 2 種類の色情報 Cb, Cr の組み合わせでカラー表示をします。Y だけでモノクロ画像を表すこともできます。Y, Cb, Cr とも 8 ビットですが, 人間の目が色の変化に対する感度が低いという性質を利用して, 隣接する 2 画素に同じ色情報を割り当ててデータ量を間引いています。水平方向の画素数は偶数とします。1 画素 16 ビットで RGB888 よりサイズが小さく, アクセスの効率も高いのが特徴です。

YCbCr422 は TV 関連やビデオ機器, JPEG, MPEGなどで標準的に使用されます。AG903 のアナログ・ビデオ・デコーダの出力画像もこのフォーマットです。BT.601 と BT.709 は TV に関連した ITU-R 勧告で, BT.601 は SDTV, BT.709 は HDTV で使用されます。所定のカラー・マトリクスを用いて RGB と相互に変換可能ですが, マトリクスの係数が BT.601 と BT.709 で異なっています。

Y, Cb, Cr は 8 ビットですが, 同期情報の多重化を考慮して Y は 16 ~ 235, Cb と Cr は 16 ~ 240 の範囲に限定しています。一方, 同期情報が必要ない用途では 0 ~ 255 の全範囲を用いるフォーマットもあり, 表 4-1 では BT.601 Full, BT.709 Full と表しています。

YCbCr422 は, 表示効果を保ちながら VRAM 容量や転送帯域を削減できます。ただし, 隣り合う 2 画素に同じ色を使っていることから, 文字や線などが単独で存在する場合は, にじみの影響に注意する必要があります。また, アルファ値を持たないため, 後述のアルファ・ブレンド処理やアンチエイリアス処理が行えないことにも注意が必要です。

図 4-4 YCbCr422 フォーマットと画素の関係



(3) CLUT 系のフォーマット

CLUT は Color Look-up Table の略で、色テーブル(カラー・パレット)を参照して表示色を選択する方式です。VRAM 上に RGB データを並べたカラー・パレットを定義し、CLUT の値で色番号を指定して表示します。CLUT8 は 256 色、CLUT4 は 16 色を使用できます。

また、モノクロ画像にも CLUT を使用します。CLUT8 は 256 階調、CLUT4 は 16 階調、CLUT1 は 2 階調(白または黒)のモノクロ画像を表示できます。

4-2 ウィンドウの合成

AG903 は、VRAM の任意の位置に格納された画像データをウィンドウ機能を使って画面に表示できます。ウィンドウで表示する画像は、固定画像(例えば静止画)でも更新される画像(例えば動画)でも構いません。2 画面の表示画面上に、合計 16 個までのウィンドウを位置とサイズを指定して配置し、それらを合成して表示画面を構成できます。

このときウィンドウ間に重なりがあれば、透過と不透過を選択して合成するか、アルファ値(透明度)に従ってウィンドウを重ね書きするアルファ・ブレンド処理が可能です。

(1) ウィンドウ合成の例

ウィンドウ機能の活用例として、図 4-5 に、ホームコントローラの表示例を示します。

この例では、時刻や操作ボタンを描画したメイン画面の領域をウィンドウ #0 に割り当て、背景コンテンツの一部の領域をウィンドウ #1 に割り当てて合成表示しています。メイン画面はリアルタイムで書き換える必要があるため、VRAM に表示用と更新用の 2 つの領域を確保し、画面上の表示位置は変えずに VRAM 上の表示領域を切り替えます。

メイン画面と背景コンテンツを合成するために、メイン画面の領域のうち、背景コンテンツと重なる部分は特定の透過色(本例では $R=G=B=0$ = 黒)で塗りつぶしています。この透過色部分はメイン画面が表示されず、背景コンテンツだけが表示されます。メイン画面のその他の黒い領域は、黒に近い色($R=G=B=1$ など)で描画し、透過しないようにしています。

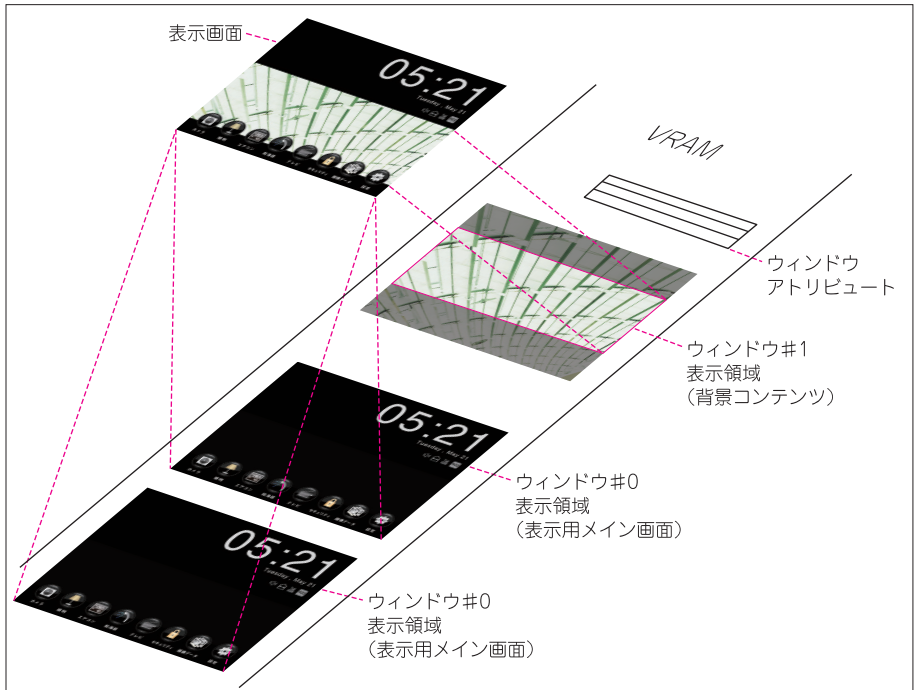
YCbCr のようにアルファ値を持たないカラー・フォーマットでも、このようにあらかじめ特定の透過色を定めておく方法で透過 / 不透過の選択ができます。

背景コンテンツの静止画をゆっくり上下に動かす演出を行いたい場合、VRAM 上には表示領域よりも広い範囲の画像データを格納しておき、ウィンドウに読み込む画像データの先頭位置情報を変更するだけで背景コンテンツが動きます。移動のたびに描画処理する必要はありません。

(2) 表示回路での前処理と後処理

VRAM 上の画像データは個別にカラー・フォーマットを持つので、表示回路の入力段では、VRAM から読み出した画像データをまず ARGB8888 に統一して合成などの処理を行います。また、処理が終わった表示画面は、出力段の色空間変換回路で表示デバイスに合わせて変換できます。たとえば RGB から YCbCr に変換して出力できます。

図 4-5 ウィンドウ機能による画面合成例(ホームコントローラ)



4-3 ウィンドウ機能と転送帯域の注意

(1) VRAM の転送帯域の注意点

ウィンドウ機能を使った画面構成は便利ですが、VRAM の転送帯域が有限なことを意識した設計が必要です。VRAM の公称転送帯域は 1.6G バイト / 秒ですが、リフレッシュ動作やバンク切り替えのため、実効帯域は 70% 程度に低下します。通常は約 1G バイト / 秒を見込めます。この実効帯域から、ソフトウェアやビデオ・キャプチャ、動画デコードなどのアクセスを除いた帯域が表示に割り当てられる帯域となります。

表示回路が VRAM の画像データを読み出すとき、サイズが大きいほど広い転送帯域が必要です。また画像サイズが同じ場合、発色数が多いほど広い転送帯域が必要になります。表 4-2 に画像サイズと必要な転送帯域、表 4-3 にカラー・フォーマットと必要な転送帯域の例を示します。

ウィンドウのサイズは表示画面より小さくても良いので、必要最小限のサイズにすれば転送帯域を削減できます。また、カラー・フォーマットの変更が許されれば、それによって転送帯域を削減できる可能性もあります。ただし、いずれの場合もそれによって画面表示の効果が失われてしまっでは意味がありません。表示効果と転送帯域のトレードオフを十分に検討して画像サイズやカラー・フォーマットを決めることが必要です。

表 4-2 画像サイズと必要な転送帯域

画像サイズ	データ容量 (バイト)	転送帯域(1) (バイト/秒)
Full HD (1920×1080)	6.22M	373M
SXGA (1280×1024)	3.93M	236M
XGA (1024× 768)	2.36M	142M
SVGA (800× 600)	1.44M	86M
VGA (640× 480)	0.92M	55M



(1) 転送帯域は RGB888 フォーマットで 60 フレーム / 秒時の値。

表 4-3 カラー・フォーマットと必要な転送帯域

フォーマット	1 画素 のサイズ (ビット)	透過深度 (ビット)	発色数 ⁽¹⁾	XGA 画像 ⁽²⁾ の データ容量 (バイト)	XGA 画像 ⁽²⁾ の 転送帯域 (バイト/秒)
ARGB8888	32	8	1677 万色	3.15M	189M
RGB888	24	—	1677 万色	2.36M	142M
YCbCr422(BT.709)	16	—	304 万色	1.57M	94M
YCbCr422(BT.601)	16	—	295 万色	1.57M	94M
RGB565	16	—	65536 色	1.57M	94M
CLUT8	8	パレット による	256 色	0.79M	47M
CLUT4	4		16 色	0.39M	24M
CLUT1	1		2 色	0.10M	6M

(1) YCbCr422 の発色数は、RGB888 に変換した場合に発色できる色数を示す。

(2) XGA の画面サイズは 1024×768 画素で、その転送帯域は 60 フレーム / 秒時の値。

(2) ウィンドウ合成時の転送帯域の見積もり

複数のウィンドウを重ね合せる場合に、必要な転送帯域は表示画面のサイズだけでは求められません。基本的には VRAM から各ウィンドウごとに画像データが読み出されるため、それらの合計として転送帯域を見積もる必要があります。

表示画面からはみだした領域は VRAM から読み出さないの、見積もりから除外できます。一方、透過される部分は読み出す場合と読み出さない場合があります。初期の見積もり時には除外せず見積もっておきます。画像の拡大や縮小は、拡大する場合は拡大後のサイズ、縮小する場合は縮小前のサイズで見積もり、バイリニア方式で拡大 / 縮小する場合はさらに倍の帯域が必要です。

ウィンドウ構成が複雑で画像の拡大 / 縮小が伴う場合、ウィンドウ機能を用いて合成するよりも、描画機能により合成後の形の一つの画像データを生成して VRAM 上に格納する方がウィンドウ数が減るので、表示時の転送帯域を削減できる場合があります。

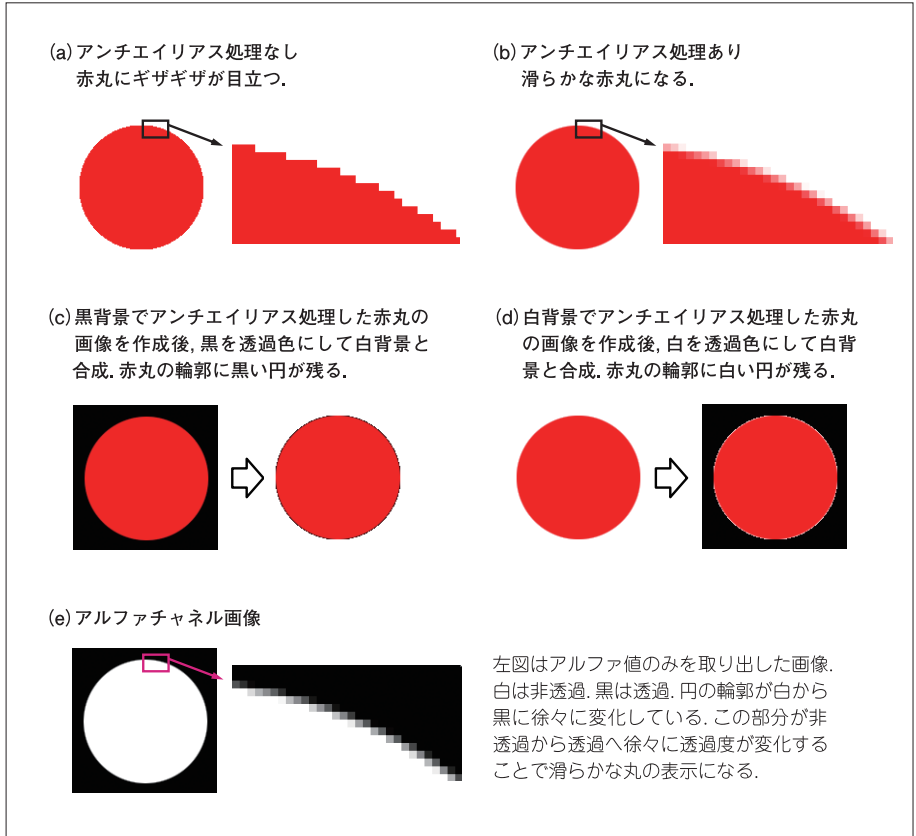
静止画でも動画でも、表示回路では 1 フレーム表示するたびに 1 画面分の画像データを VRAM から読み出します。静止画は見た目では変化がなく見えますが、表示に必要な転送帯域という観点ではどちらも画像サイズ分の帯域が必要になります。

4-4 アルファ値を活用したアンチエイリアス処理

アルファ値は画像の合成だけでなく、アンチエイリアス処理にも利用できます。

ビットマップ画像の輪郭のギザギザが目立つ場合に、ギザギザ部分で表示色と背景色をブレンドして輪郭を滑らかに見せるのがアンチエイリアス処理です。図 4-6 にアンチエイリアス処理の効果の例を示します。

図 4-6 アンチエイリアス処理の効果



特定の背景色を画像データにブレンドすると、背景色が変わった時にフチの部分に元の背景色が現れてしまいます。これを防ぐために、アルファ値を利用して輪郭部の透明度を変化させてアンチエイリアス処理を行います(図 4-6(e))。元の表示色しか使用していないので、どんな背景色と合成しても自然なアンチエイリアスの効果が得られます。

4-5 ディザリング機能

表示回路の機能として、ディザリングがあります。

滑らかに色調が変化している画像データを、そのまま発色数が少ないディスプレイに表示すると、一定の範囲の色が同じ色の領域となり、それらの領域の境界が模様のように目立ってくる現象があります。これを防ぐために、減色時のしきい値を画素単位で確率的にランダムにばらつかせて境界を目立たせなくする手法をディザリングと呼びます。

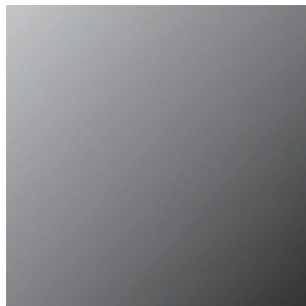
図 4-7 に、ディザリングの効果を示します。

図 4-7 ディザリング機能の効果

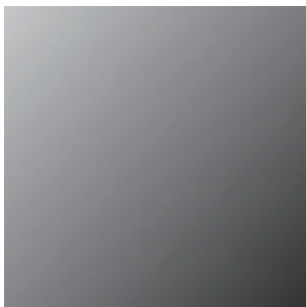
(a) 元画像を 18 ビット液晶で表示した場合のイメージ。
斜めのスジが目立つ。



(b) ディザリング後の RGB565 画像を
18 ビット液晶で表示した場合のイメージ。
斜めのスジは目立たない。



(c) RGB888 の元画像



24 ビットの元画像を 18 ビット・カラーの液晶モジュールに表示した例 (図 4-7 (a)) では、斜めのスジが現れているのが分かります。あらかじめディザリング処理を行って 16 ビットに減色した画像データを表示すれば、同じ液晶モジュールでも斜めのスジが目立たなくなっていることが分かります (図 4-7 (b))。

4-6 ビデオ同期信号

ディスプレイに画像を表示するには、画像データそのものの他に、図 4-8 のような同期信号の生成が必要になります。同期信号は、ドット・クロックに同期した信号です。

(1) 同期信号のタイミングと極性の決定

同期信号は、接続するディスプレイの仕様に合わせて生成する必要があります。液晶モジュールの場合は、データシートを参照してタイミングと極性を決定します。

外付けディスプレイの場合、VESA (Video Electronics Standards Association) においてタイミングに関する規格が作られているので、それに従います。

最も確実に、ディスプレイから EDID (Extended Display Identification Data) 情報を読み出して、タイミングと極性を決定します。EDID も VESA が定めた機器固有情報の規格です。

EDID 情報を使用しない場合は、VGA、SVGA、XGA、SXGA などの標準的な解像度の場合は、VESA DMT (Display Monitor Timings) に従うのが良いでしょう。さらに、一般的には VESA GTF (Generalized Timing Formula) または VESA CVT (Coordinated Video Timings) でタイミングと極性を算出できます。ただし、VESA GTF はブラウン管モニタに最適化されており、プランキング期間の影響でドット・クロック周波数が高くなる傾向があります。液晶モニタの場合は VESA CVT を用いるのが良いでしょう。

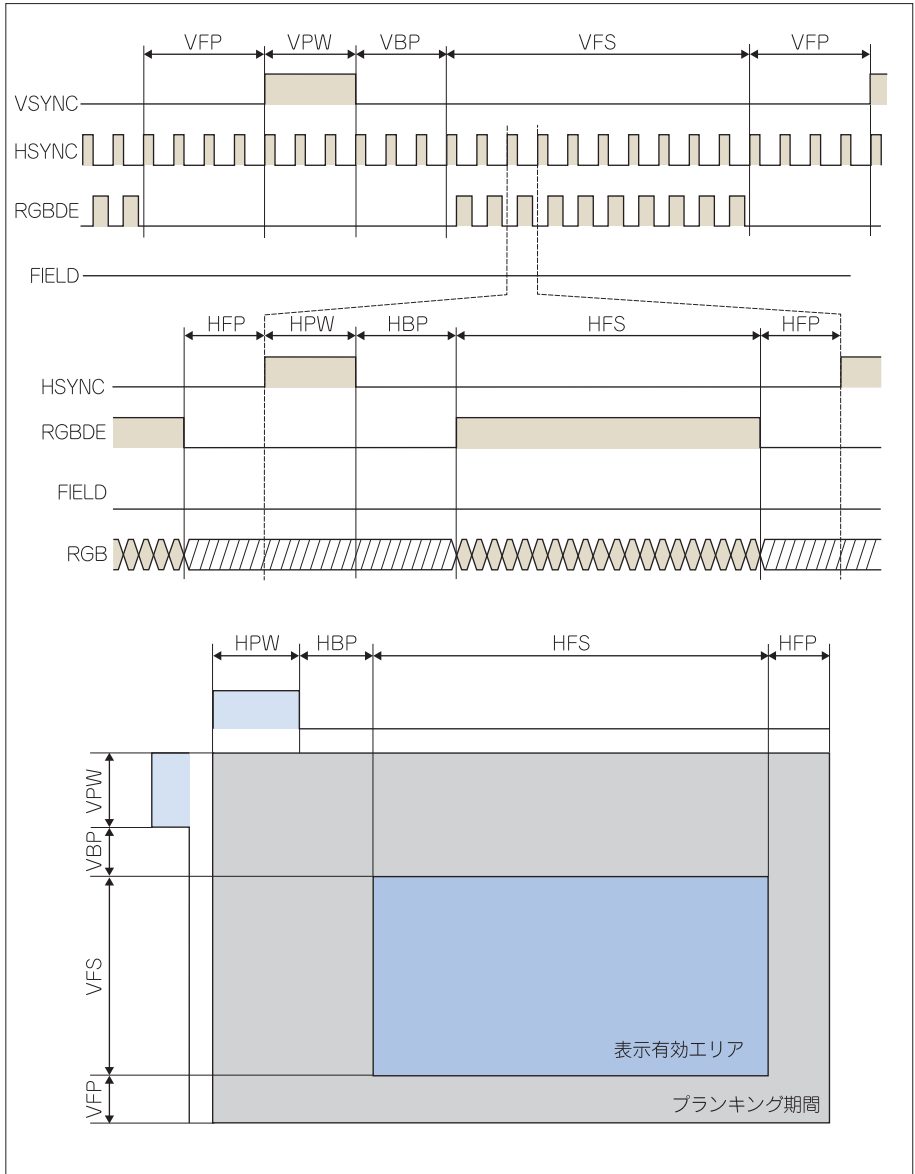
タイミングを決定する際、ドット・クロックを生成する PLL の仕様が問題になります。PLL は、分周数や通倍数の分解能によって特定のタイミングが生成できない場合があります。

通常はディスプレイ側の引き込み範囲が広いので、その範囲内の同期信号であれば、算出したタイミングぴったりでなくても表示は可能です。ただし、垂直同期信号は表示するコンテンツのフレーム・レートに影響し、コンテンツ内での動きの速さや経過時間が変わってしまうので注意が必要です。

たとえば、カラー TV のコンテンツは NTSC の規格である 59.94Hz の垂直同期周波数で作成されています。この動画を垂直同期信号 60Hz で表示させる場合、フレーム・レート変換処理を行わなければ、コンテンツの再生時間が若干短くなってしまいます。

PLL では、正確な 59.94Hz の周波数を出せない場合があります。この違いから顕著に影響を受けるのは、音声のある動画です。いわゆるリップ・シンクが外れて、再生が進むにつれて口の動きと音声のずれが大きくなってきます。

図 4-8 AG903 による同期信号出力例(プログレッシブ出力)



HPW: 水平同期パルス幅 HFP: 水平フロントポーチ HBP: 水平バックポーチ HFS: 水平表示幅
VPW: 垂直同期パルス幅 VFP: 垂直フロントポーチ VBP: 垂直バックポーチ VFS: 垂直表示幅

(2) リップ・シンク外れの対策

リップ・シンク外れの対策の例として、AG903 の内蔵タイマを周期動作させ、オーバーフロー検出トリガを表示回路の外部同期に使用する方法を紹介します(図 4-9)。

タイマのクロック・ソースを音声のマスタ・クロックとし、そのカウント周期をサンプリング周波数と合うように分周比を設定します。例えば、マスタ・クロック 11.2896MHz, 分周比 256 とすれば、タイマのクロックは $11.2896\text{MHz}/256=44.1\text{kHz}$ となります。

ビデオのフレーム・レートが 59.94Hz の場合、1 フレームの期間内に再生される音声のサンプル数は $44.1\text{kHz}/59.94\text{Hz}\div 736$ サンプルとなります。そこで、タイマの周期を 736 に設定してタイマを起動します。すぐに、次のタイマ周期 $2\times 44.1\text{kHz}/59.94\text{Hz}-736\div 735$ より 735 を設定します。

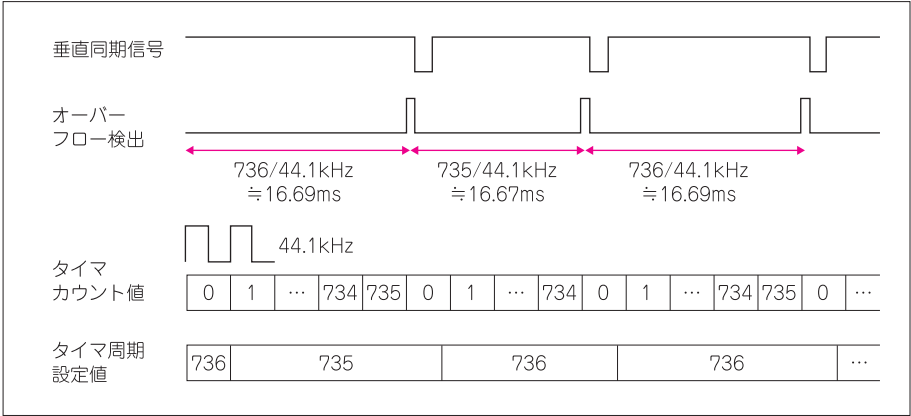
オーバーフロー検出トリガのタイミングで割り込みも発生させ、割り込みごとに次のタイマ周期を計算して設定します。これによって、垂直同期信号が概ね音声に同期した 59.94Hz に調整され、リップ・シンクが取れるようになります。ビデオの 1 フレーム期間は $1/59.94\text{Hz}\div 16.68\text{msec}$ なので、この処理を行うのに十分な時間があります。

ただし、この方法では垂直同期信号の周期は音声のサンプリング周波数分のジッタ ($1/44.1\text{kHz}\div 22.7\mu\text{sec}$) が生じます。ここではサンプリング周波数で説明しましたが、マスタ・クロックそのものを使って同様に処理すれば、よりジッタを低減できます。

なお、VESA DMT によると、Full HD (1920×1080@60Hz) の水平同期信号の周期 $1/67.5\text{kHz}\div 14.8\mu\text{sec}$ より、先のサンプリング周波数に同期させた場合のジッタは水平同期信号の 2 周期分にしか相当しません。したがって、ディスプレイが同期しないという問題は通常生じません。

アプリケーションによっては、フレーム周期を厳密に守らなければならない場合があります。その場合は、外部の同期信号に同期させることができます。

図 4-9 AG903 内蔵タイマを用いた垂直同期信号の生成



第5章

AG903 による 5 画面表示!!

AG903 の多彩な表示機能を活用する事例として、コンパニオン LSI と組み合わせることによって 5 画面表示を簡単に実現したデモ・システムを紹介します。

5-1 AX73101 の概要

アクセル社では AG903 などの高性能グラフィックス LSI を製品化するとともに、その性能をさらに拡張、活用するためのコンパニオン LSI を製品化しています。AX73101 は、映像分割、多画面出力、超解像スケーラ、色調整機能をもつ画像処理コンパニオン LSI です。表 5-1 に主な仕様を、図 5-2 にブロック図を示します。

表 5-1 AX73101 の主な仕様

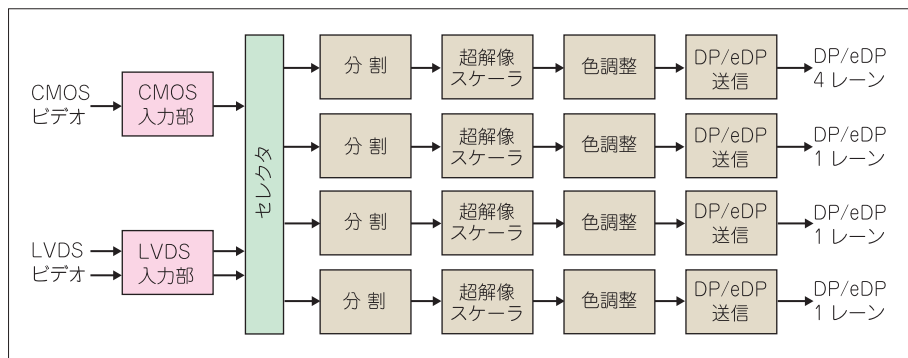
機 能	詳 細	性 能
ビデオ入力	入力 I/F	CMOS 24 ビット×1, LVDS デュアル×1 または LVDS シングル×2
	入力フォーマット	RGB888
	最大解像度	1920×1080, 60Hz (CMOS) 1400×1050, 60Hz (LVDS シングル) 2048×1536, 60Hz (LVDS デュアル)
ビデオ出力	出力 I/F	DP/eDP 4 レーン×1, DP/eDP 1 レーン×3
	対応ビットレート	1.62Gbps/2.7Gbps
	出力フォーマット	RGB888
	最大解像度	3840×2160, 30Hz (DP/eDP 4 レーン) 2560×1600, 60Hz (DP/eDP 4 レーン) 1440× 900, 60Hz (DP/eDP 1 レーン)
画像処理	スケーラ	1.0 倍～2.0 倍
	色調整	色相, 色彩, 輝度調整
	映像分割	1 ～ 4 分割
制御 I/F		I ² C
クロック		27MHz
動作電圧		コア : 1.2V, I/O : 3.3V
パッケージ		144 ピン QFP (底面放熱パッド付き), 20×20mm



写真 2 AX73101 の外観

パッケージは QFP 144 ピン、
サイズは 20×20mm

図 5-2 AX73101 のブロック図



(1) 映像分割機能

AX73101 は、入力された 1 つの画像を最大 4 分割して、それぞれのディスプレイに出力する機能をもっています。各画像は異なる倍率でスケールし、色調整することが可能です。ドットクロック生成用 PLL は、各出力系統ごとに備わっています。出力ポートはディスプレイポート (DP)/エンベデッド・ディスプレイポート (eDP)に対応しています。

(2) スケーリング機能

超解像スケーラ (名称: GRADIA) は、アクセル社独自のアルゴリズムによるスケーラです。実線のエッジのシャープさを保ったまま、高品質に拡大できるのが特徴です (図 5-3)。

(3) 色調整機能

各画像出力チャンネルごとに色調整機能が備わっています。例えば、使用している液晶モジュールの色合いが異なる場合でも、色の合わせ込みによって均一な表示が可能です。

図 5-3 AX73101 内蔵超解像スケーラで拡大した例

下図は、それぞれの方式で 4 倍に拡大した画像をさらに拡大して示した。



(a) AX73101 超解像スケーラによる拡大



(b) 一般的なバイリニア方式による拡大

5-2 5画面表示デモ・システムの詳細

このデモ・システムでは、AX73101(アクセル)をAG903に接続し、計5画面のビデオ出力を行います。図5-4にデモ・システムの構成を示します。

AG903からは、直接表示のためのXGA (1024×768)画面1面と、4分割表示用のXGA (1024×768)画面1面を2チャンネルのLVDSからそれぞれシングル出力します。4分割表示用画面は、4つの512×384画像を1つのXGA (1024×768)画面にまとめたもので、AX73101を用いて4分割してそれぞれ表示します。これによって、合計5画面を同時に表示できることになります。

図 5-4 5画面表示デモ構成

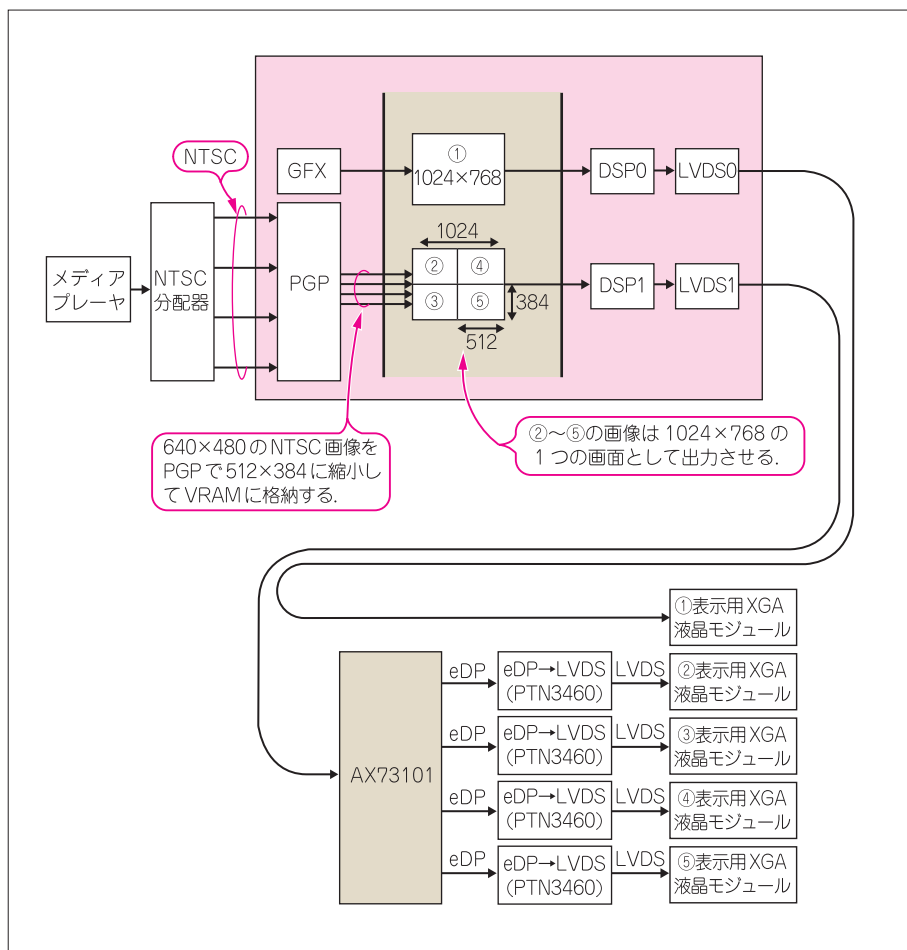


写真 5-3 5 画面表示デモの全景(ランキング + 競技会場の中継などの表示に応用できる)

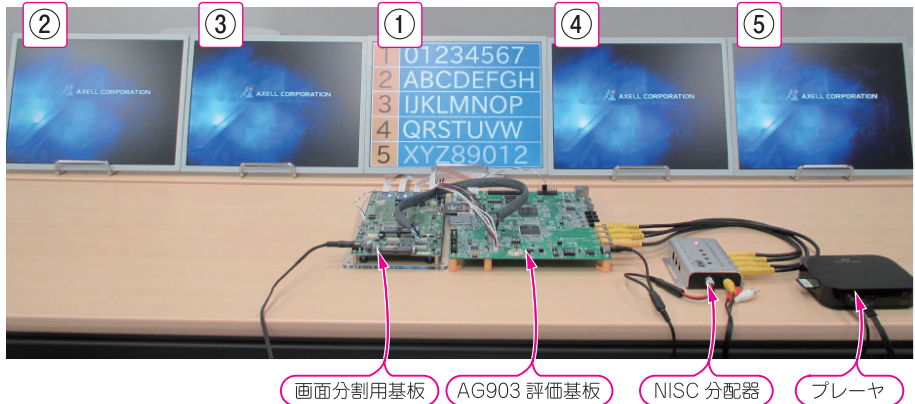


写真 5-3 に、5 画面表示デモの全景を示します。例えば両側の 4 画面に 4 人の選手の映像を表示し、同時に中央の画面に順位などを表示するランキング + 競技会場の中継のアプリケーションを想定したものです。

今回はデモのため一つの外部映像(メディアプレーヤ出力)を 4 系統の NTSC に分配して入力していますが、実用システムでは、例えば 4 台のカメラを用いてそれぞれ別の映像を入力し、キャプチャして表示することができます。

(1) AG903 側の処理

今回のデモ・システムでは、直接表示画面①は AG903 の描画機能(GFX)で作成し、ドット・バイ・ドットで表示回路(DSP0)で表示しています。液晶モジュールは LVDS インターフェースのものを使用しているため、AG903 の LVDS0 出力に直接接続しています。

また、4 分割表示画面②～⑤は AG903 の NTSC 入力から四つのキャプチャ映像を入力し、AG903 内部で一つに合成しています。このとき、各キャプチャ映像は 640×480 ですが、合成後のサイズを XGA (1024×768) にしたいので、AG903 の画像前処理機能(PGP)で 512×384 に縮小して VRAM に格納しています。

ただし、実際の VRAM 上では、図 5-4 の②と③および④と⑤の各ラインを交互に格納していく必要があります(ライン・インターリーブ形式)。そのため、格納時には画像の横幅を 512 ドット、格納領域の横幅を $512 \times 4 = 2048$ ドットとして、二次元格納することで実現しています。格納開始位置は、②の画像格納位置を基準にして、各画像ごとにオフセットさせます。

また、表示時には画像の横幅と格納領域の横幅を共に 1024 ドットとして、一次元読み出しで表示させます。

VRAM から読み出したデータは表示回路(DSP1)経由で LVDS1 に出力し、AX73101 に入力されます。

(2) AX73101 側の処理

AG903 から入力された 1024×768 画面を AX73101 で 512×384 の 4 画面に分割し、超解像スケーラで縦横 2 倍に拡大、それぞれ XGA (1024×768) 表示させています。

AX73101 の eDP 出力を使用し、外付けの eDP→LVDS 変換基板 (PTN3460 使用) を用いて LVDS に変換して、LVDS インターフェースの液晶モジュールに接続しています。写真 5-4 ~ 5-5 に、接続の様子と eDP→LVDS 変換基板を示します。

また写真 5-6 に、今回のデモ・システムの中心である AG903 評価ボードと、AX73101 を搭載した画面分割用基板を示します。

写真 5-4 eDP から LVDS に変換して液晶と接続

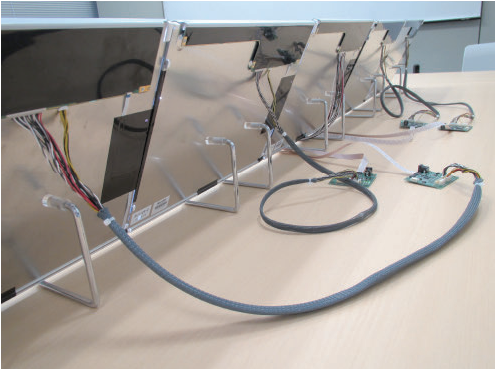


写真 5-5 eDP→LVDS 変換基板

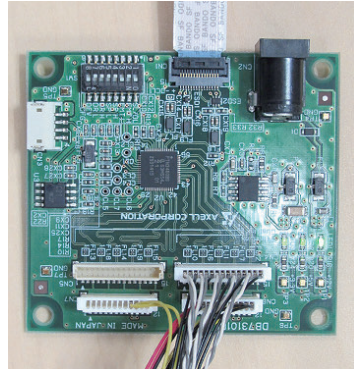


写真 5-6 画面分割用基板 (左) と AG903 評価ボード (右)



著
者
略
歴

●麻生 勝之(あそう・かつゆき)

株式会社 アクセル. スキーとお酒をこよなく愛するエンジニア.

ジョギング中に「やり切るまで続けないのはいけない」と考える毎週末.

●宮崎 仁(みやざき・ひとし)

有限会社 宮崎技術研究所. 一人で何役もこなすユーティリティ・エンジニアを目指すも、なかなか道はけわしいと思う今日この頃.

●本誌掲載記事の利用についてのご案内

本誌掲載記事には著作権があり、また工業所有権が確立されている場合があります。したがって、個人で利用される場合以外は所有者の承諾が必要です。

また、掲載された回路、技術、プログラムを利用して生じたトラブルなどについては、小社ならびに著作権者は責任を負いかねますのでご了承ください。

本誌に記載されている社名、および製品名は、一般に開発メーカーの登録商標または商標です。なお本文中では™、®、©の各表示を明記しておりません。

●本書に関する質問について

電子メール、電話でのお問い合わせは応じかねます。文章、数式などの記述上の不明点についてのご質問は、必ず往復はがきか返信用封筒を同封した封書でお願いいたします。ご質問は著者に回送し直接回答していただきますので、多少時間がかかります。また、本書の記載範囲を超えるご質問には応じられませんので、ご了承ください。

トランスタ技術 特別小冊子(非売品)

ビデオ接続規格と画像表示の勘所

著 者	麻生 勝之/宮崎 仁
発行人	寺前 裕司
編集人	中元 正夫
発行所	CQ 出版株式会社
〒112-8619	東京都文京区千石 4-29-14
	(03)5395-2123(出版部)
	(03)5395-2141(販売部)
	振替 00100-7-10665
	Printed in Japan

(無断転載を禁じます)

乱丁、落丁はお取り替えます

デザイン / DTP(株)イー・スリー・プロダクション
印刷・製本 / 三晃印刷株式会社

わきまえた、煌めき。

京都室町に280年続く老舗の帯匠・誉田屋の十代目山口源兵衛。原始布や古代繭、天蚕といった素材にこだわり、類い希な技術で見事な作品を完成させることで、古から綿々と続く伝統を受け継ぎながら、その先に繋がる未来へと、帯の新境地を開拓し続けています。山口源兵衛の帯は、丁寧な一つ一つの駒さばきが、帯全体を構成するための強い意志に裏打ちされ、隅々まで入念に仕上げられた芸術としての雰囲気を感じ出しています。

その姿は比類のない精緻さや完成度を誇りながら、徒に自己を主張するのではなく、着物と組み合わせた和装全体での調和が考慮された、非常に穏やかな表情を見せています。そこには一分の隙も無駄も存在していません。

己の役割をわきまえたもののみがもつ端正な佇まいと美しさ、その輝きは主役たる着物に決して引けを取るものではありません。私たちもこの帯のようなSOCを目指しています。

組み込み機器向けグラフィックス LSI



AG903

AG903 主な仕様

描画エンジン	Open VG™ 1.1 対応
CPUコア	Arm®Cortex®-A5 400MHz
内蔵 VRAM 容量	512Mbit
ビデオ入力	CMOS デジタル (24bit) ×1、アナログ (NTSC/PAL) ×4
ビデオ出力	CMOS デジタル (24bit) ×1、LVDS デュアル ×1
最大解像度	1920 × 1200 (1出力時)
画像コーデック	JPEG (圧縮伸長)、H.264 (伸長)
電源電圧	コア 1.15V、I/O 1.8V または 3.3V (選択可能)、アナログ 1.8V、DRAM 1.8V
パッケージ	QFP 256pin、28mm × 28mm
その他	画像処理機能、外部 CPU からの制御

* Arm および Cortex は Arm Ltd. またはその子会社の登録商標です。

* OpenVG は The Khronos Group Inc. の商標です。

* その他の社名、製品名などは、一般に、各社の商標または登録商標です。

株式会社 アクセル
〒101-8973 東京都千代田区外神田 4-14-1 秋葉原 UDX 南ウイング10階
TEL 03-5298-1670 FAX 03-5298-1671 EMAIL: sales@axell.co.jp

 **AXELL CORPORATION**

詳しくはこちらへ

<https://www.axell.co.jp/>

