

組み込み機器向けグラフィックスLSI

AG903

仕様書

AX51903/AX51903G

AX51903_DS06P

2019年7月25日

 AXELL CORPORATION

hpdI202110xx

はじめに

本仕様書は、当社製LSI AX51903/AX51903Gの仕様と機能を記載しています。

商標について

Arm、AMBA、Cortex、Thumb、Jazelle、TrustZoneは、Arm Limited（またはその子会社）の登録商標です。

CoreSight、NEONは、Arm Limited（またはその子会社）の商標です。

OpenVGはThe Khronos Group Inc.の商標です。

改訂履歴

文書番号(版数)	年月日	ページ	改訂内容
AX51903_DS01P	2017/06/09		初版
AX51903_DS02P	2017/08/14	F2-24 F2-26 全般 F4-19、21 F4-32	端子 106 HCLK 端子の説明を追加 端子 114 CFC モジュール選択時は High 固定出力に修正 CF_nRESET の端子名称を「CF_RESET」に変更 図下に注記を追加 タイミングチャートを修正
AX51903_DS03P	2018/06/14	F1-4 F1-5 F2-4 F2-7 F2-18 ~ 26 F2-20 F2-27 F2-30 F2-35 F2-37 F2-38 F2-39 F4-24 F4-40	「座標空間」「描画プリミティブ」「色空間、フォーマット」「モーション画像 Codec」「レイヤ空間」「レイヤ数(ウィンドウ)」を訂正、 「ローカル座標」「描画領域」「非可逆伸長：JPEG」を削除 「ビデオ出力(表示)」「パレット」「CPU 周辺機能」「USB」を訂正、 「デバッグ」を追加 選択機能 4 の 18 ピンを DSP0、19 ピンを DSP1 に訂正 選択機能 4 の 106 ピンに「Low 出力」を追加 UART0_RTS ~ UART3_RTS(1) を (0)、UART0_CTS ~ UART3_CTS(0) を (1) に訂正 nHWAIT 端子のピン番号を訂正 (132 → 107 ピン) CFC、ATA モジュールから「パラレルバス(ホストモード)動作時に」を削除 端子名訂正 (CF_nIOCS16 → CF_nIOIS16) CVINO ~ 3 の説明を訂正 ロジック端子の出力に関する真値表を追加 内部ポートの表に「I/O 種別」を追加 大見出し「2.5 アナログ回路未使用時の端子処理」追加 項目の WAIT 立ち上がり時間の記述訂正 レジスタ名を訂正
AX51903_DS04P	2018/09/13	F2-12 ページ F4-17 ページ	VCCIO1、VCCIO2 の説明変更 データ確定遅延時間 2 のスペック変更(最大、最小)
AX51903_DS05P	2019/03/07	F1-5 ページ F3-4 ページ	内蔵 DRAM 容量の記載を変更 (AX51903G : 1G ビットを追加) 見出しを追加 (「AG903G 捺印仕様」)
AX51903_DS06P	2019/07/25	F4-37 ページ	SD コントローラのスペック訂正 (SD ホスト入力セットアップ 2 → SD ホスト入力ホールド 2)

目次

はじめに	2
商標について	2

1 章 概要 F1-1

1.1 概要と特長	F1-2
AG903の概要	F1-2
AG903のブロック構成	F1-3
1.2 概略仕様	F1-4
概略仕様	F1-4

2 章 端子 F2-1

2.1 端子配列	F2-2
2.2 端子と選択機能	F2-3
2.3 端子の機能	F2-12
電源端子	F2-12
テストモード/JTAG端子	F2-13
ブートモード設定端子	F2-13
クロック端子	F2-14
リセット端子	F2-14
ロジック端子	F2-15
内蔵 DRAM用端子	F2-34
LVDS トランスミッタ用端子	F2-34
コンポジットビデオ入力用端子	F2-35
USB用端子	F2-35
2.4 回路構成	F2-36
ロジック端子の回路構成	F2-36
I/Oセルの構成	F2-38
2.5 アナログ回路未使用時の端子処理	F2-39

3 章 パッケージ F3-1

3.1 外形図	F3-2
3.2 捺印仕様	F3-4
AX51903 捺印仕様	F3-4
AX51903G 捺印仕様	F3-4

4 章 電気的特性 F4-1

4.1 絶対最大定格	F4-2
4.2 推奨動作条件	F4-3
4.3 消費電流	F4-4
4.4 電源投入シーケンス	F4-5
4.5 DC 特性	F4-6

I/O 電圧 3.3V 動作時のロジック端子 DC 特性	F4-6
I/O 電圧 1.8V 動作時のロジック端子 DC 特性	F4-6
入力リーク電流および入力セル容量.....	F4-6
4.6 AC 特性.....	F4-7
クロック.....	F4-7
リセット.....	F4-8
表示 (CMOS).....	F4-9
表示 (LVDS).....	F4-11
キャプチャ.....	F4-13
パラレルバス (デバイスモード).....	F4-15
パラレルバス (ホストモード).....	F4-19
JTAG.....	F4-28
ペリフェラル.....	F4-29



1 章 概要

AG903の概要や概略仕様について説明します。

1.1 概要と特長

AG903の概要と特長について説明します。

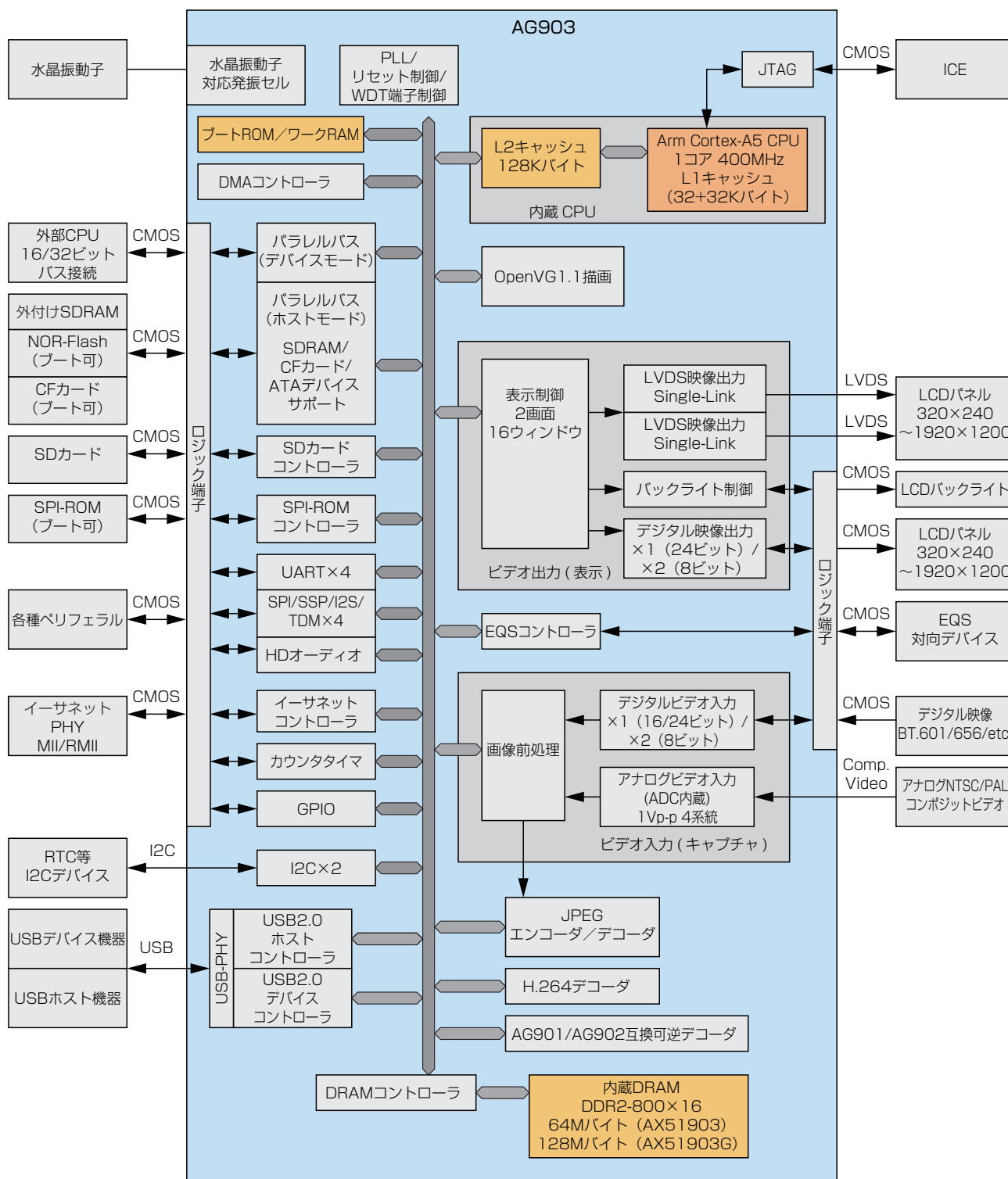
AG903の概要

AX51903/AX51903G (以下AG903と総称する場合があります。)は、組み込み用途に向けたグラフィックスLSIです。

- ・大容量VRAMを内蔵し、安定した動作・供給性を実現。
- ・QFPパッケージを採用し、ボードの信頼性向上、コストダウンに寄与。
- ・OpenVG™1.1に対応したベクタグラフィックス描画を採用し、高品位なフォント描画を実現。
- ・H.264デコーダ(伸長)、JPEGコーデック(圧縮/伸長)を搭載。
- ・映像2系統出力に対応(最大解像度:1系統出力時WUXGA1920×1200)。
- ・ビデオキャプチャ機能を搭載、内蔵の機能と連携し、画像処理や圧縮などの付加機能も実現。
- ・コンポジットビデオ信号入力回路、ビデオ用ADCを4系統内蔵(同時使用可)。
- ・CPUとしてArm Cortex-A5を内蔵し、コンパクトなシステムを実現。
- ・AG901/AG902と同様構成の外付けCPUによる運用もサポート。
- ・各種周辺ペリフェラルI/F(USB、CF、SD、イーサネット、UART、I2C、SPI、SSP)内蔵。
- ・USB/CF/SDインターフェース用電源ドライバの保護制御に対応。

AG903のブロック構成

AG903のブロック構成は、以下のようになります。



1.2 概略仕様

AG903の概略仕様を以下に示します。

概略仕様

CPU I/F (デバイスモード時)	
データバス幅	16/32ビット選択可能
アドレス空間	26ビット (64Mバイト)
バスクロック	最大66MHz (同期/非同期)
割り込み	2端子
ウェイト	ハードウェアウェイト信号
データ転送	
転送元/転送先	外部-内部リソース間転送/内部-内部リソース間転送
転送モード	デバイスモード: デュアルアドレスモードのCPU内蔵DMACに対応
描画	
対応API	OpenVG1.1 準拠API および AG9 描画API
ポリゴンピーク性能	最大2ドット/クロック
塗りつぶし	最大32ドット/クロック
矩形描画	最大2ドット/クロック
座標空間	8192×8192
描画制御	ディスプレイリスト方式
描画プリミティブ	パス(ライン、三角形、四角形など)、イメージ(矩形など)、他OpenVG1.1 準拠
描画エフェクト	テクスチャマッピング、 α ブレンド、輝度変調、フォグ、ポイントサンプリング、バイリニアフィルタ、他OpenVG1.1 準拠
色空間、フォーマット	ARGB8888/XRGB8888/RGB565/YUV422/ARGB1555/ARGB4444/L8/A8/A4/A1
静止画可逆伸長	
伸長	独自形式 (AG901/AG902 互換)
JPEG コーデック	
規格	JPEG (エンコード/デコード)
速度	最大200Mドット/秒 (エンコード/デコード)
解像度	8×8画素～8192×8192画素 (YUV420 フォーマット時)
圧縮率	JPEGの設定に依存
フォーマット	YUV422/YUV420
H.264 デコーダ	
規格	H.264 (Main/High プロファイルL4.2、デコードのみ)
速度	最大200Mドット/秒 (デコード)
解像度	48×32画素～2048×2048画素
圧縮率	H.264の設定に依存
フォーマット	YUV422/YUV420

ビデオ出力(表示)	
最大画面解像度	・ デジタル 1920 × 1200 (60Hz) ・ LVDS シングル 1366 × 768 (60Hz) ・ LVDS デュアル 1920 × 1200 (60Hz)
最小画面解像度	320 × 240/240 × 320
画面数	2 (バックライト制御有り)
ドットクロック	・ デジタル 4 ~ 170MHz ・ LVDS シングル 20 ~ 85MHz ・ LVDS デュアル 20 ~ 170MHz 相当
最大ウィンドウサイズ	2048 × 2048
最大ウィンドウ数	16 ウィンドウ (2 画面合計)
フォーマット	ARGB8888/RGB888/RGB565/ARGB1555/ARGB4444/YCbCr422/L8/L4/L1
パレット	ウィンドウあたり 256 色
発色数	最大 24 ビット
ビデオ入力(キャプチャ)	
入力フォーマット	・ デジタル : RGB888/RGB565/YCbCr422 (ITU-R BT.601/656/709/1120) ・ アナログ : コンポジット (NTSC/PAL)
入力数	デジタル 2 系統 (8 ビット時) または デジタル 1 系統 (16/24 ビット時) アナログ コンポジット ビデオ 4 系統
格納フォーマット	RGB888/RGB565/RGB555/YUV422
水平解像度	2 ~ 4096 ドット (サイズ制限のない機能を使う場合)
ドットクロック	最大 170MHz
フレーム	インタレース/プログレッシブ対応
取り込み能力	720 × 480 (60fps) 換算で 4 画面以上
入力時処理	ヒストグラム生成、色変換、特性補正、拡大縮小、IP 変換、JPEG 圧縮等をフレームバッファ取り込み前に処理可能
内蔵 DRAM	
帯域	1.6G バイト/秒
容量	AX51903 : 512M ビット (64M バイト) AX51903G : 1G ビット (128M バイト)
バスクロック	400MHz (800Mbps)
CL	CL=5 または 6
内蔵 CPU	
CPU コア/キャッシュ	Arm Cortex-A5 400MHz (VFP/NEON 内蔵) L1 キャッシュ : 命令用 32K バイト + データ用 32K バイト L2 キャッシュ : 128K バイト
CPU 周辺機能	UART (× 4)、汎用シリアル (SSP/SPI/I2S/TDM から選択) × 4、 I2C (× 2)、GPIO (128 ビット)、タイマ (× 8)、DMAC (8 チャンネル)、WDT
デバッグ	JTAG 経由の ICE 接続をサポート
各種 I/F	
イーサネット	10/100M、MII / RMII 対応
メディア	CF カード、SD カード (SDSC/SDHC/SDIO/MMC)
USB	USB2.0 (HS/FS/LS) × 1 (ホスト/デバイス切り替え)
音声入出力	・ 4 系統 (系統ごとに I2S/右詰め/左詰め/TDM (最大 24bit)/SPDIF から選択可能) ・ 1 系統 (HD-Audio)
パラレスバス	SRAM インターフェース (16/32 ビット)、外付け SDRAM 対応
機能拡張	4 ビット SPI マスタ (EQS) バス接続をサポート
クロック	
クロック生成	水晶振動子対応発振セル (24/25/27/30/48/50MHz)、または外部クロック
PLL 動作周波数	最大 600MHz

テクノロジー	
製造プロセス	90nm-CMOS
動作周波数	最大400MHz(内蔵CPU)、最大200MHz(ペリフェラル)
電源	
系統、および電圧	<ul style="list-style-type: none">・コア：1.15V・I/O：1.8V、または3.3V(選択可能)・アナログ：3.3V・DRAM：1.8V
パッケージ	
形状	LQFP(底面放熱パッド付き)
端子数	256ピン
サイズ	28×28mm
ピッチ	0.4mmピッチ

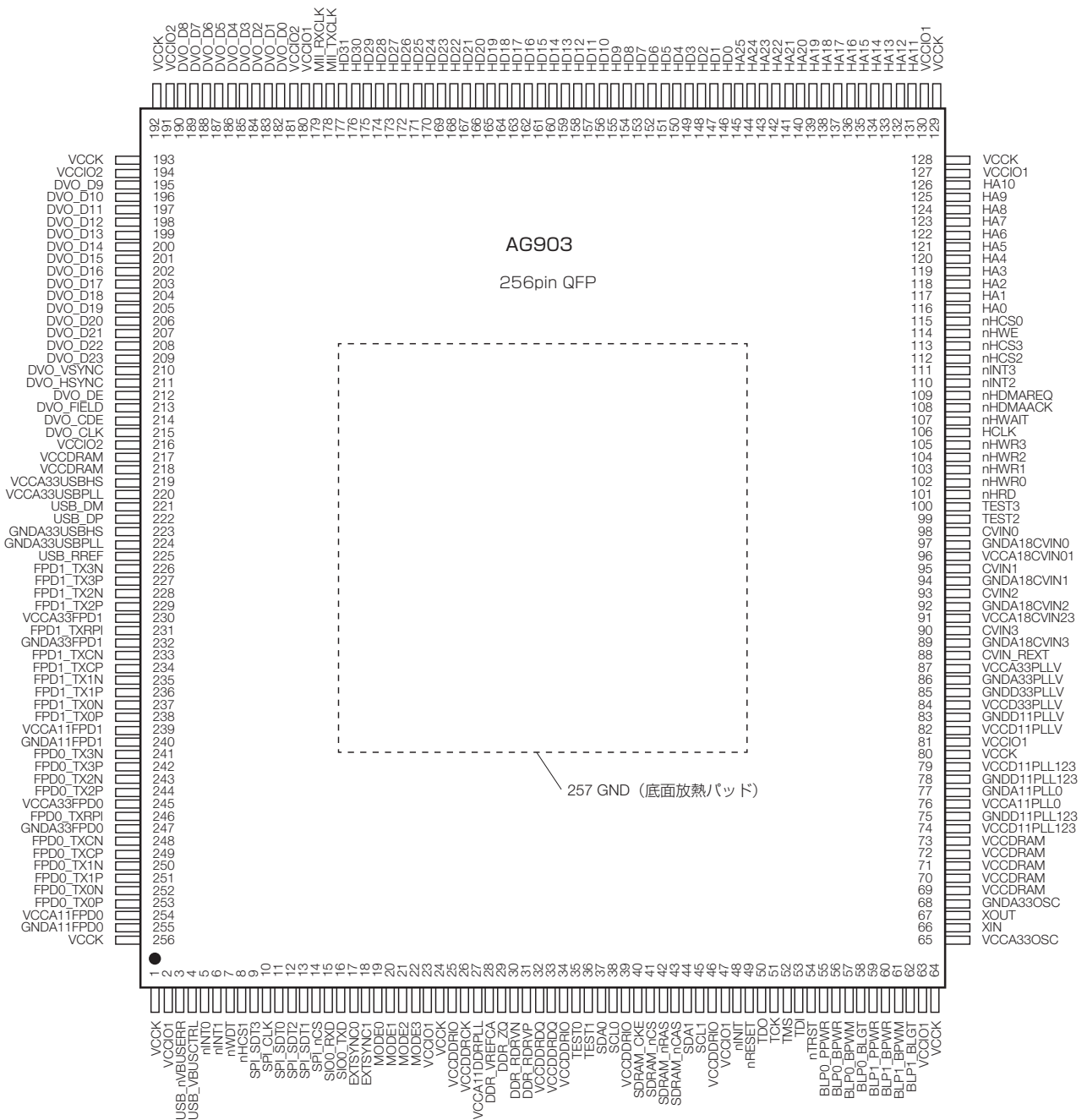


2章 端子

ここでは、AG903の端子配置と端子の機能について説明します。

2.1 端子配列

AG903の端子配列を以下に示します。



2.2 端子と選択機能

AG903では多くの機能を内蔵するため、端子に複数の機能を割り当てています。
QFPパッケージのピン番号と機能の対応を以下に示します。

■表の見方

「2.1 端子配列」(F2-2 ページ) に記載しているピン番号と端子名です。

ロジック端子の I/O 回路の種類 (A ~ E) です。「I/O セルの構成」(F2-38 ページ) に回路の記載があります。
「AN」はアナログ回路、「LVDS」は LVDS 出力、「USB」は USB 入出力を意味します。電源端子は空白となります。

端子処理設定テーブル番号 (0 ~ 136) です。

グループ (0 ~ 31) の属性です。
グループ単位で「選択機能 1 ~ 選択機能 4」を選択できます。

機能は略称で記載しています。

ブートモード (0 ~ 4) ごとの初期化時の選択機能です。

- ・ 1 : 選択機能 1
- ・ 2 : 選択機能 2
- ・ 3 : 選択機能 3
- ・ 4 : 選択機能 4
- ・ G : GPIO

ピン番号	端子名	I/O 種別	GPIO		P-No	Gr	選択機能初期値					固定機能			選択機能 1			選択機能 2			選択機能 3			選択機能 4																
			No.	Rst			0	1	2	3	4	機能	名称	Rst	機能	名前	Rst	機能	名称	Rst	機能	名称	Rst	機能	名称	Rst														
1	VCCK																																							
2	VCCIO1																																							
3	USB_nVBUSERR	D	112	IN-PU	112		G	G	G	G	G	USB	USB_nVBUSERR/ USB_VBUSVALID	IN																										
4	USB_VBUSCTRL	D	113	IN-PD	113		G	G	G	G	G	USB	USB_DRVBUS	L																										
5	nINT0	D	94	IN-PU	94	12	1	G	G	G	3				PBD	nINT0	Z	BSC	nINT0	IN	BSC	CF_nPWRERR	IN-PU																	
6	nINT1	D	95	IN-PD	95	12	1	G	G	G	3				PBD	nINT1	Z	BSC	nINT1	IN	BSC	CF_PWREN	L																	
7	nWDT	D										SPC	nWDT	IN																										
8	nHCS1	D	93	IN-PU	93	19	1	G	G	G	G				PBD	nHCS1	IN	SMC	nHCS1	H	EQS	EQS_nCS	H	SSPO	SSPO_FS(1st)	Z														

GPIOのビット番号(0~127)です。
この列に番号が記載されている端子は、GPIOとして使用できます。

初期化時の端子の状態です。

- ・ OUT : 出力
- ・ IN : 入力
- ・ IN-PU : 入力 ブルアップ付き
- ・ IN-PD : 入力 ブルダウン付き
- ・ L : Low 出力
- ・ L-PD4 : Low 出力ブルダウン付き (ブートモード 4 のとき)
- ・ H : High 出力
- ・ Z : High-Z
- ・ Z-PU : High-Z ブルアップ付き
- ・ Z-PU3 : High-Z ブルアップ付き (ブートモード 3 のとき)
- ・ Z-PU34 : High-Z ブルアップ付き (ブートモード 3、または 4 のとき)
- ・ Z-PD : High-Z ブルダウン付き
- ・ Z-PD3 : High-Z ブルダウン付き (ブートモード 3 のとき)

※該当がないものは空欄としています。

ピン番号	端子名	I/O種別	GPIO		P-No	Gr	選択機能初期値					固定機能			選択機能1			選択機能2			選択機能3			選択機能4				
			No.	Rst			0	1	2	3	4	機能	名称	Rst	機能	名前	Rst	機能	名称	Rst	機能	名称	Rst	機能	名称	Rst		
66	XIN	AN										SPC	XIN															
67	XOUT	AN										SPC	XOUT															
68	GND A330SC																											
69	VCCDRAM																											
70	VCCDRAM																											
71	VCCDRAM																											
72	VCCDRAM																											
73	VCCDRAM																											
74	VCCD11PLL123																											
75	GNDD11PLL123																											
76	VCCA11PLL0																											
77	GND A11PLL0																											
78	GNDD11PLL123																											
79	VCCD11PLL123																											
80	VCKK																											
81	VCCIO1																											
82	VCCD11PLLV																											
83	GNDD11PLLV																											
84	VCCD33PLLV																											
85	GNDD33PLLV																											
86	GND A33PLLV																											
87	VCCA33PLLV																											
88	CVIN_REXT	AN										VIA	CVIN_REXT															
89	GND A18CVIN3																											
90	CVIN3	AN										VIA	CVIN3															
91	VCCA18CVIN23																											
92	GND A18CVIN2																											
93	CVIN2	AN										VIA	CVIN2															
94	GND A18CVIN1																											
95	CVIN1	AN										VIA	CVIN1															
96	VCCA18CVINO1																											
97	GND A18CVINO																											
98	CVINO	AN										VIA	CVINO															

ピン番号	端子名	I/O種別	GPIO		P-No	Gr	選択機能初期値					固定機能			選択機能1			選択機能2			選択機能3			選択機能4			
			No.	Rst			0	1	2	3	4	機能	名称	Rst	機能	名前	Rst	機能	名称	Rst	機能	名称	Rst	機能	名称	Rst	
132	HA12	D	44	IN-PU	44	24	1	G	2	2	G				PBD	HA12	IN	EBI	HA12	L					UART3	UART3_TXD	L
133	HA13	D	45	IN-PU	45	24	1	G	2	2	G				PBD	HA13	IN	EBI	HA13	L					UART3	UART3_RTS	L
134	HA14	D	46	IN-PU	46	24	1	G	2	2	G				PBD	HA14	IN	EBI	HA14	L					UART3	UART3_CTS	IN
135	HA15	D	47	IN-PU	47	25	1	G	2	2	G				PBD	HA15	IN	EBI	HA15	L					SDC	SD_WP	IN-PU
136	HA16	D	48	IN-PU	48	25	1	G	2	2	G				PBD	HA16	IN	EBI	HA16	L					SDC	SD_nCD	IN-PU
137	HA17	D	49	IN-PD	49	26	1	G	2	2	G				PBD	HA17	IN	EBI	HA17	L					SDC	SD_DAT1	Z
138	HA18	D	50	IN-PD	50	26	1	G	2	2	G				PBD	HA18	IN	EBI	HA18	L					SDC	SD_DAT0	Z
139	HA19	D	51	IN-PD	51	27	1	G	2	2	G				PBD	HA19	IN	EBI	HA19	L	ETH	MII_TXD3	L	SDC	SD_CLK	L	
140	HA20	D	52	IN-PU	52	27	1	G	2	2	G				PBD	HA20	IN	EBI	HA20	L	ETH	MII_TXD2	L	SDC	SD_nPWRERR	IN-PU	
141	HA21	D	53	IN-PD	53	27	1	G	2	2	G				PBD	HA21	IN	EBI	HA21	L	ETH	MII_CRS	IN	SDC	SD_POWER	L	
142	HA22	D	54	IN-PD	54	27	1	G	2	2	G				PBD	HA22	IN	EBI	HA22	L	ETH	MII_COL	IN	SDC	SD_CMD	Z	
143	HA23	D	55	IN-PD	55	27	1	G	2	2	G				PBD	HA23	IN	EBI	HA23	L	ETH	MII_RXD2	IN	SDC	SD_DAT3	Z	
144	HA24	D	56	IN-PD	56	27	1	G	2	2	G				PBD	HA24	IN	EBI	HA24	L	ETH	MII_RXD3	IN	SDC	SD_DAT2	Z	
145	HA25	D	57	IN-PD	57	28	1	G	2	2	G				PBD	HA25	IN	EBI	HA25	L							
146	HD0	D	0	IN-PD	0	29	1	G	2	2	Z				PBD	HD0	Z	EBI	HD0	Z-PD	CFC	CF_D0	Z	ATA	ATA_D0	Z	
147	HD1	D	1	IN-PD	1	29	1	G	2	2	Z				PBD	HD1	Z	EBI	HD1	Z-PD	CFC	CF_D1	Z	ATA	ATA_D1	Z	
148	HD2	D	2	IN-PD	2	29	1	G	2	2	Z				PBD	HD2	Z	EBI	HD2	Z-PD	CFC	CF_D2	Z	ATA	ATA_D2	Z	
149	HD3	D	3	IN-PD	3	29	1	G	2	2	Z				PBD	HD3	Z	EBI	HD3	Z-PD	CFC	CF_D3	Z	ATA	ATA_D3	Z	
150	HD4	D	4	IN-PD	4	29	1	G	2	2	Z				PBD	HD4	Z	EBI	HD4	Z-PD	CFC	CF_D4	Z	ATA	ATA_D4	Z	
151	HD5	D	5	IN-PD	5	29	1	G	2	2	Z				PBD	HD5	Z	EBI	HD5	Z-PD	CFC	CF_D5	Z	ATA	ATA_D5	Z	
152	HD6	D	6	IN-PD	6	29	1	G	2	2	Z				PBD	HD6	Z	EBI	HD6	Z-PD	CFC	CF_D6	Z	ATA	ATA_D6	Z	
153	HD7	D	7	IN-PD	7	29	1	G	2	2	Z				PBD	HD7	Z	EBI	HD7	Z-PD	CFC	CF_D7	Z	ATA	ATA_D7	Z	
154	HD8	D	8	IN-PD	8	29	1	G	2	2	Z				PBD	HD8	Z	EBI	HD8	Z-PD	CFC	CF_D8	Z	ATA	ATA_D8	Z	
155	HD9	D	9	IN-PD	9	29	1	G	2	2	Z				PBD	HD9	Z	EBI	HD9	Z-PD	CFC	CF_D9	Z	ATA	ATA_D9	Z	
156	HD10	D	10	IN-PD	10	29	1	G	2	2	Z				PBD	HD10	Z	EBI	HD10	Z-PD	CFC	CF_D10	Z	ATA	ATA_D10	Z	
157	HD11	D	11	IN-PD	11	29	1	G	2	2	Z				PBD	HD11	Z	EBI	HD11	Z-PD	CFC	CF_D11	Z	ATA	ATA_D11	Z	
158	HD12	D	12	IN-PD	12	29	1	G	2	2	Z				PBD	HD12	Z	EBI	HD12	Z-PD	CFC	CF_D12	Z	ATA	ATA_D12	Z	
159	HD13	D	13	IN-PD	13	29	1	G	2	2	Z				PBD	HD13	Z	EBI	HD13	Z-PD	CFC	CF_D13	Z	ATA	ATA_D13	Z	
160	HD14	D	14	IN-PD	14	29	1	G	2	2	Z				PBD	HD14	Z	EBI	HD14	Z-PD	CFC	CF_D14	Z	ATA	ATA_D14	Z	
161	HD15	D	15	IN-PD	15	29	1	G	2	2	Z				PBD	HD15	Z	EBI	HD15	Z-PD	CFC	CF_D15	Z	ATA	ATA_D15	Z	
162	HD16	D	16	IN-PD	16	30	1	G	G	2	3				PBD	HD16	Z	EBI	HD16	Z-PD3	CFC	CF_nIOCS16	IN				
163	HD17	D	17	IN-PU	17	30	1	G	G	2	3				PBD	HD17	Z	EBI	HD17	Z-PU3	BSC	High出力	H			H	
164	HD18	D	18	IN-PD	18	30	1	G	G	2	3				PBD	HD18	Z	EBI	HD18	Z-PD3	BSC	CF_RESET	Z	ATA	ATA_nRESET	Z	

ピン番号	端子名	I/O種別	GPIO		P-No	Gr	選択機能初期値					固定機能			選択機能1			選択機能2			選択機能3			選択機能4				
			No.	Rst			0	1	2	3	4	機能	名称	Rst	機能	名前	Rst	機能	名称	Rst	機能	名称	Rst	機能	名称	Rst		
165	HD19	D	19	IN-PD	19	30	1	G	G	2	3				PBD	HD19	Z	EBI	HD19	Z-PD3	BSC	CF_READY	IN	ATA	ATA_INTRQ	IN		
166	HD20	D	20	IN-PU	20	30	1	G	G	2	3				PBD	HD20	Z	EBI	HD20	Z-PU34	BSC	CF_nCD	IN	BSC	CF_nCD	IN		
167	HD21	D	21	IN-PD	21	31	1	G	G	2	G				PBD	HD21	Z	EBI	HD21	Z-PU3	ETH	MII_TXD1	L	SSP2	SSP2_FS	Z		
168	HD22	D	22	IN-PD	22	31	1	G	G	2	G				PBD	HD22	Z	EBI	HD22	Z-PU3	ETH	MII_TXD0	L	SSP2	SSP2_TXD	Z		
169	HD23	D	23	IN-PD	23	31	1	G	G	2	G				PBD	HD23	Z	EBI	HD23	Z-PU3	ETH	MII_TXEN	L	SSP2	SSP2_SCLK	Z		
170	HD24	D	24	IN-PD	24	31	1	G	G	2	G				PBD	HD24	Z	EBI	HD24	Z-PU3	ETH	MII_RXERR	IN	SSP2	SSP2_RXD	Z		
171	HD25	D	25	IN-PD	25	31	1	G	G	2	G				PBD	HD25	Z	EBI	HD25	Z-PU3	ETH	MII_RXDV	IN	HDA	ARSTX	H		
172	HD26	D	26	IN-PD	26	31	1	G	G	2	G				PBD	HD26	Z	EBI	HD26	Z-PU3	ETH	MII_RXD0	IN	HDA	ASYNC	L		
173	HD27	D	27	IN-PD	27	31	1	G	G	2	G				PBD	HD27	Z	EBI	HD27	Z-PU3	ETH	MII_RXD1	IN	HDA	ASDI	L		
174	HD28	D	28	IN-PD	28	31	1	G	G	2	G				PBD	HD28	Z	EBI	HD28	Z-PU3	ETH	MII_LINKUP	IN	HDA	ABCLK	L		
175	HD29	D	29	IN-PD	29	31	1	G	G	2	G				PBD	HD29	Z	EBI	HD29	Z-PU3	ETH	MII_WOL	L	HDA	ASDO	L		
176	HD30	D	30	IN-PD	30	31	1	G	G	2	G				PBD	HD30	Z	EBI	HD30	Z-PU3	ETH	MII_MDC	Z	SSP0	SSP0_SPDIFOUT	L		
177	HD31	D	31	IN-PD	31	31	1	G	G	2	G				PBD	HD31	Z	EBI	HD31	Z-PU3	ETH	MII_MDIO	Z	SSP1	SSP1_SPDIFOUT	L		
178	MII_TXCLK	B			134	31							SPC	ALT_CLK1	IN							ETH	MII_TXCLK	IN				
179	MII_RXCLK	B			135	27							SPC	ALT_CLK0	IN								ETH	MII_RXCLK	IN			
180	VCCIO1																											
181	VCCIO2																											
182	DVO_D0	E	64	IN-PD	64	2	G	G	G	G	G							VOD	DVO_D0	L	VID	VID_D0	IN					
183	DVO_D1	E	65	IN-PD	65	2	G	G	G	G	G							VOD	DVO_D1	L	VID	VID_D1	IN					
184	DVO_D2	E	66	IN-PD	66	2	G	G	G	G	G							VOD	DVO_D2	L	VID	VID_D2	IN					
185	DVO_D3	E	67	IN-PD	67	2	G	G	G	G	G							VOD	DVO_D3	L	VID	VID_D3	IN					
186	DVO_D4	E	68	IN-PD	68	2	G	G	G	G	G							VOD	DVO_D4	L	VID	VID_D4	IN					
187	DVO_D5	E	69	IN-PD	69	2	G	G	G	G	G							VOD	DVO_D5	L	VID	VID_D5	IN					
188	DVO_D6	E	70	IN-PD	70	2	G	G	G	G	G							VOD	DVO_D6	L	VID	VID_D6	IN					
189	DVO_D7	E	71	IN-PD	71	2	G	G	G	G	G							VOD	DVO_D7	L	VID	VID_D7	IN					
190	DVO_D8	E	72	IN-PD	72	2	G	G	G	G	G							VOD	DVO_D8	L	VID	VID_D8	Z					
191	VCCIO2																											
192	VCCK																											
193	VCCK																											
194	VCCIO2																											
195	DVO_D9	E	73	IN-PD	73	2	G	G	G	G	G							VOD	DVO_D9	L	VID	VID_D9	Z					
196	DVO_D10	E	74	IN-PD	74	2	G	G	G	G	G							VOD	DVO_D10	L	VID	VID_D10	IN					
197	DVO_D11	E	75	IN-PD	75	2	G	G	G	G	G							VOD	DVO_D11	L	VID	VID_D11	IN					

ピン番号	端子名	I/O種別	GPIO		P-No	Gr	選択機能初期値					固定機能			選択機能1			選択機能2			選択機能3			選択機能4		
			No.	Rst			O	1	2	3	4	機能	名称	Rst	機能	名前	Rst	機能	名称	Rst	機能	名称	Rst	機能	名称	Rst
198	DVO_D12	E	76	IN-PD	76	2	G	G	G	G	G						VOD	DVO_D12	L	VID	VID_D12	IN				
199	DVO_D13	E	77	IN-PD	77	3	G	G	G	G	G				SPC	DOT_CLK1	IN	VOD	DVO_D13	L	VID	VID_D13	IN			
200	DVO_D14	E	78	IN-PD	78	4	G	G	G	G	G						VOD	DVO_D14	L	VID	VID_D14	IN				
201	DVO_D15	E	79	IN-PD	79	4	G	G	G	G	G						VOD	DVO_D15	L	VID	VID_D15	IN				
202	DVO_D16	E	80	IN-PD	80	4	G	G	G	G	G						VOD	DVO_D16	L	VID	VID_D16	IN				
203	DVO_D17	E	81	IN-PD	81	4	G	G	G	G	G						VOD	DVO_D17	L	VID	VID_D17	IN				
204	DVO_D18	E	82	IN-PD	82	4	G	G	G	G	G						VOD	DVO_D18	L	VID	VID_D18	IN				
205	DVO_D19	E	83	IN-PD	83	4	G	G	G	G	G						VOD	DVO_D19	L	VID	VID_D19	IN				
206	DVO_D20	E	84	IN-PD	84	4	G	G	G	G	G						VOD	DVO_D20	L	VID	VID_D20	IN				
207	DVO_D21	E	85	IN-PD	85	4	G	G	G	G	G						VOD	DVO_D21	L	VID	VID_D21	IN				
208	DVO_D22	E	86	IN-PD	86	4	G	G	G	G	G						VOD	DVO_D22	L	VID	VID_D22	IN				
209	DVO_D23	E	87	IN-PD	87	4	G	G	G	G	G						VOD	DVO_D23	L	VID	VID_D23	IN				
210	DVO_VSYNC	E	88	IN-PD	88	5	G	G	G	G	G						VOD	DVO_VSYNC	L	VID	VID_VSYNC	Z				
211	DVO_HSYNC	E	89	IN-PD	89	5	G	G	G	G	G						VOD	DVO_HSYNC	L	VID	VID_HSYNC	Z				
212	DVO_DE	E	90	IN-PD	90	5	G	G	G	G	G						VOD	DVO_DE	L	VID	VID_DE	IN				
213	DVO_FIELD	E	91	IN-PD	91	5	G	G	G	G	G						VOD	DVO_FIELD	IN	VID	VID_FIELD	IN				
214	DVO_CDE	E	92	IN-PD	92	5	G	G	G	G	G						VOD	DVO_CDE	L							
215	DVO_CLK	E			136							SPC	DOT_CLK0	IN-PD												
216	VCCI02																									
217	VCCDRAM																									
218	VCCDRAM																									
219	VCCA33USBHS																									
220	VCCA33USBPLL																									
221	USB_DM	USB										USB	USB_DM													
222	USB_DP	USB										USB	USB_DP													
223	GND A33USBHS																									
224	GND A33USBPLL																									
225	USB_RREF	AN										USB	USB_RREF													
226	FPD1_TX3N	LVDS										LVDS	FPD1_TX3N	Z												
227	FPD1_TX3P	LVDS										LVDS	FPD1_TX3P	Z												
228	FPD1_TX2N	LVDS										LVDS	FPD1_TX2N	Z												
229	FPD1_TX2P	LVDS										LVDS	FPD1_TX2P	Z												
230	VCCA33FPD1																									

ピン 番号	端子名	I/O 種別	GPIO		P-No	Gr	選択機能初期値					固定機能			選択機能 1			選択機能 2			選択機能 3			選択機能 4				
			No.	Rst			0	1	2	3	4	機能	名称	Rst	機能	名前	Rst	機能	名称	Rst	機能	名称	Rst	機能	名称	Rst		
231	FPD1_TXRPI	AN																										
232	GND A33FPD1																											
233	FPD1_TXCN	LVDS										LVDS	FPD1_TXCN	Z														
234	FPD1_TXCP	LVDS										LVDS	FPD1_TXCP	Z														
235	FPD1_TX1N	LVDS										LVDS	FPD1_TX1N	Z														
236	FPD1_TX1P	LVDS										LVDS	FPD1_TX1P	Z														
237	FPD1_TX0N	LVDS										LVDS	FPD1_TX0N	Z														
238	FPD1_TX0P	LVDS										LVDS	FPD1_TX0P	Z														
239	VCCA11FPD1																											
240	GND A11FPD1																											
241	FPD0_TX3N	LVDS										LVDS	FPD0_TX3N	Z														
242	FPD0_TX3P	LVDS										LVDS	FPD0_TX3P	Z														
243	FPD0_TX2N	LVDS										LVDS	FPD0_TX2N	Z														
244	FPD0_TX2P	LVDS										LVDS	FPD0_TX2P	Z														
245	VCCA33FPD0																											
246	FPD0_TXRPI	AN																										
247	GND A33FPD0																											
248	FPD0_TXCN	LVDS										LVDS	FPD0_TXCN	Z														
249	FPD0_TXCP	LVDS										LVDS	FPD0_TXCP	Z														
250	FPD0_TX1N	LVDS										LVDS	FPD0_TX1N	Z														
251	FPD0_TX1P	LVDS										LVDS	FPD0_TX1P	Z														
252	FPD0_TX0N	LVDS										LVDS	FPD0_TX0N	Z														
253	FPD0_TX0P	LVDS										LVDS	FPD0_TX0P	Z														
254	VCCA11FPD0																											
255	GND A11FPD0																											
256	VCCK																											
257	GND																											

2.3 端子の機能

各端子の機能について説明します。


電源端子

ピン番号	端子名	電圧	説明		
1,24,64,80,128,129,192,193,256	VCKK	1.15V	ロジックコア用電源		
2,23,47,63,81,127,130,180	VCCIO1	1.8/3.3V	ロジック端子 (I/O 種別 A ~ D、ピン番号 3 ~ 179) 用 I/O 電源		
181,191,194,216	VCCIO2	1.8/3.3V	ロジック端子 (I/O 種別 E、ピン番号 182 ~ 215) 用 I/O 電源		
25,34,39,46	VCCDDRIO	1.8V	DDR コントローラ用電源		
26	VCCDDRCK	1.8V	DDR コントローラ用電源		
32,33	VCCDDRQ	1.8V	DDR コントローラ用電源		
27	VCCA11DDRPLL	1.15V	DDR コントローラ PLL 用電源		
69,70,71,72,73,217,218	VCCDRAM	1.8V	内蔵 DRAM 用電源		
65	VCCA33OSC	3.3V	発振セル用電源		
68	GNDA33OSC	—	発振セル用グラウンド		
74,79	VCCD11PLL123	1.15V	内蔵 PLL1、2、3 用電源		
75,78	GNDD11PLL123	—	内蔵 PLL1、2、3 用グラウンド		
76	VCCA11PLLO	1.15V	内蔵 PLLO 用電源		
77	GNDA11PLLO	—	内蔵 PLLO 用グラウンド		
82	VCCD11PLL	1.15V	アナログビデオ入力用 PLL 電源		
83	GNDD11PLL	—	アナログビデオ入力用 PLL グラウンド		
84	VCCD33PLL	3.3V	アナログビデオ入力用 PLL 電源		
85	GNDD33PLL	—	アナログビデオ入力用 PLL グラウンド		
86	GNDA33PLL	—	アナログビデオ入力用 PLL グラウンド		
87	VCCA33PLL	3.3V	アナログビデオ入力用 PLL 電源		
96	VCCA18CVIN01	1.8V	アナログビデオ入力用電源		
91	VCCA18CVIN23				
97	GNDA18CVIN0			—	アナログビデオ入力用グラウンド
94	GNDA18CVIN1				
92	GNDA18CVIN2				
89	GNDA18CVIN3				
219	VCCA33USBHS	3.3V	USB2.0 用電源		
223	GNDA33USBHS	—	USB2.0 用グラウンド		
220	VCCA33USBPLL	3.3V	USB2.0 用 PLL 電源		
224	GNDA33USBPLL	—	USB2.0 用 PLL グラウンド		
230	VCCA33FPD1	3.3V	LVDS トランスミッタ用電源		
245	VCCA33FPD0				
232	GNDA33FPD1	—	LVDS トランスミッタ用グラウンド		
247	GNDA33FPD0				
239	VCCA11FPD1	1.15V	LVDS トランスミッタ用電源		
254	VCCA11FPD0				
240	GNDA11FPD1	—	LVDS トランスミッタ用グラウンド		
255	GNDA11FPD0				
257 (底面 PAD)	GND	—	パッケージ底面放熱パッド (ePAD)、デジタルグラウンド兼放熱端子。グラウンドに接続してください。		



テストモード / JTAG 端子

ピン番号	端子名	I/O	説明
36	TEST1	I	グラウンドに接続、またはプルダウンしてください。
99	TEST2	I	グラウンドに接続、またはプルダウンしてください。
100	TEST3	I	JTAG 端子の動作を設定します。 ・ Low : 内蔵 CPU の JTAG チェーンに接続 ・ High : バウンダリスキャン動作
50	TDO	O	JTAG のデイジーチェーン出力
51	TCK	I	JTAG のクロック入力
52	TMS	I	JTAG のテストモード入力
53	TDI	I	JTAG のデイジーチェーン入力
54	nTRST	I	JTAG のリセット入力 (負論理)




ブートモード設定端子

ピン番号	端子名	I/O	説明																																														
19	MODE0	I	ブートモードを設定します。																																														
20	MODE1	I																																															
21	MODE2	I																																															
				<table border="1"> <thead> <tr> <th>ブート名称</th> <th>種類</th> <th>MODE2</th> <th>MODE1</th> <th>MODE0</th> </tr> </thead> <tbody> <tr> <td>ブートモード0</td> <td>ブートなし</td> <td>Low</td> <td>Low</td> <td>Low</td> </tr> <tr> <td>ブートモード1</td> <td>SPI-ROM</td> <td>Low</td> <td>Low</td> <td>High</td> </tr> <tr> <td>ブートモード2</td> <td>NOR-Flash (16ビット幅)</td> <td>Low</td> <td>High</td> <td>Low</td> </tr> <tr> <td>ブートモード3</td> <td>NOR-Flash (32ビット幅)</td> <td>Low</td> <td>High</td> <td>High</td> </tr> <tr> <td>ブートモード4</td> <td>CFカード</td> <td>High</td> <td>Low</td> <td>Low</td> </tr> <tr> <td>ブートモード5</td> <td>reserved</td> <td>High</td> <td>Low</td> <td>High</td> </tr> <tr> <td>ブートモード6</td> <td>reserved</td> <td>High</td> <td>High</td> <td>Low</td> </tr> <tr> <td>ブートモード7</td> <td>reserved</td> <td>High</td> <td>High</td> <td>High</td> </tr> </tbody> </table>	ブート名称	種類	MODE2	MODE1	MODE0	ブートモード0	ブートなし	Low	Low	Low	ブートモード1	SPI-ROM	Low	Low	High	ブートモード2	NOR-Flash (16ビット幅)	Low	High	Low	ブートモード3	NOR-Flash (32ビット幅)	Low	High	High	ブートモード4	CFカード	High	Low	Low	ブートモード5	reserved	High	Low	High	ブートモード6	reserved	High	High	Low	ブートモード7	reserved	High	High	High
ブート名称	種類	MODE2		MODE1	MODE0																																												
ブートモード0	ブートなし	Low		Low	Low																																												
ブートモード1	SPI-ROM	Low		Low	High																																												
ブートモード2	NOR-Flash (16ビット幅)	Low		High	Low																																												
ブートモード3	NOR-Flash (32ビット幅)	Low	High	High																																													
ブートモード4	CFカード	High	Low	Low																																													
ブートモード5	reserved	High	Low	High																																													
ブートモード6	reserved	High	High	Low																																													
ブートモード7	reserved	High	High	High																																													
			 ブートモードの動作は、「ブートモード」(F4-16ページ)を参照。																																														

クロック端子

ピン番号	端子名	I/O	説明
22	MODE3	I	オシレータの周波数レンジを設定します。 ・ Low : 24 ~ 42MHz ・ High : 42 ~ 66MHz
35	TEST0	I	クロック生成の方法を選択する。 ・ 「L」レベル：水晶振動子を使用する ・ 「H」レベル：外部クロック入力を使用する  本端子はプルダウン処理を行っています。そのため、外部クロック入力を使用する際はプルアップ抵抗を使用せず、「H」レベルを印加してください。
66	XIN	—	・ 水晶発振子を使用する場合：水晶発振子を接続します。 ・ 水晶発振子を使用しない場合：オープン
67	XOUT	—	・ 水晶発振子を使用する場合：水晶発振子を接続します。 ・ 水晶発振子を使用しない場合：クロック入力端子として使用します。  クロック入力端子として使用する場合は、「メインクロック」(「メインクロック」(F4-6 ページ)) 参照。

リセット端子

ピン番号	端子名	I/O	説明
7	nWDT	I/O	汎用ウォッチドッグタイマ入出力です。(負論理) ・ nWDT を入力に設定している場合 HighレベルからLowレベルに変化させると、AG903はnWDTによる初期化動作(デジタル回路、PLL等クロック回路)をします。このとき端子設定は保持されます。  初期化動作の対象については、「4.1 リセット」(F4-2ページ)参照。 ・ nWDT を出力に設定している場合 汎用ウォッチドッグタイマモジュールのタイムアウト出力として機能します。  ウォッチドッグタイマの動作については、「13.4 ウォッチドッグタイマ」(F13-54ページ)参照。
48	nINIT	I	ロジック回路のみを対象としたリセットです。(負論理) nINITをHighからLowに変化させると、AG903はnINITによるデジタル回路の初期化動作をします。 このときPLL等クロック回路、アナログ回路、端子設定には影響を与えません。  初期化動作の対象については、「4.1 リセット」(F4-2ページ)参照。
49	nRESET	I	システムリセットです。(負論理) nRESETをLowにすると、AG903はリセット状態となります。 nRESETをHighにすることで、リセット状態は解除されます。 リセット状態のとき、PLL等アナログ回路は停止状態となります。

ロジック端子



端子機能は、各グループの SSCPIN_FUNC0/1 レジスタで選択します。
SSCPIN_FUNC0/1 レジスタで選択される機能を「選択機能」、レジスタの設定にかかわらず
使用できる機能は「固定機能」になります。

ピン番号	端子名	I/O	説明										
3	USB_nVBUSERR ・ USB_nVBUSERR ・ USB_VBUSVALID ・ GPIO112	I/O	<p>・ USB ホスト動作時 USB_nVBUSERR VBUS 電源異常検入力として使用します。 電源異常時に Low を入力してください。</p> <p>・ USB デバイス動作時 USB_VBUSVALID VBUS 電源検入力として使用します。 VBUS 検出時に High を入力してください。</p> <table border="1"> <thead> <tr> <th>機能選択</th> <th>説明</th> </tr> </thead> <tbody> <tr> <td>GPIO</td> <td>GPIO3 モジュール (ビット 16) GPIO112 (I/O)</td> </tr> </tbody> </table>	機能選択	説明	GPIO	GPIO3 モジュール (ビット 16) GPIO112 (I/O)						
機能選択	説明												
GPIO	GPIO3 モジュール (ビット 16) GPIO112 (I/O)												
4	USB_VBUSCTRL ・ USB_VBUSCTRL ・ GPIO113	I/O	<p>USB ホスト動作時 USB_VBUSCTRL USB 用の VBUS 電源制御出力として使用します。(正論理)</p> <table border="1"> <thead> <tr> <th>機能選択</th> <th>説明</th> </tr> </thead> <tbody> <tr> <td>GPIO</td> <td>GPIO3 モジュール (ビット 17) GPIO113 (I/O)</td> </tr> </tbody> </table>	機能選択	説明	GPIO	GPIO3 モジュール (ビット 17) GPIO113 (I/O)						
機能選択	説明												
GPIO	GPIO3 モジュール (ビット 17) GPIO113 (I/O)												
5	nINT0 ・ nINT0 ・ nINT0 ・ CF_nPWRERR ・ GPIO94	I/O	<p>グループ 12 の設定により、端子機能を選択します。</p> <table border="1"> <thead> <tr> <th>機能選択</th> <th>説明</th> </tr> </thead> <tbody> <tr> <td>機能 1</td> <td>PBD モジュール nINT0 (O) パラレルバス (デバイスモード) 動作時に割り込み出力信号として使用します。(負論理)</td> </tr> <tr> <td>機能 2</td> <td>BSC モジュール nINT0 (I) パラレルバス (ホストモード) 動作時に割り込み入力として使用します。(負論理)</td> </tr> <tr> <td>機能 3</td> <td>BSC モジュール CF_nPWRERR (I) CF カード電源異常検出端子です。 CF カード用電源異常時に Low を入力してください。(負論理)</td> </tr> </tbody> </table> <table border="1"> <tbody> <tr> <td>GPIO</td> <td>GPIO2 モジュール (ビット 30) GPIO94 (I/O)</td> </tr> </tbody> </table>	機能選択	説明	機能 1	PBD モジュール nINT0 (O) パラレルバス (デバイスモード) 動作時に割り込み出力信号として使用します。(負論理)	機能 2	BSC モジュール nINT0 (I) パラレルバス (ホストモード) 動作時に割り込み入力として使用します。(負論理)	機能 3	BSC モジュール CF_nPWRERR (I) CF カード電源異常検出端子です。 CF カード用電源異常時に Low を入力してください。(負論理)	GPIO	GPIO2 モジュール (ビット 30) GPIO94 (I/O)
機能選択	説明												
機能 1	PBD モジュール nINT0 (O) パラレルバス (デバイスモード) 動作時に割り込み出力信号として使用します。(負論理)												
機能 2	BSC モジュール nINT0 (I) パラレルバス (ホストモード) 動作時に割り込み入力として使用します。(負論理)												
機能 3	BSC モジュール CF_nPWRERR (I) CF カード電源異常検出端子です。 CF カード用電源異常時に Low を入力してください。(負論理)												
GPIO	GPIO2 モジュール (ビット 30) GPIO94 (I/O)												
6	nINT1 ・ nINT1 ・ nINT1 ・ CF_PWREN ・ GPIO95	I/O	<p>グループ 12 の設定により、端子機能を選択します。</p> <table border="1"> <thead> <tr> <th>機能選択</th> <th>説明</th> </tr> </thead> <tbody> <tr> <td>機能 1</td> <td>PBD モジュール nINT1 (O) パラレルバス (デバイスモード) 動作時に割り込み出力信号として使用します。(負論理)</td> </tr> <tr> <td>機能 2</td> <td>BSC モジュール nINT1 (I) パラレルバス (ホストモード) 動作時に割り込み入力として使用します。(負論理)</td> </tr> <tr> <td>機能 3</td> <td>BSC モジュール CF_PWREN (O) CF カード電源制御信号出力端子 CF カード電源制御信号として使用します。(正論理)</td> </tr> </tbody> </table> <table border="1"> <tbody> <tr> <td>GPIO</td> <td>GPIO2 モジュール (ビット 31) GPIO95 (I/O)</td> </tr> </tbody> </table>	機能選択	説明	機能 1	PBD モジュール nINT1 (O) パラレルバス (デバイスモード) 動作時に割り込み出力信号として使用します。(負論理)	機能 2	BSC モジュール nINT1 (I) パラレルバス (ホストモード) 動作時に割り込み入力として使用します。(負論理)	機能 3	BSC モジュール CF_PWREN (O) CF カード電源制御信号出力端子 CF カード電源制御信号として使用します。(正論理)	GPIO	GPIO2 モジュール (ビット 31) GPIO95 (I/O)
機能選択	説明												
機能 1	PBD モジュール nINT1 (O) パラレルバス (デバイスモード) 動作時に割り込み出力信号として使用します。(負論理)												
機能 2	BSC モジュール nINT1 (I) パラレルバス (ホストモード) 動作時に割り込み入力として使用します。(負論理)												
機能 3	BSC モジュール CF_PWREN (O) CF カード電源制御信号出力端子 CF カード電源制御信号として使用します。(正論理)												
GPIO	GPIO2 モジュール (ビット 31) GPIO95 (I/O)												

ピン番号	端子名	I/O	説明												
8	nHCS1 ・ nHCS1 ・ nHCS1 ・ EQS_nCS ・ SSPO_FS(1st) ・ GPIO93	I/O	グループ19の設定により、端子機能を選択します。 <table border="1"> <thead> <tr> <th>機能選択</th> <th>説明</th> </tr> </thead> <tbody> <tr> <td>機能1</td> <td>PBDモジュール nHCS1 (I) パラレルバス (デバイスモード) 動作時にnHCS1 チップセレクト入力信号として使用します。(負論理)</td> </tr> <tr> <td>機能2</td> <td>SMCモジュール nHCS1 (O) パラレルバス (ホストモード) 動作時にnHCS1 チップセレクト出力信号として使用します。(負論理)</td> </tr> <tr> <td>機能3</td> <td>EQSモジュール EQS_nCS (O) EQS動作時にチップセレクト出力信号として使用します。(負論理)</td> </tr> <tr> <td>機能4</td> <td>SSPOモジュール SSPO_FS (I/O) SSPOモジュールのフレーム信号として使用します。 この端子において、SSPO_FSが選択されていないときは、SPI_nCS端子にこの機能を割り当てることができます。</td> </tr> <tr> <td>GPIO</td> <td>GPIO2モジュール (ビット29) GPIO93 (I/O)</td> </tr> </tbody> </table>	機能選択	説明	機能1	PBDモジュール nHCS1 (I) パラレルバス (デバイスモード) 動作時にnHCS1 チップセレクト入力信号として使用します。(負論理)	機能2	SMCモジュール nHCS1 (O) パラレルバス (ホストモード) 動作時にnHCS1 チップセレクト出力信号として使用します。(負論理)	機能3	EQSモジュール EQS_nCS (O) EQS動作時にチップセレクト出力信号として使用します。(負論理)	機能4	SSPOモジュール SSPO_FS (I/O) SSPOモジュールのフレーム信号として使用します。 この端子において、SSPO_FSが選択されていないときは、SPI_nCS端子にこの機能を割り当てることができます。	GPIO	GPIO2モジュール (ビット29) GPIO93 (I/O)
機能選択	説明														
機能1	PBDモジュール nHCS1 (I) パラレルバス (デバイスモード) 動作時にnHCS1 チップセレクト入力信号として使用します。(負論理)														
機能2	SMCモジュール nHCS1 (O) パラレルバス (ホストモード) 動作時にnHCS1 チップセレクト出力信号として使用します。(負論理)														
機能3	EQSモジュール EQS_nCS (O) EQS動作時にチップセレクト出力信号として使用します。(負論理)														
機能4	SSPOモジュール SSPO_FS (I/O) SSPOモジュールのフレーム信号として使用します。 この端子において、SSPO_FSが選択されていないときは、SPI_nCS端子にこの機能を割り当てることができます。														
GPIO	GPIO2モジュール (ビット29) GPIO93 (I/O)														
9	SPI_SDT3 ・ SPI_SDT3 ・ EQS_SDT3 ・ SSP3_SPDIFOUT ・ GPIO59	I/O	グループ1の設定により、端子機能を選択します。 <table border="1"> <thead> <tr> <th>機能選択</th> <th>説明</th> </tr> </thead> <tbody> <tr> <td>機能1</td> <td>SPIモジュール SPI_SDT3 (I/O) SPIモジュールのSPI_SDT3データ入出力として使用します。</td> </tr> <tr> <td>機能3</td> <td>EQSモジュール EQS_SDT3 (I/O) EQSモジュールのEQS_SDT3データ入出力として使用します。</td> </tr> <tr> <td>機能4</td> <td>SSP3モジュール SSP3_SPDIFOUT (O) SSP3モジュールのSPDIF出力として使用します。</td> </tr> <tr> <td>GPIO</td> <td>GPIO2モジュール (ビット27) GPIO59 (I/O)</td> </tr> </tbody> </table>	機能選択	説明	機能1	SPIモジュール SPI_SDT3 (I/O) SPIモジュールのSPI_SDT3データ入出力として使用します。	機能3	EQSモジュール EQS_SDT3 (I/O) EQSモジュールのEQS_SDT3データ入出力として使用します。	機能4	SSP3モジュール SSP3_SPDIFOUT (O) SSP3モジュールのSPDIF出力として使用します。	GPIO	GPIO2モジュール (ビット27) GPIO59 (I/O)		
機能選択	説明														
機能1	SPIモジュール SPI_SDT3 (I/O) SPIモジュールのSPI_SDT3データ入出力として使用します。														
機能3	EQSモジュール EQS_SDT3 (I/O) EQSモジュールのEQS_SDT3データ入出力として使用します。														
機能4	SSP3モジュール SSP3_SPDIFOUT (O) SSP3モジュールのSPDIF出力として使用します。														
GPIO	GPIO2モジュール (ビット27) GPIO59 (I/O)														
10	SPI_CLK ・ SPI_CLK ・ EQS_CLK ・ SSPO_SCLK ・ GPIO60	I/O	グループ0の設定により、端子機能を選択します。 <table border="1"> <thead> <tr> <th>機能選択</th> <th>説明</th> </tr> </thead> <tbody> <tr> <td>機能1</td> <td>SPIモジュール SPI_CLK (O) SPIモジュールのSPI_CLK出力として使用します。</td> </tr> <tr> <td>機能3</td> <td>EQSモジュール EQS_CLK (O) EQSモジュールのEQS_CLK出力として使用します。</td> </tr> <tr> <td>機能4</td> <td>SSPOモジュール SSPO_SCLK (I/O) SSPOモジュールのSSPO_SCLK入出力として使用します。</td> </tr> <tr> <td>GPIO</td> <td>GPIO2モジュール (ビット28) GPIO60 (I/O)</td> </tr> </tbody> </table>	機能選択	説明	機能1	SPIモジュール SPI_CLK (O) SPIモジュールのSPI_CLK出力として使用します。	機能3	EQSモジュール EQS_CLK (O) EQSモジュールのEQS_CLK出力として使用します。	機能4	SSPOモジュール SSPO_SCLK (I/O) SSPOモジュールのSSPO_SCLK入出力として使用します。	GPIO	GPIO2モジュール (ビット28) GPIO60 (I/O)		
機能選択	説明														
機能1	SPIモジュール SPI_CLK (O) SPIモジュールのSPI_CLK出力として使用します。														
機能3	EQSモジュール EQS_CLK (O) EQSモジュールのEQS_CLK出力として使用します。														
機能4	SSPOモジュール SSPO_SCLK (I/O) SSPOモジュールのSSPO_SCLK入出力として使用します。														
GPIO	GPIO2モジュール (ビット28) GPIO60 (I/O)														
11	SPI_SDT0 ・ SPI_SDT0 ・ EQS_SDT0 ・ SSPO_TXD ・ GPIO61	I/O	グループ0の設定により、端子機能を選択します。 <table border="1"> <thead> <tr> <th>機能選択</th> <th>説明</th> </tr> </thead> <tbody> <tr> <td>機能1</td> <td>SPIモジュール SPI_SDT0 (I/O) SPIモジュールのSPI_SDT0データ入出力として使用します。</td> </tr> <tr> <td>機能3</td> <td>EQSモジュール EQS_SDT0 (I/O) EQSモジュールのEQS_SDT0データ入出力として使用します。</td> </tr> <tr> <td>機能4</td> <td>SSPOモジュール SSPO_TXD (I/O) SSPOモジュールのSSPO_TXD出力として使用します。 システムセカンダリSSCSSP_SETUPレジスタの設定により、SSPO_RXD入力としても使用できます。</td> </tr> <tr> <td>GPIO</td> <td>GPIO2モジュール (ビット29) GPIO61 (I/O)</td> </tr> </tbody> </table>	機能選択	説明	機能1	SPIモジュール SPI_SDT0 (I/O) SPIモジュールのSPI_SDT0データ入出力として使用します。	機能3	EQSモジュール EQS_SDT0 (I/O) EQSモジュールのEQS_SDT0データ入出力として使用します。	機能4	SSPOモジュール SSPO_TXD (I/O) SSPOモジュールのSSPO_TXD出力として使用します。 システムセカンダリSSCSSP_SETUPレジスタの設定により、SSPO_RXD入力としても使用できます。	GPIO	GPIO2モジュール (ビット29) GPIO61 (I/O)		
機能選択	説明														
機能1	SPIモジュール SPI_SDT0 (I/O) SPIモジュールのSPI_SDT0データ入出力として使用します。														
機能3	EQSモジュール EQS_SDT0 (I/O) EQSモジュールのEQS_SDT0データ入出力として使用します。														
機能4	SSPOモジュール SSPO_TXD (I/O) SSPOモジュールのSSPO_TXD出力として使用します。 システムセカンダリSSCSSP_SETUPレジスタの設定により、SSPO_RXD入力としても使用できます。														
GPIO	GPIO2モジュール (ビット29) GPIO61 (I/O)														

ピン番号	端子名	I/O	説明										
12	SPI_SDT2 ・ SPI_SDT2 ・ EQS_SDT2 ・ SSP2_SPDIFOUT ・ GPIO58	I/O	グループ1の設定により、端子機能を選択します。 <table border="1"> <thead> <tr> <th>機能選択</th> <th>説明</th> </tr> </thead> <tbody> <tr> <td>機能1</td> <td>SPIモジュール SPI_SDT2 (I/O) SPIモジュールのSPI_SDT2データ入出力として使用します。</td> </tr> <tr> <td>機能3</td> <td>EQSモジュール EQS_SDT2 (I/O) EQSモジュールのEQS_SDT2データ入出力として使用します。</td> </tr> <tr> <td>機能4</td> <td>SSP2モジュール SSP2_SPDIFOUT (O) SSP2モジュールのSPDIF出力として使用します。</td> </tr> <tr> <td>GPIO</td> <td>GPIO2モジュール (ビット26) GPIO58 (I/O)</td> </tr> </tbody> </table>	機能選択	説明	機能1	SPIモジュール SPI_SDT2 (I/O) SPIモジュールのSPI_SDT2データ入出力として使用します。	機能3	EQSモジュール EQS_SDT2 (I/O) EQSモジュールのEQS_SDT2データ入出力として使用します。	機能4	SSP2モジュール SSP2_SPDIFOUT (O) SSP2モジュールのSPDIF出力として使用します。	GPIO	GPIO2モジュール (ビット26) GPIO58 (I/O)
機能選択	説明												
機能1	SPIモジュール SPI_SDT2 (I/O) SPIモジュールのSPI_SDT2データ入出力として使用します。												
機能3	EQSモジュール EQS_SDT2 (I/O) EQSモジュールのEQS_SDT2データ入出力として使用します。												
機能4	SSP2モジュール SSP2_SPDIFOUT (O) SSP2モジュールのSPDIF出力として使用します。												
GPIO	GPIO2モジュール (ビット26) GPIO58 (I/O)												
13	SPI_SDT1 ・ SPI_SDT1 ・ EQS_SDT1 ・ SSP0_RXD ・ GPIO62	I/O	グループ0の設定により、端子機能を選択します。 <table border="1"> <thead> <tr> <th>機能選択</th> <th>説明</th> </tr> </thead> <tbody> <tr> <td>機能1</td> <td>SPIモジュール SPI_SDT1 (I/O) SPIモジュールのSPI_SDT1データ入出力として使用します。</td> </tr> <tr> <td>機能3</td> <td>EQSモジュール EQS_SDT1 (I/O) EQSモジュールのEQS_SDT1データ入出力として使用します。</td> </tr> <tr> <td>機能4</td> <td>SSP0モジュール SSP0_RXD (I/O) SSP0モジュールのSSP0_RXD入力として使用します。 システムセカンダリSSCSSP_SETUPレジスタの設定により、SSP0_SSPMCLK入力または出力としても使用できます。</td> </tr> <tr> <td>GPIO</td> <td>GPIO2モジュール (ビット30) GPIO62 (I/O)</td> </tr> </tbody> </table>	機能選択	説明	機能1	SPIモジュール SPI_SDT1 (I/O) SPIモジュールのSPI_SDT1データ入出力として使用します。	機能3	EQSモジュール EQS_SDT1 (I/O) EQSモジュールのEQS_SDT1データ入出力として使用します。	機能4	SSP0モジュール SSP0_RXD (I/O) SSP0モジュールのSSP0_RXD入力として使用します。 システムセカンダリSSCSSP_SETUPレジスタの設定により、SSP0_SSPMCLK入力または出力としても使用できます。	GPIO	GPIO2モジュール (ビット30) GPIO62 (I/O)
機能選択	説明												
機能1	SPIモジュール SPI_SDT1 (I/O) SPIモジュールのSPI_SDT1データ入出力として使用します。												
機能3	EQSモジュール EQS_SDT1 (I/O) EQSモジュールのEQS_SDT1データ入出力として使用します。												
機能4	SSP0モジュール SSP0_RXD (I/O) SSP0モジュールのSSP0_RXD入力として使用します。 システムセカンダリSSCSSP_SETUPレジスタの設定により、SSP0_SSPMCLK入力または出力としても使用できます。												
GPIO	GPIO2モジュール (ビット30) GPIO62 (I/O)												
14	SPI_nCS ・ SPI_nCS ・ SSP0_FS(2nd) ・ GPIO63	I/O	グループ0の設定により、端子機能を選択します。 <table border="1"> <thead> <tr> <th>機能選択</th> <th>説明</th> </tr> </thead> <tbody> <tr> <td>機能1</td> <td>SPIモジュール SPI_nCS (O) SPIモジュールのSPI_nCS出力として使用します。</td> </tr> <tr> <td>機能3</td> <td>EQSモジュール「High」固定出力 (O) 「機能3」を選択した場合は、Highを出力します。 ブート時にSPIモジュールを使用し、ブート完了後EQSモジュールを使用する場合を想定しています。</td> </tr> <tr> <td>機能4</td> <td>SSP0モジュール SSP0_FS (I/O) SSP0モジュールのSSP0_FS入出力信号として使用します。 nHCS1端子がSSP0_FSとして使用されていない場合に選択できます。</td> </tr> <tr> <td>GPIO</td> <td>GPIO2モジュール (ビット31) GPIO63 (I/O)</td> </tr> </tbody> </table>	機能選択	説明	機能1	SPIモジュール SPI_nCS (O) SPIモジュールのSPI_nCS出力として使用します。	機能3	EQSモジュール「High」固定出力 (O) 「機能3」を選択した場合は、Highを出力します。 ブート時にSPIモジュールを使用し、ブート完了後EQSモジュールを使用する場合を想定しています。	機能4	SSP0モジュール SSP0_FS (I/O) SSP0モジュールのSSP0_FS入出力信号として使用します。 nHCS1端子がSSP0_FSとして使用されていない場合に選択できます。	GPIO	GPIO2モジュール (ビット31) GPIO63 (I/O)
機能選択	説明												
機能1	SPIモジュール SPI_nCS (O) SPIモジュールのSPI_nCS出力として使用します。												
機能3	EQSモジュール「High」固定出力 (O) 「機能3」を選択した場合は、Highを出力します。 ブート時にSPIモジュールを使用し、ブート完了後EQSモジュールを使用する場合を想定しています。												
機能4	SSP0モジュール SSP0_FS (I/O) SSP0モジュールのSSP0_FS入出力信号として使用します。 nHCS1端子がSSP0_FSとして使用されていない場合に選択できます。												
GPIO	GPIO2モジュール (ビット31) GPIO63 (I/O)												
15	SIO0_RXD ・ UART0_RXD ・ GPIO96	I/O	グループ10の設定により、端子機能を選択します。 <table border="1"> <thead> <tr> <th>機能選択</th> <th>説明</th> </tr> </thead> <tbody> <tr> <td>機能1</td> <td>UART0モジュール UART0_RXD (I) UART0モジュールのUART0_RXDデータ入力として使用します。</td> </tr> <tr> <td>GPIO</td> <td>GPIO3モジュール (ビット0) GPIO96 (I/O)</td> </tr> </tbody> </table>	機能選択	説明	機能1	UART0モジュール UART0_RXD (I) UART0モジュールのUART0_RXDデータ入力として使用します。	GPIO	GPIO3モジュール (ビット0) GPIO96 (I/O)				
機能選択	説明												
機能1	UART0モジュール UART0_RXD (I) UART0モジュールのUART0_RXDデータ入力として使用します。												
GPIO	GPIO3モジュール (ビット0) GPIO96 (I/O)												
16	SIO0_TXD ・ UART0_TXD ・ GPIO97	I/O	グループ10の設定により、端子機能を選択します。 <table border="1"> <thead> <tr> <th>機能選択</th> <th>説明</th> </tr> </thead> <tbody> <tr> <td>機能1</td> <td>UART0モジュール UART0_TXD (O) UART0モジュールのUART0_TXDデータ出力として使用します。</td> </tr> <tr> <td>GPIO</td> <td>GPIO3モジュール (ビット1) GPIO97 (I/O)</td> </tr> </tbody> </table>	機能選択	説明	機能1	UART0モジュール UART0_TXD (O) UART0モジュールのUART0_TXDデータ出力として使用します。	GPIO	GPIO3モジュール (ビット1) GPIO97 (I/O)				
機能選択	説明												
機能1	UART0モジュール UART0_TXD (O) UART0モジュールのUART0_TXDデータ出力として使用します。												
GPIO	GPIO3モジュール (ビット1) GPIO97 (I/O)												

ピン番号	端子名	I/O	説明										
17	EXTSYNCO ・ UART0_RTS ・ BUSREQ ・ DVO_EXTSYNCO ・ GPIO98	I/O	グループ11の設定により、端子機能を選択します。 <table border="1"> <thead> <tr> <th>機能選択</th> <th>説明</th> </tr> </thead> <tbody> <tr> <td>機能1</td> <td>UART0モジュール UART0_RTS (O) UART0モジュールのUART0_RTS出力として使用します。</td> </tr> <tr> <td>機能2</td> <td>BSCモジュール BUSREQ (O) パラレルバス(ホストモード)動作時に、BSCモジュールのBUSREQ出力として使用します。</td> </tr> <tr> <td>機能4</td> <td>DSP0モジュール DVO_EXTSYNCO (I) DSP0モジュールの外部同期入力信号DVO_EXTSYNCOとして使用します。</td> </tr> <tr> <td>GPIO</td> <td>GPIO3モジュール(ビット2) GPIO98 (I/O)</td> </tr> </tbody> </table>	機能選択	説明	機能1	UART0モジュール UART0_RTS (O) UART0モジュールのUART0_RTS出力として使用します。	機能2	BSCモジュール BUSREQ (O) パラレルバス(ホストモード)動作時に、BSCモジュールのBUSREQ出力として使用します。	機能4	DSP0モジュール DVO_EXTSYNCO (I) DSP0モジュールの外部同期入力信号DVO_EXTSYNCOとして使用します。	GPIO	GPIO3モジュール(ビット2) GPIO98 (I/O)
機能選択	説明												
機能1	UART0モジュール UART0_RTS (O) UART0モジュールのUART0_RTS出力として使用します。												
機能2	BSCモジュール BUSREQ (O) パラレルバス(ホストモード)動作時に、BSCモジュールのBUSREQ出力として使用します。												
機能4	DSP0モジュール DVO_EXTSYNCO (I) DSP0モジュールの外部同期入力信号DVO_EXTSYNCOとして使用します。												
GPIO	GPIO3モジュール(ビット2) GPIO98 (I/O)												
18	EXTSYNCO1 ・ UART0_CTS ・ BUSACK ・ DVO_EXTSYNCO1 ・ GPIO99	I/O	グループ11の設定により、端子機能を選択します。 <table border="1"> <thead> <tr> <th>機能選択</th> <th>説明</th> </tr> </thead> <tbody> <tr> <td>機能1</td> <td>UART0モジュール UART0_CTS (I) UART0モジュールのUART0_CTS入力として使用します。</td> </tr> <tr> <td>機能2</td> <td>BSCモジュール BUSACK (I) パラレルバス(ホストモード)動作時に、BSCモジュールのBUSACK入力として使用します。</td> </tr> <tr> <td>機能4</td> <td>DSP1モジュール DVO_EXTSYNCO1 (I) DSP1モジュールの外部同期入力信号DVO_EXTSYNCO1として使用します。</td> </tr> <tr> <td>GPIO</td> <td>GPIO3モジュール(ビット3) GPIO99 (I/O)</td> </tr> </tbody> </table>	機能選択	説明	機能1	UART0モジュール UART0_CTS (I) UART0モジュールのUART0_CTS入力として使用します。	機能2	BSCモジュール BUSACK (I) パラレルバス(ホストモード)動作時に、BSCモジュールのBUSACK入力として使用します。	機能4	DSP1モジュール DVO_EXTSYNCO1 (I) DSP1モジュールの外部同期入力信号DVO_EXTSYNCO1として使用します。	GPIO	GPIO3モジュール(ビット3) GPIO99 (I/O)
機能選択	説明												
機能1	UART0モジュール UART0_CTS (I) UART0モジュールのUART0_CTS入力として使用します。												
機能2	BSCモジュール BUSACK (I) パラレルバス(ホストモード)動作時に、BSCモジュールのBUSACK入力として使用します。												
機能4	DSP1モジュール DVO_EXTSYNCO1 (I) DSP1モジュールの外部同期入力信号DVO_EXTSYNCO1として使用します。												
GPIO	GPIO3モジュール(ビット3) GPIO99 (I/O)												
37	SDAO	I/O	IIC0モジュールのI2Cデータ入出力										
38	SCL0	I/O	IIC0モジュールのI2Cクロック入出力										
40	SDRAM_CKE ・ UART3_RXD ・ SDRAM_CKE ・ SSP3_FS ・ GPIO100	I/O	グループ16の設定により、端子機能を選択します。 <table border="1"> <thead> <tr> <th>機能選択</th> <th>説明</th> </tr> </thead> <tbody> <tr> <td>機能1</td> <td>UART3モジュール UART3_RXD (I) UART3モジュールのUART3_RXDデータ入力として使用します。</td> </tr> <tr> <td>機能2</td> <td>SDMCモジュール SDRAM_CKE (O) パラレルバス(ホストモード)動作時にSDMCモジュールのSDRAM_CKE出力として使用します。</td> </tr> <tr> <td>機能4</td> <td>SSP3モジュール SSP3_FS (I/O) SSP3モジュールのフレーム信号として使用します。</td> </tr> <tr> <td>GPIO</td> <td>GPIO3モジュール(ビット4) GPIO100 (I/O)</td> </tr> </tbody> </table>	機能選択	説明	機能1	UART3モジュール UART3_RXD (I) UART3モジュールのUART3_RXDデータ入力として使用します。	機能2	SDMCモジュール SDRAM_CKE (O) パラレルバス(ホストモード)動作時にSDMCモジュールのSDRAM_CKE出力として使用します。	機能4	SSP3モジュール SSP3_FS (I/O) SSP3モジュールのフレーム信号として使用します。	GPIO	GPIO3モジュール(ビット4) GPIO100 (I/O)
機能選択	説明												
機能1	UART3モジュール UART3_RXD (I) UART3モジュールのUART3_RXDデータ入力として使用します。												
機能2	SDMCモジュール SDRAM_CKE (O) パラレルバス(ホストモード)動作時にSDMCモジュールのSDRAM_CKE出力として使用します。												
機能4	SSP3モジュール SSP3_FS (I/O) SSP3モジュールのフレーム信号として使用します。												
GPIO	GPIO3モジュール(ビット4) GPIO100 (I/O)												
41	SDRAM_nCS ・ UART3_TXD ・ SDRAM_nCS ・ SSP3_TXD ・ GPIO101	I/O	グループ16の設定により、端子機能を選択します。 <table border="1"> <thead> <tr> <th>機能選択</th> <th>説明</th> </tr> </thead> <tbody> <tr> <td>機能1</td> <td>UART3モジュール UART3_TXD (O) UART3モジュールのUART3_TXDデータ出力として使用します。</td> </tr> <tr> <td>機能2</td> <td>SDMCモジュール SDRAM_nCS (O) パラレルバス(ホストモード)動作時にSDMCモジュールのSDRAM_nCS出力として使用します。(負論理)</td> </tr> <tr> <td>機能4</td> <td>SSP3モジュール SSP3_TXD (I/O) SSP3モジュールのSSP3_TXD出力として使用します。 システムセカンダリSSCSSP_SETUPレジスタの設定により、SSP3_RXD入力としても使用できます。</td> </tr> <tr> <td>GPIO</td> <td>GPIO3モジュール(ビット5) GPIO101 (I/O)</td> </tr> </tbody> </table>	機能選択	説明	機能1	UART3モジュール UART3_TXD (O) UART3モジュールのUART3_TXDデータ出力として使用します。	機能2	SDMCモジュール SDRAM_nCS (O) パラレルバス(ホストモード)動作時にSDMCモジュールのSDRAM_nCS出力として使用します。(負論理)	機能4	SSP3モジュール SSP3_TXD (I/O) SSP3モジュールのSSP3_TXD出力として使用します。 システムセカンダリSSCSSP_SETUPレジスタの設定により、SSP3_RXD入力としても使用できます。	GPIO	GPIO3モジュール(ビット5) GPIO101 (I/O)
機能選択	説明												
機能1	UART3モジュール UART3_TXD (O) UART3モジュールのUART3_TXDデータ出力として使用します。												
機能2	SDMCモジュール SDRAM_nCS (O) パラレルバス(ホストモード)動作時にSDMCモジュールのSDRAM_nCS出力として使用します。(負論理)												
機能4	SSP3モジュール SSP3_TXD (I/O) SSP3モジュールのSSP3_TXD出力として使用します。 システムセカンダリSSCSSP_SETUPレジスタの設定により、SSP3_RXD入力としても使用できます。												
GPIO	GPIO3モジュール(ビット5) GPIO101 (I/O)												

ピン番号	端子名	I/O	説明												
42	SDRAM_nRAS ・ UART3_RTS ・ SDRAM_nRAS ・ SSP3_SCLK ・ GPIO102	I/O	グループ16の設定により、端子機能を選択します。 <table border="1"> <thead> <tr> <th>機能選択</th> <th>説明</th> </tr> </thead> <tbody> <tr> <td>機能1</td> <td>UART3モジュール UART3_RTS (O) UART3モジュールのUART3_RTS出力として使用します。</td> </tr> <tr> <td>機能2</td> <td>SDMCモジュール SDRAM_nRAS (O) パラレルバス(ホストモード)動作時にSDMCモジュールのSDRAM_nRAS出力として使用します。(負論理)</td> </tr> <tr> <td>機能4</td> <td>SSP3モジュール SSP3_SCLK (I/O) SSP3モジュールのSSP3_SCLK入出力として使用します。</td> </tr> <tr> <td>GPIO</td> <td>GPIO3モジュール(ビット6) GPIO102 (I/O)</td> </tr> </tbody> </table>	機能選択	説明	機能1	UART3モジュール UART3_RTS (O) UART3モジュールのUART3_RTS出力として使用します。	機能2	SDMCモジュール SDRAM_nRAS (O) パラレルバス(ホストモード)動作時にSDMCモジュールのSDRAM_nRAS出力として使用します。(負論理)	機能4	SSP3モジュール SSP3_SCLK (I/O) SSP3モジュールのSSP3_SCLK入出力として使用します。	GPIO	GPIO3モジュール(ビット6) GPIO102 (I/O)		
機能選択	説明														
機能1	UART3モジュール UART3_RTS (O) UART3モジュールのUART3_RTS出力として使用します。														
機能2	SDMCモジュール SDRAM_nRAS (O) パラレルバス(ホストモード)動作時にSDMCモジュールのSDRAM_nRAS出力として使用します。(負論理)														
機能4	SSP3モジュール SSP3_SCLK (I/O) SSP3モジュールのSSP3_SCLK入出力として使用します。														
GPIO	GPIO3モジュール(ビット6) GPIO102 (I/O)														
43	SDRAM_nCAS ・ UART3_CTS ・ SDRAM_nCAS ・ SSP3_RXD ・ GPIO103	I/O	グループ16の設定により、端子機能を選択します。 <table border="1"> <thead> <tr> <th>機能選択</th> <th>説明</th> </tr> </thead> <tbody> <tr> <td>機能1</td> <td>UART3モジュール UART3_CTS (I) UART3モジュールのUART3_CTS入力として使用します。</td> </tr> <tr> <td>機能2</td> <td>SDMCモジュール SDRAM_nCAS (O) パラレルバス(ホストモード)動作時にSDMCモジュールのSDRAM_nCAS出力として使用します。(負論理)</td> </tr> <tr> <td>機能4</td> <td>SSP3モジュール SSP3_RXD (I/O) SSP3モジュールのSSP3_RXD入力として使用します。 システムセカンダリSSCSSP_SETUPレジスタの設定により、SSP3_SSPMCLK入力または出力としても使用できます。</td> </tr> <tr> <td>GPIO</td> <td>GPIO3モジュール(ビット7) GPIO103 (I/O)</td> </tr> </tbody> </table>	機能選択	説明	機能1	UART3モジュール UART3_CTS (I) UART3モジュールのUART3_CTS入力として使用します。	機能2	SDMCモジュール SDRAM_nCAS (O) パラレルバス(ホストモード)動作時にSDMCモジュールのSDRAM_nCAS出力として使用します。(負論理)	機能4	SSP3モジュール SSP3_RXD (I/O) SSP3モジュールのSSP3_RXD入力として使用します。 システムセカンダリSSCSSP_SETUPレジスタの設定により、SSP3_SSPMCLK入力または出力としても使用できます。	GPIO	GPIO3モジュール(ビット7) GPIO103 (I/O)		
機能選択	説明														
機能1	UART3モジュール UART3_CTS (I) UART3モジュールのUART3_CTS入力として使用します。														
機能2	SDMCモジュール SDRAM_nCAS (O) パラレルバス(ホストモード)動作時にSDMCモジュールのSDRAM_nCAS出力として使用します。(負論理)														
機能4	SSP3モジュール SSP3_RXD (I/O) SSP3モジュールのSSP3_RXD入力として使用します。 システムセカンダリSSCSSP_SETUPレジスタの設定により、SSP3_SSPMCLK入力または出力としても使用できます。														
GPIO	GPIO3モジュール(ビット7) GPIO103 (I/O)														
44	SDA1	I/O	IIC1モジュールのI2Cデータ入出力												
45	SCL1	I/O	IIC1モジュールのI2Cクロック入出力												
55	BLPO_PPWR ・ TIO0 ・ BLPO_PPWR ・ CF_BVD1 ・ ATA_nPDIAG ・ GPIO104		グループ6の設定により、端子機能を選択します。 <table border="1"> <thead> <tr> <th>機能選択</th> <th>説明</th> </tr> </thead> <tbody> <tr> <td>機能1</td> <td>TIMモジュール TIO0 (I/O) TIMモジュールのタイマ入出力TIO0として使用します。 入出力の切り替えは、システムセカンダリSSCTIM_SETUPレジスタで設定します。</td> </tr> <tr> <td>機能2</td> <td>VODモジュール BLPO_PPWR (O) バックライト制御用のパネル電源制御信号出力として使用します。</td> </tr> <tr> <td>機能3</td> <td>CFCモジュール CF_BVD1 (I) CFコントローラのCF_BVD1入力として使用します。</td> </tr> <tr> <td>機能4</td> <td>ATAモジュール ATA_nPDIAG (I) ATAコントローラのATA_nPDIAG入力として使用します。(負論理)</td> </tr> <tr> <td>GPIO</td> <td>GPIO3モジュール(ビット8) GPIO104 (I/O)</td> </tr> </tbody> </table>	機能選択	説明	機能1	TIMモジュール TIO0 (I/O) TIMモジュールのタイマ入出力TIO0として使用します。 入出力の切り替えは、システムセカンダリSSCTIM_SETUPレジスタで設定します。	機能2	VODモジュール BLPO_PPWR (O) バックライト制御用のパネル電源制御信号出力として使用します。	機能3	CFCモジュール CF_BVD1 (I) CFコントローラのCF_BVD1入力として使用します。	機能4	ATAモジュール ATA_nPDIAG (I) ATAコントローラのATA_nPDIAG入力として使用します。(負論理)	GPIO	GPIO3モジュール(ビット8) GPIO104 (I/O)
機能選択	説明														
機能1	TIMモジュール TIO0 (I/O) TIMモジュールのタイマ入出力TIO0として使用します。 入出力の切り替えは、システムセカンダリSSCTIM_SETUPレジスタで設定します。														
機能2	VODモジュール BLPO_PPWR (O) バックライト制御用のパネル電源制御信号出力として使用します。														
機能3	CFCモジュール CF_BVD1 (I) CFコントローラのCF_BVD1入力として使用します。														
機能4	ATAモジュール ATA_nPDIAG (I) ATAコントローラのATA_nPDIAG入力として使用します。(負論理)														
GPIO	GPIO3モジュール(ビット8) GPIO104 (I/O)														

ピン番号	端子名	I/O	説明												
56	BLPO_BPWR ・ TIO1 ・ BLPO_BPWR ・ CF_BVD2 ・ ATA_nDASP ・ GPIO105	I/O	グループ6の設定により、端子機能を選択します。 <table border="1"> <thead> <tr> <th>機能選択</th> <th>説明</th> </tr> </thead> <tbody> <tr> <td>機能1</td> <td>TIMモジュール TIO1 (I/O) TIMモジュールのタイマ入出力TIO1として使用します。 入出力の切り替えは、システムセカンダリ SSCTIM_SETUPレジスタで設定します。</td> </tr> <tr> <td>機能2</td> <td>VODモジュール BLPO_BPWR (O) バックライト制御用のバックライト電源制御信号出力として使用します。</td> </tr> <tr> <td>機能3</td> <td>CFCモジュール CF_BVD2 (I) CFコントローラのCF_BVD2入力として使用します。</td> </tr> <tr> <td>機能4</td> <td>ATAモジュール ATA_nDASP (I) ATAコントローラのATA_nDASP入力として使用します。(負論理)</td> </tr> <tr> <td>GPIO</td> <td>GPIO3モジュール(ビット9) GPIO105 (I/O)</td> </tr> </tbody> </table>	機能選択	説明	機能1	TIMモジュール TIO1 (I/O) TIMモジュールのタイマ入出力TIO1として使用します。 入出力の切り替えは、システムセカンダリ SSCTIM_SETUPレジスタで設定します。	機能2	VODモジュール BLPO_BPWR (O) バックライト制御用のバックライト電源制御信号出力として使用します。	機能3	CFCモジュール CF_BVD2 (I) CFコントローラのCF_BVD2入力として使用します。	機能4	ATAモジュール ATA_nDASP (I) ATAコントローラのATA_nDASP入力として使用します。(負論理)	GPIO	GPIO3モジュール(ビット9) GPIO105 (I/O)
機能選択	説明														
機能1	TIMモジュール TIO1 (I/O) TIMモジュールのタイマ入出力TIO1として使用します。 入出力の切り替えは、システムセカンダリ SSCTIM_SETUPレジスタで設定します。														
機能2	VODモジュール BLPO_BPWR (O) バックライト制御用のバックライト電源制御信号出力として使用します。														
機能3	CFCモジュール CF_BVD2 (I) CFコントローラのCF_BVD2入力として使用します。														
機能4	ATAモジュール ATA_nDASP (I) ATAコントローラのATA_nDASP入力として使用します。(負論理)														
GPIO	GPIO3モジュール(ビット9) GPIO105 (I/O)														
57	BLPO_BPWM ・ TIO2 ・ BLPO_BPWM ・ nHCS1 ・ GPIO106	I/O	グループ7の設定により、端子機能を選択します。 <table border="1"> <thead> <tr> <th>機能選択</th> <th>説明</th> </tr> </thead> <tbody> <tr> <td>機能1</td> <td>TIMモジュール TIO2 (I/O) TIMモジュールのタイマ入出力TIO2として使用します。 入出力の切り替えは、システムセカンダリ SSCTIM_SETUPレジスタで設定します。</td> </tr> <tr> <td>機能2</td> <td>VODモジュール BLPO_BPWM (O) バックライト制御用の輝度調整用PWM信号出力として使用します。</td> </tr> <tr> <td>機能3</td> <td>SMCモジュール nHCS1 (O) パラレルバス(ホストモード)動作時に、SMCモジュールのチップセレクト出力nHCS1信号として使用します。(負論理)</td> </tr> <tr> <td>GPIO</td> <td>GPIO3モジュール(ビット10) GPIO106 (I/O)</td> </tr> </tbody> </table>	機能選択	説明	機能1	TIMモジュール TIO2 (I/O) TIMモジュールのタイマ入出力TIO2として使用します。 入出力の切り替えは、システムセカンダリ SSCTIM_SETUPレジスタで設定します。	機能2	VODモジュール BLPO_BPWM (O) バックライト制御用の輝度調整用PWM信号出力として使用します。	機能3	SMCモジュール nHCS1 (O) パラレルバス(ホストモード)動作時に、SMCモジュールのチップセレクト出力nHCS1信号として使用します。(負論理)	GPIO	GPIO3モジュール(ビット10) GPIO106 (I/O)		
機能選択	説明														
機能1	TIMモジュール TIO2 (I/O) TIMモジュールのタイマ入出力TIO2として使用します。 入出力の切り替えは、システムセカンダリ SSCTIM_SETUPレジスタで設定します。														
機能2	VODモジュール BLPO_BPWM (O) バックライト制御用の輝度調整用PWM信号出力として使用します。														
機能3	SMCモジュール nHCS1 (O) パラレルバス(ホストモード)動作時に、SMCモジュールのチップセレクト出力nHCS1信号として使用します。(負論理)														
GPIO	GPIO3モジュール(ビット10) GPIO106 (I/O)														
58	BLPO_BLGT ・ TIO3 ・ BLPO_BLGT ・ nHWAIT ・ GPIO107	I/O	グループ7の設定により、端子機能を選択します。 <table border="1"> <thead> <tr> <th>機能選択</th> <th>説明</th> </tr> </thead> <tbody> <tr> <td>機能1</td> <td>TIMモジュール TIO3 (I/O) TIMモジュールのタイマ入出力TIO3として使用します。 入出力の切り替えは、システムセカンダリ SSCTIM_SETUPレジスタで設定します。</td> </tr> <tr> <td>機能2</td> <td>VODモジュール BLPO_BLGT (O) バックライト制御用のバックライトON/OFF信号出力として使用します。</td> </tr> <tr> <td>機能3</td> <td>SMCモジュール nHWAIT (I) パラレルバス(ホストモード)動作時、nHWAIT端子(107ピン)が「機能2」を選択していない場合に、SMCモジュールのウェイト入力として使用します。 SRAMコントローラとCFコントローラの両方でウェイト信号を使用する場合に利用します。(負論理)</td> </tr> <tr> <td>GPIO</td> <td>GPIO3モジュール(ビット11) GPIO107 (I/O)</td> </tr> </tbody> </table>	機能選択	説明	機能1	TIMモジュール TIO3 (I/O) TIMモジュールのタイマ入出力TIO3として使用します。 入出力の切り替えは、システムセカンダリ SSCTIM_SETUPレジスタで設定します。	機能2	VODモジュール BLPO_BLGT (O) バックライト制御用のバックライトON/OFF信号出力として使用します。	機能3	SMCモジュール nHWAIT (I) パラレルバス(ホストモード)動作時、nHWAIT端子(107ピン)が「機能2」を選択していない場合に、SMCモジュールのウェイト入力として使用します。 SRAMコントローラとCFコントローラの両方でウェイト信号を使用する場合に利用します。(負論理)	GPIO	GPIO3モジュール(ビット11) GPIO107 (I/O)		
機能選択	説明														
機能1	TIMモジュール TIO3 (I/O) TIMモジュールのタイマ入出力TIO3として使用します。 入出力の切り替えは、システムセカンダリ SSCTIM_SETUPレジスタで設定します。														
機能2	VODモジュール BLPO_BLGT (O) バックライト制御用のバックライトON/OFF信号出力として使用します。														
機能3	SMCモジュール nHWAIT (I) パラレルバス(ホストモード)動作時、nHWAIT端子(107ピン)が「機能2」を選択していない場合に、SMCモジュールのウェイト入力として使用します。 SRAMコントローラとCFコントローラの両方でウェイト信号を使用する場合に利用します。(負論理)														
GPIO	GPIO3モジュール(ビット11) GPIO107 (I/O)														

ピン番号	端子名	I/O	説明												
59	BLP1_PPWR ・ UART1_RXD ・ BLP1_PPWR ・ SSP1_FS ・ GPIO108	I/O	グループ8の設定により、端子機能を選択します。 <table border="1"> <thead> <tr> <th>機能選択</th> <th>説明</th> </tr> </thead> <tbody> <tr> <td>機能1</td> <td>UART1モジュール UART1_RXD (I) UART1モジュールのUART1_RXDデータ入力として使用します。</td> </tr> <tr> <td>機能2</td> <td>VODモジュール BLP1_PPWR (O) バックライト制御用のパネル電源制御信号出力として使用します。</td> </tr> <tr> <td>機能4</td> <td>SSP1モジュール SSP1_FS (I/O) SSP1モジュールのフレーム信号として使用します。</td> </tr> <tr> <td>GPIO</td> <td>GPIO3モジュール (ビット12) GPIO108 (I/O)</td> </tr> </tbody> </table>	機能選択	説明	機能1	UART1モジュール UART1_RXD (I) UART1モジュールのUART1_RXDデータ入力として使用します。	機能2	VODモジュール BLP1_PPWR (O) バックライト制御用のパネル電源制御信号出力として使用します。	機能4	SSP1モジュール SSP1_FS (I/O) SSP1モジュールのフレーム信号として使用します。	GPIO	GPIO3モジュール (ビット12) GPIO108 (I/O)		
機能選択	説明														
機能1	UART1モジュール UART1_RXD (I) UART1モジュールのUART1_RXDデータ入力として使用します。														
機能2	VODモジュール BLP1_PPWR (O) バックライト制御用のパネル電源制御信号出力として使用します。														
機能4	SSP1モジュール SSP1_FS (I/O) SSP1モジュールのフレーム信号として使用します。														
GPIO	GPIO3モジュール (ビット12) GPIO108 (I/O)														
60	BLP1_BPWR ・ UART1_TXD ・ BLP1_BPWR ・ SSP1_TXD ・ GPIO109	I/O	グループ8の設定により、端子機能を選択します。 <table border="1"> <thead> <tr> <th>機能選択</th> <th>説明</th> </tr> </thead> <tbody> <tr> <td>機能1</td> <td>UART1モジュール UART1_TXD (O) UART1モジュールのUART1_TXDデータ出力として使用します。</td> </tr> <tr> <td>機能2</td> <td>VODモジュール BLP1_BPWR (O) バックライト制御用のバックライト電源制御信号出力として使用します。</td> </tr> <tr> <td>機能4</td> <td>SSP1モジュール SSP1_TXD (I/O) SSP1モジュールのSSP1_TXD出力として使用します。 システムセカンダリSSCSSP_SETUPレジスタの設定により、SSP1_RXD入力としても使用できます。</td> </tr> <tr> <td>GPIO</td> <td>GPIO3モジュール (ビット13) GPIO109 (I/O)</td> </tr> </tbody> </table>	機能選択	説明	機能1	UART1モジュール UART1_TXD (O) UART1モジュールのUART1_TXDデータ出力として使用します。	機能2	VODモジュール BLP1_BPWR (O) バックライト制御用のバックライト電源制御信号出力として使用します。	機能4	SSP1モジュール SSP1_TXD (I/O) SSP1モジュールのSSP1_TXD出力として使用します。 システムセカンダリSSCSSP_SETUPレジスタの設定により、SSP1_RXD入力としても使用できます。	GPIO	GPIO3モジュール (ビット13) GPIO109 (I/O)		
機能選択	説明														
機能1	UART1モジュール UART1_TXD (O) UART1モジュールのUART1_TXDデータ出力として使用します。														
機能2	VODモジュール BLP1_BPWR (O) バックライト制御用のバックライト電源制御信号出力として使用します。														
機能4	SSP1モジュール SSP1_TXD (I/O) SSP1モジュールのSSP1_TXD出力として使用します。 システムセカンダリSSCSSP_SETUPレジスタの設定により、SSP1_RXD入力としても使用できます。														
GPIO	GPIO3モジュール (ビット13) GPIO109 (I/O)														
61	BLP1_BPWM ・ UART1_RTS ・ BLP1_BPWM ・ nHADSC ・ SSP1_SCLK ・ GPIO110	I/O	グループ9の設定により、端子機能を選択します。 <table border="1"> <thead> <tr> <th>機能選択</th> <th>説明</th> </tr> </thead> <tbody> <tr> <td>機能1</td> <td>UART1モジュール UART1_RTS (O) UART1モジュールのUART1_RTS出力として使用します。</td> </tr> <tr> <td>機能2</td> <td>VODモジュール BLP1_BPWM (O) バックライト制御用の輝度調整用PWM信号出力として使用します。</td> </tr> <tr> <td>機能3</td> <td>SMCモジュール nHADSC (O) パラレルバス (ホストモード) 動作時に、SMCモジュールの同期メモリ用制御信号nHADSC信号として使用します。(負論理)</td> </tr> <tr> <td>機能4</td> <td>SSP1モジュール SSP1_SCLK (I/O) SSP1モジュールのSSP1_SCLK入出力として使用します。</td> </tr> <tr> <td>GPIO</td> <td>GPIO3モジュール (ビット14) GPIO110 (I/O)</td> </tr> </tbody> </table>	機能選択	説明	機能1	UART1モジュール UART1_RTS (O) UART1モジュールのUART1_RTS出力として使用します。	機能2	VODモジュール BLP1_BPWM (O) バックライト制御用の輝度調整用PWM信号出力として使用します。	機能3	SMCモジュール nHADSC (O) パラレルバス (ホストモード) 動作時に、SMCモジュールの同期メモリ用制御信号nHADSC信号として使用します。(負論理)	機能4	SSP1モジュール SSP1_SCLK (I/O) SSP1モジュールのSSP1_SCLK入出力として使用します。	GPIO	GPIO3モジュール (ビット14) GPIO110 (I/O)
機能選択	説明														
機能1	UART1モジュール UART1_RTS (O) UART1モジュールのUART1_RTS出力として使用します。														
機能2	VODモジュール BLP1_BPWM (O) バックライト制御用の輝度調整用PWM信号出力として使用します。														
機能3	SMCモジュール nHADSC (O) パラレルバス (ホストモード) 動作時に、SMCモジュールの同期メモリ用制御信号nHADSC信号として使用します。(負論理)														
機能4	SSP1モジュール SSP1_SCLK (I/O) SSP1モジュールのSSP1_SCLK入出力として使用します。														
GPIO	GPIO3モジュール (ビット14) GPIO110 (I/O)														
62	BLP1_BLGT ・ UART1_CTS ・ BLP1_BLGT ・ MII_PDN ・ SSP1_RXD ・ GPIO111	I/O	グループ9の設定により、端子機能を選択します。 <table border="1"> <thead> <tr> <th>機能選択</th> <th>説明</th> </tr> </thead> <tbody> <tr> <td>機能1</td> <td>UART1モジュール UART1_CTS (I) UART1モジュールのUART1_CTS入力として使用します。</td> </tr> <tr> <td>機能2</td> <td>VODモジュール BLP1_BLGT (O) バックライト制御用のバックライトON/OFF信号出力として使用します。</td> </tr> <tr> <td>機能3</td> <td>ETHモジュール MII_PDN (O) イーサネットコントローラのPHYパワーダウン信号出力として使用します。</td> </tr> <tr> <td>機能4</td> <td>SSP1モジュール SSP1_RXD (I/O) SSP1モジュールのSSP1_RXD入力として使用します。 システムセカンダリSSCSSP_SETUPレジスタの設定により、SSP1_SSPMCLK入力または出力としても使用できます。</td> </tr> <tr> <td>GPIO</td> <td>GPIO3モジュール (ビット15) GPIO111 (I/O)</td> </tr> </tbody> </table>	機能選択	説明	機能1	UART1モジュール UART1_CTS (I) UART1モジュールのUART1_CTS入力として使用します。	機能2	VODモジュール BLP1_BLGT (O) バックライト制御用のバックライトON/OFF信号出力として使用します。	機能3	ETHモジュール MII_PDN (O) イーサネットコントローラのPHYパワーダウン信号出力として使用します。	機能4	SSP1モジュール SSP1_RXD (I/O) SSP1モジュールのSSP1_RXD入力として使用します。 システムセカンダリSSCSSP_SETUPレジスタの設定により、SSP1_SSPMCLK入力または出力としても使用できます。	GPIO	GPIO3モジュール (ビット15) GPIO111 (I/O)
機能選択	説明														
機能1	UART1モジュール UART1_CTS (I) UART1モジュールのUART1_CTS入力として使用します。														
機能2	VODモジュール BLP1_BLGT (O) バックライト制御用のバックライトON/OFF信号出力として使用します。														
機能3	ETHモジュール MII_PDN (O) イーサネットコントローラのPHYパワーダウン信号出力として使用します。														
機能4	SSP1モジュール SSP1_RXD (I/O) SSP1モジュールのSSP1_RXD入力として使用します。 システムセカンダリSSCSSP_SETUPレジスタの設定により、SSP1_SSPMCLK入力または出力としても使用できます。														
GPIO	GPIO3モジュール (ビット15) GPIO111 (I/O)														

ピン番号	端子名	I/O	説明												
101	nHRD ・ nHRD ・ nHRD ・ CF_nOE ・ ATA_nSEL ・ GPIO114	I/O	<p>グループ17の設定により、端子機能を選択します。</p> <table border="1"> <thead> <tr> <th>機能選択</th> <th>説明</th> </tr> </thead> <tbody> <tr> <td>機能1</td> <td>PBDモジュール nHRD (I) パラレルバス(デバイスモード)動作時にリードストロープ入力信号として使用します。(負論理)</td> </tr> <tr> <td>機能2</td> <td>EBIモジュール nHRD (O) パラレルバス(ホストモード)動作時にリードストロープ出力信号として使用します。(負論理) EBIモジュールにより、以下のモジュールの信号を調停して出力します。 ・ SDMCモジュール選択時: High固定出力 ・ SMCモジュール選択時: nHRD出力 ・ CFCモジュール選択時: nOE出力(負論理)</td> </tr> <tr> <td>機能3</td> <td>CFCモジュール CF_nOE (O) CFCモジュールのCF_nOE出力として使用します。(負論理)</td> </tr> <tr> <td>機能4</td> <td>ATAモジュール ATA_nSEL (O) ATAモジュールのATA_nSEL出力として使用します。(負論理)</td> </tr> <tr> <td>GPIO</td> <td>GPIO3モジュール(ビット18) GPIO114 (I/O)</td> </tr> </tbody> </table>	機能選択	説明	機能1	PBDモジュール nHRD (I) パラレルバス(デバイスモード)動作時にリードストロープ入力信号として使用します。(負論理)	機能2	EBIモジュール nHRD (O) パラレルバス(ホストモード)動作時にリードストロープ出力信号として使用します。(負論理) EBIモジュールにより、以下のモジュールの信号を調停して出力します。 ・ SDMCモジュール選択時: High固定出力 ・ SMCモジュール選択時: nHRD出力 ・ CFCモジュール選択時: nOE出力(負論理)	機能3	CFCモジュール CF_nOE (O) CFCモジュールのCF_nOE出力として使用します。(負論理)	機能4	ATAモジュール ATA_nSEL (O) ATAモジュールのATA_nSEL出力として使用します。(負論理)	GPIO	GPIO3モジュール(ビット18) GPIO114 (I/O)
機能選択	説明														
機能1	PBDモジュール nHRD (I) パラレルバス(デバイスモード)動作時にリードストロープ入力信号として使用します。(負論理)														
機能2	EBIモジュール nHRD (O) パラレルバス(ホストモード)動作時にリードストロープ出力信号として使用します。(負論理) EBIモジュールにより、以下のモジュールの信号を調停して出力します。 ・ SDMCモジュール選択時: High固定出力 ・ SMCモジュール選択時: nHRD出力 ・ CFCモジュール選択時: nOE出力(負論理)														
機能3	CFCモジュール CF_nOE (O) CFCモジュールのCF_nOE出力として使用します。(負論理)														
機能4	ATAモジュール ATA_nSEL (O) ATAモジュールのATA_nSEL出力として使用します。(負論理)														
GPIO	GPIO3モジュール(ビット18) GPIO114 (I/O)														
102	nHWRO ・ nHWRO ・ nHWRO ・ GPIO115	I/O	<p>グループ17の設定により、端子機能を選択します。</p> <table border="1"> <thead> <tr> <th>機能選択</th> <th>説明</th> </tr> </thead> <tbody> <tr> <td>機能1</td> <td>PBDモジュール nHWRO (I) パラレルバス(デバイスモード)動作時にバイト0のライトストロープ入力信号として使用します。(負論理)</td> </tr> <tr> <td>機能2</td> <td>EBIモジュール nHWRO (O) パラレルバス(ホストモード)動作時にバイト0のライトストロープ出力信号として使用します。(負論理) EBIモジュールにより、以下のモジュールの信号を調停して出力します。 ・ SDMCモジュール選択時: バイトストロープDQMO出力 ・ SMCモジュール選択時: バイトストロープSMC_nHBEO出力 ・ CFCモジュール選択時: High固定出力</td> </tr> <tr> <td>機能3</td> <td>CFCモジュール High固定出力(O) High固定出力として使用します。</td> </tr> <tr> <td>機能4</td> <td>ATAモジュール High固定出力(O) High固定出力として使用します。</td> </tr> <tr> <td>GPIO</td> <td>GPIO3モジュール(ビット19) GPIO115 (I/O)</td> </tr> </tbody> </table>	機能選択	説明	機能1	PBDモジュール nHWRO (I) パラレルバス(デバイスモード)動作時にバイト0のライトストロープ入力信号として使用します。(負論理)	機能2	EBIモジュール nHWRO (O) パラレルバス(ホストモード)動作時にバイト0のライトストロープ出力信号として使用します。(負論理) EBIモジュールにより、以下のモジュールの信号を調停して出力します。 ・ SDMCモジュール選択時: バイトストロープDQMO出力 ・ SMCモジュール選択時: バイトストロープSMC_nHBEO出力 ・ CFCモジュール選択時: High固定出力	機能3	CFCモジュール High固定出力(O) High固定出力として使用します。	機能4	ATAモジュール High固定出力(O) High固定出力として使用します。	GPIO	GPIO3モジュール(ビット19) GPIO115 (I/O)
機能選択	説明														
機能1	PBDモジュール nHWRO (I) パラレルバス(デバイスモード)動作時にバイト0のライトストロープ入力信号として使用します。(負論理)														
機能2	EBIモジュール nHWRO (O) パラレルバス(ホストモード)動作時にバイト0のライトストロープ出力信号として使用します。(負論理) EBIモジュールにより、以下のモジュールの信号を調停して出力します。 ・ SDMCモジュール選択時: バイトストロープDQMO出力 ・ SMCモジュール選択時: バイトストロープSMC_nHBEO出力 ・ CFCモジュール選択時: High固定出力														
機能3	CFCモジュール High固定出力(O) High固定出力として使用します。														
機能4	ATAモジュール High固定出力(O) High固定出力として使用します。														
GPIO	GPIO3モジュール(ビット19) GPIO115 (I/O)														

ピン番号	端子名	I/O	説明												
103	nHWR1 ・ nHWR1 ・ nHWR1 ・ CF_nWE ・ GPIO116	I/O	<p>グループ17の設定により、端子機能を選択します。</p> <table border="1"> <thead> <tr> <th>機能選択</th> <th>説明</th> </tr> </thead> <tbody> <tr> <td>機能1</td> <td>PBDモジュール nHWR1 (I) パラレルバス(デバイスモード)動作時にバイト1のライトストロープ入力信号として使用します。(負論理)</td> </tr> <tr> <td>機能2</td> <td>EBIモジュール nHWR1 (O) パラレルバス(ホストモード)動作時にバイト1のライトストロープ出力信号として使用します。(負論理) EBIモジュールにより、以下のモジュールの信号を調停して出力します。 ・ SDMCモジュール選択時: バイトストロープDQM1出力 ・ SMCモジュール選択時: バイトストロープSMC_nHBE1出力 ・ CFCモジュール選択時: CF_nWE出力</td> </tr> <tr> <td>機能3</td> <td>CFCモジュール CF_nWE (O) CFCモジュールのCF_nWE出力として使用します。(負論理)</td> </tr> <tr> <td>機能4</td> <td>ATAモジュール High固定出力(O) High固定出力として使用します。</td> </tr> <tr> <td>GPIO</td> <td>GPIO3モジュール(ビット20) GPIO116 (I/O)</td> </tr> </tbody> </table>	機能選択	説明	機能1	PBDモジュール nHWR1 (I) パラレルバス(デバイスモード)動作時にバイト1のライトストロープ入力信号として使用します。(負論理)	機能2	EBIモジュール nHWR1 (O) パラレルバス(ホストモード)動作時にバイト1のライトストロープ出力信号として使用します。(負論理) EBIモジュールにより、以下のモジュールの信号を調停して出力します。 ・ SDMCモジュール選択時: バイトストロープDQM1出力 ・ SMCモジュール選択時: バイトストロープSMC_nHBE1出力 ・ CFCモジュール選択時: CF_nWE出力	機能3	CFCモジュール CF_nWE (O) CFCモジュールのCF_nWE出力として使用します。(負論理)	機能4	ATAモジュール High固定出力(O) High固定出力として使用します。	GPIO	GPIO3モジュール(ビット20) GPIO116 (I/O)
機能選択	説明														
機能1	PBDモジュール nHWR1 (I) パラレルバス(デバイスモード)動作時にバイト1のライトストロープ入力信号として使用します。(負論理)														
機能2	EBIモジュール nHWR1 (O) パラレルバス(ホストモード)動作時にバイト1のライトストロープ出力信号として使用します。(負論理) EBIモジュールにより、以下のモジュールの信号を調停して出力します。 ・ SDMCモジュール選択時: バイトストロープDQM1出力 ・ SMCモジュール選択時: バイトストロープSMC_nHBE1出力 ・ CFCモジュール選択時: CF_nWE出力														
機能3	CFCモジュール CF_nWE (O) CFCモジュールのCF_nWE出力として使用します。(負論理)														
機能4	ATAモジュール High固定出力(O) High固定出力として使用します。														
GPIO	GPIO3モジュール(ビット20) GPIO116 (I/O)														
104	nHWR2 ・ nHWR2 ・ nHWR2 ・ CF_nIORD ・ ATA_nDIOR ・ GPIO117	I/O	<p>グループ17の設定により、端子機能を選択します。</p> <table border="1"> <thead> <tr> <th>機能選択</th> <th>説明</th> </tr> </thead> <tbody> <tr> <td>機能1</td> <td>PBDモジュール nHWR2 (I) パラレルバス(デバイスモード)動作時にバイト2のライトストロープ入力信号として使用します。(負論理)</td> </tr> <tr> <td>機能2</td> <td>EBIモジュール nHWR2 (O) パラレルバス(ホストモード)動作時にバイト2のライトストロープ出力信号として使用します。(負論理) EBIモジュールにより、以下のモジュールの信号を調停して出力します。 ・ SDMCモジュール選択時: バイトストロープDQM2出力 ・ SMCモジュール選択時: バイトストロープSMC_nHBE2出力 ・ CFCモジュール選択時: CF_nIORD出力</td> </tr> <tr> <td>機能3</td> <td>CFCモジュール CF_nIORD (O) CFCモジュールのCF_nIORD出力として使用します。(負論理)</td> </tr> <tr> <td>機能4</td> <td>ATAモジュール ATA_nDIOR (O) ATAモジュールのATA_nDIOR出力として使用します。(負論理)</td> </tr> <tr> <td>GPIO</td> <td>GPIO3モジュール(ビット21) GPIO117 (I/O)</td> </tr> </tbody> </table>	機能選択	説明	機能1	PBDモジュール nHWR2 (I) パラレルバス(デバイスモード)動作時にバイト2のライトストロープ入力信号として使用します。(負論理)	機能2	EBIモジュール nHWR2 (O) パラレルバス(ホストモード)動作時にバイト2のライトストロープ出力信号として使用します。(負論理) EBIモジュールにより、以下のモジュールの信号を調停して出力します。 ・ SDMCモジュール選択時: バイトストロープDQM2出力 ・ SMCモジュール選択時: バイトストロープSMC_nHBE2出力 ・ CFCモジュール選択時: CF_nIORD出力	機能3	CFCモジュール CF_nIORD (O) CFCモジュールのCF_nIORD出力として使用します。(負論理)	機能4	ATAモジュール ATA_nDIOR (O) ATAモジュールのATA_nDIOR出力として使用します。(負論理)	GPIO	GPIO3モジュール(ビット21) GPIO117 (I/O)
機能選択	説明														
機能1	PBDモジュール nHWR2 (I) パラレルバス(デバイスモード)動作時にバイト2のライトストロープ入力信号として使用します。(負論理)														
機能2	EBIモジュール nHWR2 (O) パラレルバス(ホストモード)動作時にバイト2のライトストロープ出力信号として使用します。(負論理) EBIモジュールにより、以下のモジュールの信号を調停して出力します。 ・ SDMCモジュール選択時: バイトストロープDQM2出力 ・ SMCモジュール選択時: バイトストロープSMC_nHBE2出力 ・ CFCモジュール選択時: CF_nIORD出力														
機能3	CFCモジュール CF_nIORD (O) CFCモジュールのCF_nIORD出力として使用します。(負論理)														
機能4	ATAモジュール ATA_nDIOR (O) ATAモジュールのATA_nDIOR出力として使用します。(負論理)														
GPIO	GPIO3モジュール(ビット21) GPIO117 (I/O)														

ピン番号	端子名	I/O	説明												
105	nHWR3 ・ nHWR3 ・ nHWR3 ・ CF_nIOWR ・ ATA_nDIOW ・ GPIO118	I/O	<p>グループ17の設定により、端子機能を選択します。</p> <table border="1"> <thead> <tr> <th>機能選択</th> <th>説明</th> </tr> </thead> <tbody> <tr> <td>機能1</td> <td>PBDモジュール nHWR3 (I) パラレルバス (デバイスモード) 動作時にバイト3のライトストローブ入力信号として使用します。(負論理)</td> </tr> <tr> <td>機能2</td> <td>EBIモジュール nHWR3 (O) パラレルバス (ホストモード) 動作時にバイト3のライトストローブ出力信号として使用します。(負論理) EBIモジュールにより、以下のモジュールの信号を調停して出力します。 ・ SDMCモジュール選択時: バイトストローブ DQM3出力 ・ SMCモジュール選択時: バイトストローブ SMC_nHBE3出力 ・ CFCモジュール選択時: CF_nIOWR出力 (負論理)</td> </tr> <tr> <td>機能3</td> <td>CFCモジュール CF_nIOWR (O) CFCモジュールのCF_nIOWR出力として使用します。(負論理)</td> </tr> <tr> <td>機能4</td> <td>ATAモジュール ATA_nDIOW (O) ATAモジュールのATA_nDIOW出力として使用します。(負論理)</td> </tr> <tr> <td>GPIO</td> <td>GPIO3モジュール (ビット22) GPIO118 (I/O)</td> </tr> </tbody> </table>	機能選択	説明	機能1	PBDモジュール nHWR3 (I) パラレルバス (デバイスモード) 動作時にバイト3のライトストローブ入力信号として使用します。(負論理)	機能2	EBIモジュール nHWR3 (O) パラレルバス (ホストモード) 動作時にバイト3のライトストローブ出力信号として使用します。(負論理) EBIモジュールにより、以下のモジュールの信号を調停して出力します。 ・ SDMCモジュール選択時: バイトストローブ DQM3出力 ・ SMCモジュール選択時: バイトストローブ SMC_nHBE3出力 ・ CFCモジュール選択時: CF_nIOWR出力 (負論理)	機能3	CFCモジュール CF_nIOWR (O) CFCモジュールのCF_nIOWR出力として使用します。(負論理)	機能4	ATAモジュール ATA_nDIOW (O) ATAモジュールのATA_nDIOW出力として使用します。(負論理)	GPIO	GPIO3モジュール (ビット22) GPIO118 (I/O)
機能選択	説明														
機能1	PBDモジュール nHWR3 (I) パラレルバス (デバイスモード) 動作時にバイト3のライトストローブ入力信号として使用します。(負論理)														
機能2	EBIモジュール nHWR3 (O) パラレルバス (ホストモード) 動作時にバイト3のライトストローブ出力信号として使用します。(負論理) EBIモジュールにより、以下のモジュールの信号を調停して出力します。 ・ SDMCモジュール選択時: バイトストローブ DQM3出力 ・ SMCモジュール選択時: バイトストローブ SMC_nHBE3出力 ・ CFCモジュール選択時: CF_nIOWR出力 (負論理)														
機能3	CFCモジュール CF_nIOWR (O) CFCモジュールのCF_nIOWR出力として使用します。(負論理)														
機能4	ATAモジュール ATA_nDIOW (O) ATAモジュールのATA_nDIOW出力として使用します。(負論理)														
GPIO	GPIO3モジュール (ビット22) GPIO118 (I/O)														
106	HCLK ・ HCLK	I/O	<p>グループ21の設定により、端子機能を選択します。</p> <table border="1"> <thead> <tr> <th>機能選択</th> <th>説明</th> </tr> </thead> <tbody> <tr> <td>機能1</td> <td>Low固定出力</td> </tr> <tr> <td>機能2</td> <td>SMCモジュール HCLK (O) パラレルバス (ホストモード) 動作時にクロックを出力します。 SDRAMコントローラ使用時は、SDRAMで使用するクロックを出力します。</td> </tr> </tbody> </table>	機能選択	説明	機能1	Low固定出力	機能2	SMCモジュール HCLK (O) パラレルバス (ホストモード) 動作時にクロックを出力します。 SDRAMコントローラ使用時は、SDRAMで使用するクロックを出力します。						
機能選択	説明														
機能1	Low固定出力														
機能2	SMCモジュール HCLK (O) パラレルバス (ホストモード) 動作時にクロックを出力します。 SDRAMコントローラ使用時は、SDRAMで使用するクロックを出力します。														
107	nHWAIT ・ nHWAIT ・ nHWAIT ・ CF_nWAIT ・ ATA_IORDY ・ GPIO119	I/O	<p>グループ18の設定により、端子機能を選択します。</p> <table border="1"> <thead> <tr> <th>機能選択</th> <th>説明</th> </tr> </thead> <tbody> <tr> <td>機能1</td> <td>PBDモジュール nHWAIT (O) パラレルバス (デバイスモード) 動作時にウェイト信号出力として使用します。(負論理)</td> </tr> <tr> <td>機能2</td> <td>PBHモジュール nHWAIT (I) パラレルバス (ホストモード) 動作時にウェイト信号入力として使用します。(負論理)</td> </tr> <tr> <td>機能3</td> <td>BSCモジュール CF_nWAIT (I) BSCモジュールのCF_nWAIT入力として使用します。(負論理)</td> </tr> <tr> <td>機能4</td> <td>ATAモジュール ATA_IORDY (I) ATAモジュールのATA_IORDY入力として使用します。</td> </tr> <tr> <td>GPIO</td> <td>GPIO3モジュール (ビット23) GPIO119 (I/O)</td> </tr> </tbody> </table>	機能選択	説明	機能1	PBDモジュール nHWAIT (O) パラレルバス (デバイスモード) 動作時にウェイト信号出力として使用します。(負論理)	機能2	PBHモジュール nHWAIT (I) パラレルバス (ホストモード) 動作時にウェイト信号入力として使用します。(負論理)	機能3	BSCモジュール CF_nWAIT (I) BSCモジュールのCF_nWAIT入力として使用します。(負論理)	機能4	ATAモジュール ATA_IORDY (I) ATAモジュールのATA_IORDY入力として使用します。	GPIO	GPIO3モジュール (ビット23) GPIO119 (I/O)
機能選択	説明														
機能1	PBDモジュール nHWAIT (O) パラレルバス (デバイスモード) 動作時にウェイト信号出力として使用します。(負論理)														
機能2	PBHモジュール nHWAIT (I) パラレルバス (ホストモード) 動作時にウェイト信号入力として使用します。(負論理)														
機能3	BSCモジュール CF_nWAIT (I) BSCモジュールのCF_nWAIT入力として使用します。(負論理)														
機能4	ATAモジュール ATA_IORDY (I) ATAモジュールのATA_IORDY入力として使用します。														
GPIO	GPIO3モジュール (ビット23) GPIO119 (I/O)														

ピン番号	端子名	I/O	説明												
108	nHDMAACK ・ nHDMAACK ・ nHDMAACK ・ CF_nREG ・ ATA_nDMACK ・ GPIO120	I/O	グループ20の設定により、端子機能を選択します。 <table border="1"> <thead> <tr> <th>機能選択</th> <th>説明</th> </tr> </thead> <tbody> <tr> <td>機能1</td> <td>PBDモジュールnHDMAACK (I) パラレルバス (デバイスモード) 動作時にDMAアクノリッジ入力として使用します。(負論理)</td> </tr> <tr> <td>機能2</td> <td>BSCモジュール nHDMAACK (O) パラレルバス (ホストモード) 動作時にDMAアクノリッジ出力として使用します。(負論理)</td> </tr> <tr> <td>機能3</td> <td>CFCモジュール CF_nREG (I) CFCモジュールのCF_nREG入力として使用します。(負論理)</td> </tr> <tr> <td>機能4</td> <td>ATAモジュール ATA_nDMACK (I) ATAモジュールのATA_nDMACK入力として使用します。(負論理)</td> </tr> <tr> <td>GPIO</td> <td>GPIO3モジュール (ビット24) GPIO120 (I/O)</td> </tr> </tbody> </table>	機能選択	説明	機能1	PBDモジュールnHDMAACK (I) パラレルバス (デバイスモード) 動作時にDMAアクノリッジ入力として使用します。(負論理)	機能2	BSCモジュール nHDMAACK (O) パラレルバス (ホストモード) 動作時にDMAアクノリッジ出力として使用します。(負論理)	機能3	CFCモジュール CF_nREG (I) CFCモジュールのCF_nREG入力として使用します。(負論理)	機能4	ATAモジュール ATA_nDMACK (I) ATAモジュールのATA_nDMACK入力として使用します。(負論理)	GPIO	GPIO3モジュール (ビット24) GPIO120 (I/O)
機能選択	説明														
機能1	PBDモジュールnHDMAACK (I) パラレルバス (デバイスモード) 動作時にDMAアクノリッジ入力として使用します。(負論理)														
機能2	BSCモジュール nHDMAACK (O) パラレルバス (ホストモード) 動作時にDMAアクノリッジ出力として使用します。(負論理)														
機能3	CFCモジュール CF_nREG (I) CFCモジュールのCF_nREG入力として使用します。(負論理)														
機能4	ATAモジュール ATA_nDMACK (I) ATAモジュールのATA_nDMACK入力として使用します。(負論理)														
GPIO	GPIO3モジュール (ビット24) GPIO120 (I/O)														
109	nHDMAREQ ・ nHDMAREQ ・ nHDMAREQ ・ ATA_DMARQ ・ GPIO121	I/O	グループ20の設定により、端子機能を選択します。 <table border="1"> <thead> <tr> <th>機能選択</th> <th>説明</th> </tr> </thead> <tbody> <tr> <td>機能1</td> <td>PBDモジュール nHDMAREQ (O) パラレルバス (デバイスモード) 動作時にDMAリクエスト出力として使用します。(負論理)</td> </tr> <tr> <td>機能2</td> <td>BSCモジュール nHDMAREQ (I) パラレルバス (ホストモード) 動作時にDMAリクエスト入力として使用します。(負論理)</td> </tr> <tr> <td>機能4</td> <td>ATAモジュール ATA_DMARQ (I) ATAモジュールのATA_DMARQ入力として使用します。(負論理)</td> </tr> <tr> <td>GPIO</td> <td>GPIO3モジュール (ビット25) GPIO121 (I/O)</td> </tr> </tbody> </table>	機能選択	説明	機能1	PBDモジュール nHDMAREQ (O) パラレルバス (デバイスモード) 動作時にDMAリクエスト出力として使用します。(負論理)	機能2	BSCモジュール nHDMAREQ (I) パラレルバス (ホストモード) 動作時にDMAリクエスト入力として使用します。(負論理)	機能4	ATAモジュール ATA_DMARQ (I) ATAモジュールのATA_DMARQ入力として使用します。(負論理)	GPIO	GPIO3モジュール (ビット25) GPIO121 (I/O)		
機能選択	説明														
機能1	PBDモジュール nHDMAREQ (O) パラレルバス (デバイスモード) 動作時にDMAリクエスト出力として使用します。(負論理)														
機能2	BSCモジュール nHDMAREQ (I) パラレルバス (ホストモード) 動作時にDMAリクエスト入力として使用します。(負論理)														
機能4	ATAモジュール ATA_DMARQ (I) ATAモジュールのATA_DMARQ入力として使用します。(負論理)														
GPIO	GPIO3モジュール (ビット25) GPIO121 (I/O)														
110	nINT2 ・ UART2_RXD ・ nINT2 ・ GPIO122	I/O	グループ14の設定により、端子機能を選択します。 <table border="1"> <thead> <tr> <th>機能選択</th> <th>説明</th> </tr> </thead> <tbody> <tr> <td>機能1</td> <td>UART2モジュール UART2_RXD (I) UART2モジュールのUART2_RXDデータ入力として使用します。</td> </tr> <tr> <td>機能2</td> <td>BSCモジュール nINT2 (I) BSCモジュールの割り込み入力として使用します。(負論理)</td> </tr> <tr> <td>GPIO</td> <td>GPIO3モジュール (ビット26) GPIO122 (I/O)</td> </tr> </tbody> </table>	機能選択	説明	機能1	UART2モジュール UART2_RXD (I) UART2モジュールのUART2_RXDデータ入力として使用します。	機能2	BSCモジュール nINT2 (I) BSCモジュールの割り込み入力として使用します。(負論理)	GPIO	GPIO3モジュール (ビット26) GPIO122 (I/O)				
機能選択	説明														
機能1	UART2モジュール UART2_RXD (I) UART2モジュールのUART2_RXDデータ入力として使用します。														
機能2	BSCモジュール nINT2 (I) BSCモジュールの割り込み入力として使用します。(負論理)														
GPIO	GPIO3モジュール (ビット26) GPIO122 (I/O)														
111	nINT3 ・ UART2_TXD ・ nINT3 ・ GPIO123	I/O	グループ14の設定により、端子機能を選択します。 <table border="1"> <thead> <tr> <th>機能選択</th> <th>説明</th> </tr> </thead> <tbody> <tr> <td>機能1</td> <td>UART2モジュール UART2_TXD (O) UART2モジュールのUART2_TXDデータ出力として使用します。</td> </tr> <tr> <td>機能2</td> <td>BSCモジュール nINT3 (I) BSCモジュールの割り込み入力として使用します。(負論理)</td> </tr> <tr> <td>GPIO</td> <td>GPIO3モジュール (ビット27) GPIO123 (I/O)</td> </tr> </tbody> </table>	機能選択	説明	機能1	UART2モジュール UART2_TXD (O) UART2モジュールのUART2_TXDデータ出力として使用します。	機能2	BSCモジュール nINT3 (I) BSCモジュールの割り込み入力として使用します。(負論理)	GPIO	GPIO3モジュール (ビット27) GPIO123 (I/O)				
機能選択	説明														
機能1	UART2モジュール UART2_TXD (O) UART2モジュールのUART2_TXDデータ出力として使用します。														
機能2	BSCモジュール nINT3 (I) BSCモジュールの割り込み入力として使用します。(負論理)														
GPIO	GPIO3モジュール (ビット27) GPIO123 (I/O)														

ピン番号	端子名	I/O	説明												
112	nHCS2 ・ UART2_RTS ・ nHCS2 ・ CF_nCE1 ・ ATA_nCS0 ・ GPIO124	I/O	グループ15の設定により、端子機能を選択します。 <table border="1"> <thead> <tr> <th>機能選択</th> <th>説明</th> </tr> </thead> <tbody> <tr> <td>機能1</td> <td>UART2モジュール UART2_RTS (O) UART2モジュールのUART2_RTS出力として使用します。</td> </tr> <tr> <td>機能2</td> <td>SMCモジュール nHCS2 (O) パラレルバス(ホストモード)動作時にSMCモジュールのチップセレクト出力nHCS2信号として使用します。(負論理)</td> </tr> <tr> <td>機能3</td> <td>BSCモジュール CF_nCE1 (O) BSCモジュールのCF_nCE1出力として使用します。(負論理)</td> </tr> <tr> <td>機能4</td> <td>ATAモジュール ATA_nCS0 (O) ATAモジュールのATA_nCS0出力として使用します。(負論理)</td> </tr> <tr> <td>GPIO</td> <td>GPIO3モジュール(ビット28) GPIO124 (I/O)</td> </tr> </tbody> </table>	機能選択	説明	機能1	UART2モジュール UART2_RTS (O) UART2モジュールのUART2_RTS出力として使用します。	機能2	SMCモジュール nHCS2 (O) パラレルバス(ホストモード)動作時にSMCモジュールのチップセレクト出力nHCS2信号として使用します。(負論理)	機能3	BSCモジュール CF_nCE1 (O) BSCモジュールのCF_nCE1出力として使用します。(負論理)	機能4	ATAモジュール ATA_nCS0 (O) ATAモジュールのATA_nCS0出力として使用します。(負論理)	GPIO	GPIO3モジュール(ビット28) GPIO124 (I/O)
機能選択	説明														
機能1	UART2モジュール UART2_RTS (O) UART2モジュールのUART2_RTS出力として使用します。														
機能2	SMCモジュール nHCS2 (O) パラレルバス(ホストモード)動作時にSMCモジュールのチップセレクト出力nHCS2信号として使用します。(負論理)														
機能3	BSCモジュール CF_nCE1 (O) BSCモジュールのCF_nCE1出力として使用します。(負論理)														
機能4	ATAモジュール ATA_nCS0 (O) ATAモジュールのATA_nCS0出力として使用します。(負論理)														
GPIO	GPIO3モジュール(ビット28) GPIO124 (I/O)														
113	nHCS3 ・ UART2_CTS ・ nHCS3 ・ CF_nCE2 ・ ATA_nCS1 ・ GPIO125	I/O	グループ15の設定により、端子機能を選択します。 <table border="1"> <thead> <tr> <th>機能選択</th> <th>説明</th> </tr> </thead> <tbody> <tr> <td>機能1</td> <td>UART2モジュール UART2_CTS (I) UART2モジュールのUART2_CTS入力として使用します。</td> </tr> <tr> <td>機能2</td> <td>SMCモジュール nHCS3 (O) パラレルバス(ホストモード)動作時にSMCモジュールのチップセレクト出力nHCS3信号として使用します。(負論理)</td> </tr> <tr> <td>機能3</td> <td>BSCモジュール CF_nCE2 (O) BSCモジュールのCF_nCE2出力として使用します。(負論理)</td> </tr> <tr> <td>機能4</td> <td>ATAモジュール ATA_nCS1 (O) ATAモジュールのATA_nCS1出力として使用します。(負論理)</td> </tr> <tr> <td>GPIO</td> <td>GPIO3モジュール(ビット29) GPIO125 (I/O)</td> </tr> </tbody> </table>	機能選択	説明	機能1	UART2モジュール UART2_CTS (I) UART2モジュールのUART2_CTS入力として使用します。	機能2	SMCモジュール nHCS3 (O) パラレルバス(ホストモード)動作時にSMCモジュールのチップセレクト出力nHCS3信号として使用します。(負論理)	機能3	BSCモジュール CF_nCE2 (O) BSCモジュールのCF_nCE2出力として使用します。(負論理)	機能4	ATAモジュール ATA_nCS1 (O) ATAモジュールのATA_nCS1出力として使用します。(負論理)	GPIO	GPIO3モジュール(ビット29) GPIO125 (I/O)
機能選択	説明														
機能1	UART2モジュール UART2_CTS (I) UART2モジュールのUART2_CTS入力として使用します。														
機能2	SMCモジュール nHCS3 (O) パラレルバス(ホストモード)動作時にSMCモジュールのチップセレクト出力nHCS3信号として使用します。(負論理)														
機能3	BSCモジュール CF_nCE2 (O) BSCモジュールのCF_nCE2出力として使用します。(負論理)														
機能4	ATAモジュール ATA_nCS1 (O) ATAモジュールのATA_nCS1出力として使用します。(負論理)														
GPIO	GPIO3モジュール(ビット29) GPIO125 (I/O)														
114	nHWE ・ INITDONE ・ nHWE ・ GPIO126	I/O	グループ18の設定により、端子機能を選択します。 <table border="1"> <thead> <tr> <th>機能選択</th> <th>説明</th> </tr> </thead> <tbody> <tr> <td>機能1</td> <td>SSCモジュール INITDONE (O) 初期設定が完了し、パラレルバス(デバイスモード)のアクセスが可能になったことを示します。(正論理)</td> </tr> <tr> <td>機能2</td> <td>EBIモジュール nHWE (O) パラレルバス(ホストモード)動作時にEBIモジュールのWEB信号として使用します。EBIモジュールで調停する信号は以下のようになります。 ・ SDMCモジュール選択時: ライトストローブ SDRAM_nWE 出力 (負論理) ・ SMCモジュール選択時: ライトストローブ WEB 出力 (負論理) ・ CFCモジュール選択時: High 固定出力</td> </tr> <tr> <td>機能3</td> <td>High 固定出力</td> </tr> <tr> <td>GPIO</td> <td>GPIO3モジュール(ビット30) GPIO126 (I/O)</td> </tr> </tbody> </table>	機能選択	説明	機能1	SSCモジュール INITDONE (O) 初期設定が完了し、パラレルバス(デバイスモード)のアクセスが可能になったことを示します。(正論理)	機能2	EBIモジュール nHWE (O) パラレルバス(ホストモード)動作時にEBIモジュールのWEB信号として使用します。EBIモジュールで調停する信号は以下のようになります。 ・ SDMCモジュール選択時: ライトストローブ SDRAM_nWE 出力 (負論理) ・ SMCモジュール選択時: ライトストローブ WEB 出力 (負論理) ・ CFCモジュール選択時: High 固定出力	機能3	High 固定出力	GPIO	GPIO3モジュール(ビット30) GPIO126 (I/O)		
機能選択	説明														
機能1	SSCモジュール INITDONE (O) 初期設定が完了し、パラレルバス(デバイスモード)のアクセスが可能になったことを示します。(正論理)														
機能2	EBIモジュール nHWE (O) パラレルバス(ホストモード)動作時にEBIモジュールのWEB信号として使用します。EBIモジュールで調停する信号は以下のようになります。 ・ SDMCモジュール選択時: ライトストローブ SDRAM_nWE 出力 (負論理) ・ SMCモジュール選択時: ライトストローブ WEB 出力 (負論理) ・ CFCモジュール選択時: High 固定出力														
機能3	High 固定出力														
GPIO	GPIO3モジュール(ビット30) GPIO126 (I/O)														
115	nHCS0 ・ nHCS0 ・ nHCS0 ・ GPIO127	I/O	グループ13の設定により、端子機能を選択します。 <table border="1"> <thead> <tr> <th>機能選択</th> <th>説明</th> </tr> </thead> <tbody> <tr> <td>機能1</td> <td>PBDモジュール nHCS0 (I) パラレルバス(デバイスモード)のチップセレクト入力信号として使用します。(負論理)</td> </tr> <tr> <td>機能2</td> <td>SMCモジュール nHCS0 (O) パラレルバス(ホストモード)動作時にSMCモジュールのチップセレクト出力として使用します。(負論理)</td> </tr> <tr> <td>GPIO</td> <td>GPIO3モジュール(ビット31) GPIO127 (I/O)</td> </tr> </tbody> </table>	機能選択	説明	機能1	PBDモジュール nHCS0 (I) パラレルバス(デバイスモード)のチップセレクト入力信号として使用します。(負論理)	機能2	SMCモジュール nHCS0 (O) パラレルバス(ホストモード)動作時にSMCモジュールのチップセレクト出力として使用します。(負論理)	GPIO	GPIO3モジュール(ビット31) GPIO127 (I/O)				
機能選択	説明														
機能1	PBDモジュール nHCS0 (I) パラレルバス(デバイスモード)のチップセレクト入力信号として使用します。(負論理)														
機能2	SMCモジュール nHCS0 (O) パラレルバス(ホストモード)動作時にSMCモジュールのチップセレクト出力として使用します。(負論理)														
GPIO	GPIO3モジュール(ビット31) GPIO127 (I/O)														










ピン番号	端子名	I/O	説明												
116,117, 118	HA0 ~ HA2 ・ HA1 ~ HA2 ・ HA0 ~ HA2 ・ CF_A0 ~ CF_A2 ・ ATA_A0 ~ ATA_A2 ・ GPIO32 ~ 34	I/O	<p>グループ22の設定により、端子機能を選択します。</p> <table border="1"> <thead> <tr> <th>機能選択</th> <th>説明</th> </tr> </thead> <tbody> <tr> <td>機能1</td> <td> <p>PBDモジュール HA1 ~ HA2 (I) パラレルバス (デバイスモード) のアドレス HA1 ~ HA2 として使用します。</p> <p>注意  HA0端子は使用しません。</p> </td> </tr> <tr> <td>機能2</td> <td> <p>EBIモジュール HA0 ~ HA2 (O) パラレルバス (ホストモード) 動作時に EBIモジュールのアドレス出力 HA0 ~ HA2 として使用します。 EBIモジュールで調停する信号は以下のようになります。 ・ SDMCモジュール選択時: ADDR0 ~ ADDR2 ・ SMCモジュール選択時: ADDR0 ~ ADDR2 ・ CFCモジュール選択時: CF_A0 ~ CF_A2 アドレスの接続は各モジュールの説明に従って接続してください。</p> </td> </tr> <tr> <td>機能3</td> <td> <p>CFCモジュール CF_A0 ~ CF_A2 (O) CFCモジュールのアドレス出力 CF_A0 ~ CF_A2 として使用します。</p> </td> </tr> <tr> <td>機能4</td> <td> <p>ATAモジュール ATA_A0 ~ ATA_A2 (O) ATAモジュールのアドレス出力 ATA_A0 ~ ATA_A2 として使用します。</p> </td> </tr> <tr> <td>GPIO</td> <td>GPIO1モジュール (ビット0 ~ 2) GPIO32 ~ GPIO34 (I/O)</td> </tr> </tbody> </table>	機能選択	説明	機能1	<p>PBDモジュール HA1 ~ HA2 (I) パラレルバス (デバイスモード) のアドレス HA1 ~ HA2 として使用します。</p> <p>注意  HA0端子は使用しません。</p>	機能2	<p>EBIモジュール HA0 ~ HA2 (O) パラレルバス (ホストモード) 動作時に EBIモジュールのアドレス出力 HA0 ~ HA2 として使用します。 EBIモジュールで調停する信号は以下のようになります。 ・ SDMCモジュール選択時: ADDR0 ~ ADDR2 ・ SMCモジュール選択時: ADDR0 ~ ADDR2 ・ CFCモジュール選択時: CF_A0 ~ CF_A2 アドレスの接続は各モジュールの説明に従って接続してください。</p>	機能3	<p>CFCモジュール CF_A0 ~ CF_A2 (O) CFCモジュールのアドレス出力 CF_A0 ~ CF_A2 として使用します。</p>	機能4	<p>ATAモジュール ATA_A0 ~ ATA_A2 (O) ATAモジュールのアドレス出力 ATA_A0 ~ ATA_A2 として使用します。</p>	GPIO	GPIO1モジュール (ビット0 ~ 2) GPIO32 ~ GPIO34 (I/O)
機能選択	説明														
機能1	<p>PBDモジュール HA1 ~ HA2 (I) パラレルバス (デバイスモード) のアドレス HA1 ~ HA2 として使用します。</p> <p>注意  HA0端子は使用しません。</p>														
機能2	<p>EBIモジュール HA0 ~ HA2 (O) パラレルバス (ホストモード) 動作時に EBIモジュールのアドレス出力 HA0 ~ HA2 として使用します。 EBIモジュールで調停する信号は以下のようになります。 ・ SDMCモジュール選択時: ADDR0 ~ ADDR2 ・ SMCモジュール選択時: ADDR0 ~ ADDR2 ・ CFCモジュール選択時: CF_A0 ~ CF_A2 アドレスの接続は各モジュールの説明に従って接続してください。</p>														
機能3	<p>CFCモジュール CF_A0 ~ CF_A2 (O) CFCモジュールのアドレス出力 CF_A0 ~ CF_A2 として使用します。</p>														
機能4	<p>ATAモジュール ATA_A0 ~ ATA_A2 (O) ATAモジュールのアドレス出力 ATA_A0 ~ ATA_A2 として使用します。</p>														
GPIO	GPIO1モジュール (ビット0 ~ 2) GPIO32 ~ GPIO34 (I/O)														
119,120, 121,122, 123,124, 125,126	HA3 ~ HA10 ・ HA3 ~ HA10 ・ HA3 ~ HA10 ・ CF_A3 ~ CF_A10 ・ GPIO35 ~ GPIO42	I/O	<p>グループ23の設定により、端子機能を選択します。</p> <table border="1"> <thead> <tr> <th>機能選択</th> <th>説明</th> </tr> </thead> <tbody> <tr> <td>機能1</td> <td> <p>PBDモジュール HA3 ~ HA10 (I) パラレルバス (デバイスモード) のアドレス HA3 ~ HA10 として使用します。</p> </td> </tr> <tr> <td>機能2</td> <td> <p>EBIモジュール HA3 ~ HA10 (O) パラレルバス (ホストモード) 動作時に EBIモジュールのアドレス出力 HA3 ~ HA10 として使用します。 EBIモジュールで調停する信号は以下のようになります。 ・ SDMCモジュール選択時: ADDR3 ~ ADDR10 ・ SMCモジュール選択時: ADDR3 ~ ADDR10 ・ CFCモジュール選択時: CF_A3 ~ CF_A10 アドレスの接続は各モジュールの説明に従って接続してください。</p> </td> </tr> <tr> <td>機能3</td> <td> <p>CFCモジュール CF_A3 ~ CF_A10 (O) CFCモジュールのアドレス出力 CF_A3 ~ CF_A10 として使用します。</p> </td> </tr> <tr> <td>GPIO</td> <td>GPIO1モジュール (ビット3 ~ 10) GPIO35 ~ GPIO42 (I/O)</td> </tr> </tbody> </table>	機能選択	説明	機能1	<p>PBDモジュール HA3 ~ HA10 (I) パラレルバス (デバイスモード) のアドレス HA3 ~ HA10 として使用します。</p>	機能2	<p>EBIモジュール HA3 ~ HA10 (O) パラレルバス (ホストモード) 動作時に EBIモジュールのアドレス出力 HA3 ~ HA10 として使用します。 EBIモジュールで調停する信号は以下のようになります。 ・ SDMCモジュール選択時: ADDR3 ~ ADDR10 ・ SMCモジュール選択時: ADDR3 ~ ADDR10 ・ CFCモジュール選択時: CF_A3 ~ CF_A10 アドレスの接続は各モジュールの説明に従って接続してください。</p>	機能3	<p>CFCモジュール CF_A3 ~ CF_A10 (O) CFCモジュールのアドレス出力 CF_A3 ~ CF_A10 として使用します。</p>	GPIO	GPIO1モジュール (ビット3 ~ 10) GPIO35 ~ GPIO42 (I/O)		
機能選択	説明														
機能1	<p>PBDモジュール HA3 ~ HA10 (I) パラレルバス (デバイスモード) のアドレス HA3 ~ HA10 として使用します。</p>														
機能2	<p>EBIモジュール HA3 ~ HA10 (O) パラレルバス (ホストモード) 動作時に EBIモジュールのアドレス出力 HA3 ~ HA10 として使用します。 EBIモジュールで調停する信号は以下のようになります。 ・ SDMCモジュール選択時: ADDR3 ~ ADDR10 ・ SMCモジュール選択時: ADDR3 ~ ADDR10 ・ CFCモジュール選択時: CF_A3 ~ CF_A10 アドレスの接続は各モジュールの説明に従って接続してください。</p>														
機能3	<p>CFCモジュール CF_A3 ~ CF_A10 (O) CFCモジュールのアドレス出力 CF_A3 ~ CF_A10 として使用します。</p>														
GPIO	GPIO1モジュール (ビット3 ~ 10) GPIO35 ~ GPIO42 (I/O)														

ピン番号	端子名	I/O	説明												
131,132, 133,134	HA11 ~ HA14 <ul style="list-style-type: none"> ・ HA11 ~ HA14 ・ HA11 ~ HA14 ・ UART3_RXD, UART3_TXD, UART3_RTS, UART3_CTS ・ GPIO43 ~ GPIO46 		<p>グループ24の設定により、端子機能を選択します。</p> <table border="1" style="width: 100%; border-collapse: collapse;"> <thead> <tr> <th style="width: 15%;">機能選択</th> <th>説明</th> </tr> </thead> <tbody> <tr> <td>機能1</td> <td>PBDモジュール HA11 ~ HA14 (I) パラレルバス (デバイスモード) のアドレスHA11 ~ HA14として 使用します。</td> </tr> <tr> <td>機能2</td> <td>EBIモジュール HA11 ~ HA14 (O) パラレルバス (ホストモード) 動作時にEBIモジュールのアドレス出 力HA11 ~ HA14として使用します。 EBIモジュールで調停する信号は以下のようになります。 <ul style="list-style-type: none"> ・ SDMCモジュール選択時: ADDR11 ~ ADDR12, BAO ~ BA1 ・ SMCモジュール選択時: ADDR11 ~ ADDR14 ・ CFCモジュール選択時: Low 固定出力 アドレスの接続は各モジュールの説明に従って接続してください。 <div style="display: flex; align-items: center;"> <div style="border: 1px solid black; padding: 2px; margin-right: 5px;">  </div> <div> <p>注意 外付けSDRAMのバンクアドレス端子の接続に注意して ください。</p> </div> </div> </td> </tr> <tr> <td>機能4</td> <td>UART3モジュール UART3_RXD,TXD,RTS,CTS (I/O) グループ16 (ピン番号40 ~ 43) の機能をUART3に選択していな いとき、これらの端子をUART3の端子として選択できます。 以下の対応となります。 <ul style="list-style-type: none"> ・ HA11 - UART3_RXD ・ HA12 - UART3_TXD ・ HA13 - UART3_RTS ・ HA14 - UART3_CTS </td> </tr> <tr> <td colspan="2"></td> <td>GPIO</td> <td>GPIO1モジュール (ビット11 ~ 14) GPIO43 ~ GPIO46 (I/O)</td> </tr> </tbody> </table>	機能選択	説明	機能1	PBDモジュール HA11 ~ HA14 (I) パラレルバス (デバイスモード) のアドレスHA11 ~ HA14として 使用します。	機能2	EBIモジュール HA11 ~ HA14 (O) パラレルバス (ホストモード) 動作時にEBIモジュールのアドレス出 力HA11 ~ HA14として使用します。 EBIモジュールで調停する信号は以下のようになります。 <ul style="list-style-type: none"> ・ SDMCモジュール選択時: ADDR11 ~ ADDR12, BAO ~ BA1 ・ SMCモジュール選択時: ADDR11 ~ ADDR14 ・ CFCモジュール選択時: Low 固定出力 アドレスの接続は各モジュールの説明に従って接続してください。 <div style="display: flex; align-items: center;"> <div style="border: 1px solid black; padding: 2px; margin-right: 5px;">  </div> <div> <p>注意 外付けSDRAMのバンクアドレス端子の接続に注意して ください。</p> </div> </div>	機能4	UART3モジュール UART3_RXD,TXD,RTS,CTS (I/O) グループ16 (ピン番号40 ~ 43) の機能をUART3に選択していな いとき、これらの端子をUART3の端子として選択できます。 以下の対応となります。 <ul style="list-style-type: none"> ・ HA11 - UART3_RXD ・ HA12 - UART3_TXD ・ HA13 - UART3_RTS ・ HA14 - UART3_CTS 			GPIO	GPIO1モジュール (ビット11 ~ 14) GPIO43 ~ GPIO46 (I/O)
機能選択	説明														
機能1	PBDモジュール HA11 ~ HA14 (I) パラレルバス (デバイスモード) のアドレスHA11 ~ HA14として 使用します。														
機能2	EBIモジュール HA11 ~ HA14 (O) パラレルバス (ホストモード) 動作時にEBIモジュールのアドレス出 力HA11 ~ HA14として使用します。 EBIモジュールで調停する信号は以下のようになります。 <ul style="list-style-type: none"> ・ SDMCモジュール選択時: ADDR11 ~ ADDR12, BAO ~ BA1 ・ SMCモジュール選択時: ADDR11 ~ ADDR14 ・ CFCモジュール選択時: Low 固定出力 アドレスの接続は各モジュールの説明に従って接続してください。 <div style="display: flex; align-items: center;"> <div style="border: 1px solid black; padding: 2px; margin-right: 5px;">  </div> <div> <p>注意 外付けSDRAMのバンクアドレス端子の接続に注意して ください。</p> </div> </div>														
機能4	UART3モジュール UART3_RXD,TXD,RTS,CTS (I/O) グループ16 (ピン番号40 ~ 43) の機能をUART3に選択していな いとき、これらの端子をUART3の端子として選択できます。 以下の対応となります。 <ul style="list-style-type: none"> ・ HA11 - UART3_RXD ・ HA12 - UART3_TXD ・ HA13 - UART3_RTS ・ HA14 - UART3_CTS 														
		GPIO	GPIO1モジュール (ビット11 ~ 14) GPIO43 ~ GPIO46 (I/O)												
135,136	HA15 ~ HA16 <ul style="list-style-type: none"> ・ HA15 ~ HA16 ・ HA15 ~ HA16 ・ SD_WP, SD_nCD ・ GPIO47 ~ GPIO48 	I/O	<p>グループ25の設定により、端子機能を選択します。</p> <table border="1" style="width: 100%; border-collapse: collapse;"> <thead> <tr> <th style="width: 15%;">機能選択</th> <th>説明</th> </tr> </thead> <tbody> <tr> <td>機能1</td> <td>PBDモジュール HA15 ~ HA16 (I) パラレルバス (デバイスモード) のアドレスHA15 ~ HA16として 使用します。</td> </tr> <tr> <td>機能2</td> <td>EBIモジュール HA15 ~ HA16 (O) パラレルバス (ホストモード) 動作時にEBIモジュールのアドレス出 力HA15 ~ HA16として使用します。 SMCモジュール選択時はADDR15 ~ ADDR16を出力し、それ以 外の期間はLow 固定出力となります。</td> </tr> <tr> <td>機能4</td> <td>SDCモジュール SD_WP, SD_nCD (I) 各端子SDCモジュールの以下の信号として使用します。 <ul style="list-style-type: none"> ・ HA15: ライトプロテクト信号SD_WP入力として使用します。 ・ HA16: カード検出信号SD_nCD入力として使用します。(負論理) </td> </tr> <tr> <td colspan="2"></td> <td>GPIO</td> <td>GPIO1モジュール (ビット15 ~ 16) GPIO47 ~ GPIO48 (I/O)</td> </tr> </tbody> </table>	機能選択	説明	機能1	PBDモジュール HA15 ~ HA16 (I) パラレルバス (デバイスモード) のアドレスHA15 ~ HA16として 使用します。	機能2	EBIモジュール HA15 ~ HA16 (O) パラレルバス (ホストモード) 動作時にEBIモジュールのアドレス出 力HA15 ~ HA16として使用します。 SMCモジュール選択時はADDR15 ~ ADDR16を出力し、それ以 外の期間はLow 固定出力となります。	機能4	SDCモジュール SD_WP, SD_nCD (I) 各端子SDCモジュールの以下の信号として使用します。 <ul style="list-style-type: none"> ・ HA15: ライトプロテクト信号SD_WP入力として使用します。 ・ HA16: カード検出信号SD_nCD入力として使用します。(負論理) 			GPIO	GPIO1モジュール (ビット15 ~ 16) GPIO47 ~ GPIO48 (I/O)
機能選択	説明														
機能1	PBDモジュール HA15 ~ HA16 (I) パラレルバス (デバイスモード) のアドレスHA15 ~ HA16として 使用します。														
機能2	EBIモジュール HA15 ~ HA16 (O) パラレルバス (ホストモード) 動作時にEBIモジュールのアドレス出 力HA15 ~ HA16として使用します。 SMCモジュール選択時はADDR15 ~ ADDR16を出力し、それ以 外の期間はLow 固定出力となります。														
機能4	SDCモジュール SD_WP, SD_nCD (I) 各端子SDCモジュールの以下の信号として使用します。 <ul style="list-style-type: none"> ・ HA15: ライトプロテクト信号SD_WP入力として使用します。 ・ HA16: カード検出信号SD_nCD入力として使用します。(負論理) 														
		GPIO	GPIO1モジュール (ビット15 ~ 16) GPIO47 ~ GPIO48 (I/O)												

ピン番号	端子名	I/O	説明												
137,138	HA17～HA18 ・ HA17～HA18 ・ HA17～HA18 ・ SD_DAT1, SD_DAT0 ・ GPIO49～GPIO50	I/O	グループ26の設定により、端子機能を選択します。 <table border="1"> <thead> <tr> <th>機能選択</th> <th>説明</th> </tr> </thead> <tbody> <tr> <td>機能1</td> <td>PBDモジュール HA17～HA18 (I) パラレルバス(デバイスモード)のアドレスHA17～HA18として使用します。</td> </tr> <tr> <td>機能2</td> <td>EBIモジュール HA17～HA18 (O) パラレルバス(ホストモード)動作時にEBIモジュールのアドレス出力HA17～HA18として使用します。 SMCモジュール選択時はADDR17～ADDR18を出力し、それ以外の期間はLow固定出力となります。</td> </tr> <tr> <td>機能4</td> <td>SDCモジュール SDカードI/F信号 (I/O) 各端子SDCモジュールの以下の信号として使用します。 ・ HA17：データバス信号SD_DAT1として使用します。 ・ HA18：カード検出信号SD_DAT0として使用します。</td> </tr> <tr> <td>GPIO</td> <td>GPIO1モジュール(ビット17～18) GPIO49～GPIO50 (I/O)</td> </tr> </tbody> </table>	機能選択	説明	機能1	PBDモジュール HA17～HA18 (I) パラレルバス(デバイスモード)のアドレスHA17～HA18として使用します。	機能2	EBIモジュール HA17～HA18 (O) パラレルバス(ホストモード)動作時にEBIモジュールのアドレス出力HA17～HA18として使用します。 SMCモジュール選択時はADDR17～ADDR18を出力し、それ以外の期間はLow固定出力となります。	機能4	SDCモジュール SDカードI/F信号 (I/O) 各端子SDCモジュールの以下の信号として使用します。 ・ HA17：データバス信号SD_DAT1として使用します。 ・ HA18：カード検出信号SD_DAT0として使用します。	GPIO	GPIO1モジュール(ビット17～18) GPIO49～GPIO50 (I/O)		
機能選択	説明														
機能1	PBDモジュール HA17～HA18 (I) パラレルバス(デバイスモード)のアドレスHA17～HA18として使用します。														
機能2	EBIモジュール HA17～HA18 (O) パラレルバス(ホストモード)動作時にEBIモジュールのアドレス出力HA17～HA18として使用します。 SMCモジュール選択時はADDR17～ADDR18を出力し、それ以外の期間はLow固定出力となります。														
機能4	SDCモジュール SDカードI/F信号 (I/O) 各端子SDCモジュールの以下の信号として使用します。 ・ HA17：データバス信号SD_DAT1として使用します。 ・ HA18：カード検出信号SD_DAT0として使用します。														
GPIO	GPIO1モジュール(ビット17～18) GPIO49～GPIO50 (I/O)														
139,140, 141,142, 143,144	HA19～HA24 ・ HA19～24 ・ HA19～24 ・ MII_TXD3, MII_TXD2, MII_CRD, MII_COL, MII_RXD2, MII_RXD3 ・ SD_CLK, SD_nPWRERR, SD_POWER, SD_CMD, SD_DAT3, SD_DAT2 ・ GPIO51～GPIO56	I/O	グループ27の設定により、端子機能を選択します。 <table border="1"> <thead> <tr> <th>機能選択</th> <th>説明</th> </tr> </thead> <tbody> <tr> <td>機能1</td> <td>PBDモジュール HA19～HA24 (I) パラレルバス(デバイスモード)のアドレスHA19～HA24として使用します。</td> </tr> <tr> <td>機能2</td> <td>EBIモジュール HA19～HA24 (O) パラレルバス(ホストモード)動作時にEBIモジュールのアドレス出力HA19～HA24として使用します。 SMCモジュール選択時はADDR19～ADDR24を出力し、それ以外の期間はLow固定出力となります。</td> </tr> <tr> <td>機能3</td> <td>ETHモジュール イーサネットMII I/F信号 (I/O) 各端子ETHモジュールの以下の信号として使用します。 ・ HA19：データ出力信号MII_TXD3として使用します。 ・ HA20：データ出力信号MII_TXD2として使用します。 ・ HA21：キャリア検出信号MII_CRDとして使用します。 ・ HA22：衝突検出信号MII_COLとして使用します。 ・ HA23：データ入力信号MII_RXD2として使用します。 ・ HA24：データ入力信号MII_RXD3として使用します。</td> </tr> <tr> <td>機能4</td> <td>SDCモジュール SDカードI/F信号 (I/O) 各端子SDCモジュールの以下の信号として使用します。 ・ HA19：クロック信号SD_CLKとして使用します。 ・ HA20：電源異常検出信号SD_nPWRERRとして使用します。 (負論理) ・ HA21：電源制御信号SD_POWERとして使用します。 ・ HA22：コマンド信号SD_CMDとして使用します。 ・ HA23：データバス信号SD_DAT3として使用します。 ・ HA24：データバス信号SD_DAT2として使用します。</td> </tr> <tr> <td>GPIO</td> <td>GPIO1モジュール(ビット19～24) GPIO51～GPIO56 (I/O)</td> </tr> </tbody> </table>	機能選択	説明	機能1	PBDモジュール HA19～HA24 (I) パラレルバス(デバイスモード)のアドレスHA19～HA24として使用します。	機能2	EBIモジュール HA19～HA24 (O) パラレルバス(ホストモード)動作時にEBIモジュールのアドレス出力HA19～HA24として使用します。 SMCモジュール選択時はADDR19～ADDR24を出力し、それ以外の期間はLow固定出力となります。	機能3	ETHモジュール イーサネットMII I/F信号 (I/O) 各端子ETHモジュールの以下の信号として使用します。 ・ HA19：データ出力信号MII_TXD3として使用します。 ・ HA20：データ出力信号MII_TXD2として使用します。 ・ HA21：キャリア検出信号MII_CRDとして使用します。 ・ HA22：衝突検出信号MII_COLとして使用します。 ・ HA23：データ入力信号MII_RXD2として使用します。 ・ HA24：データ入力信号MII_RXD3として使用します。	機能4	SDCモジュール SDカードI/F信号 (I/O) 各端子SDCモジュールの以下の信号として使用します。 ・ HA19：クロック信号SD_CLKとして使用します。 ・ HA20：電源異常検出信号SD_nPWRERRとして使用します。 (負論理) ・ HA21：電源制御信号SD_POWERとして使用します。 ・ HA22：コマンド信号SD_CMDとして使用します。 ・ HA23：データバス信号SD_DAT3として使用します。 ・ HA24：データバス信号SD_DAT2として使用します。	GPIO	GPIO1モジュール(ビット19～24) GPIO51～GPIO56 (I/O)
機能選択	説明														
機能1	PBDモジュール HA19～HA24 (I) パラレルバス(デバイスモード)のアドレスHA19～HA24として使用します。														
機能2	EBIモジュール HA19～HA24 (O) パラレルバス(ホストモード)動作時にEBIモジュールのアドレス出力HA19～HA24として使用します。 SMCモジュール選択時はADDR19～ADDR24を出力し、それ以外の期間はLow固定出力となります。														
機能3	ETHモジュール イーサネットMII I/F信号 (I/O) 各端子ETHモジュールの以下の信号として使用します。 ・ HA19：データ出力信号MII_TXD3として使用します。 ・ HA20：データ出力信号MII_TXD2として使用します。 ・ HA21：キャリア検出信号MII_CRDとして使用します。 ・ HA22：衝突検出信号MII_COLとして使用します。 ・ HA23：データ入力信号MII_RXD2として使用します。 ・ HA24：データ入力信号MII_RXD3として使用します。														
機能4	SDCモジュール SDカードI/F信号 (I/O) 各端子SDCモジュールの以下の信号として使用します。 ・ HA19：クロック信号SD_CLKとして使用します。 ・ HA20：電源異常検出信号SD_nPWRERRとして使用します。 (負論理) ・ HA21：電源制御信号SD_POWERとして使用します。 ・ HA22：コマンド信号SD_CMDとして使用します。 ・ HA23：データバス信号SD_DAT3として使用します。 ・ HA24：データバス信号SD_DAT2として使用します。														
GPIO	GPIO1モジュール(ビット19～24) GPIO51～GPIO56 (I/O)														
145	HA25 ・ HA25 ・ GPIO57	I/O	グループ28の設定により、端子機能を選択します。 <table border="1"> <thead> <tr> <th>機能選択</th> <th>説明</th> </tr> </thead> <tbody> <tr> <td>機能1</td> <td>PBDモジュール HA25 (I) パラレルバス(デバイスモード)のアドレスHA25として使用します。</td> </tr> <tr> <td>機能2</td> <td>EBIモジュール HA25 (O) パラレルバス(ホストモード)動作時にEBIモジュールのアドレス出力HA25として使用します。 SMCモジュール選択時はADDR25を出力し、それ以外の期間はLow固定出力となります。</td> </tr> <tr> <td>GPIO</td> <td>GPIO1モジュール(ビット25) GPIO57 (I/O)</td> </tr> </tbody> </table>	機能選択	説明	機能1	PBDモジュール HA25 (I) パラレルバス(デバイスモード)のアドレスHA25として使用します。	機能2	EBIモジュール HA25 (O) パラレルバス(ホストモード)動作時にEBIモジュールのアドレス出力HA25として使用します。 SMCモジュール選択時はADDR25を出力し、それ以外の期間はLow固定出力となります。	GPIO	GPIO1モジュール(ビット25) GPIO57 (I/O)				
機能選択	説明														
機能1	PBDモジュール HA25 (I) パラレルバス(デバイスモード)のアドレスHA25として使用します。														
機能2	EBIモジュール HA25 (O) パラレルバス(ホストモード)動作時にEBIモジュールのアドレス出力HA25として使用します。 SMCモジュール選択時はADDR25を出力し、それ以外の期間はLow固定出力となります。														
GPIO	GPIO1モジュール(ビット25) GPIO57 (I/O)														


ピン番号	端子名	I/O	説明												
146,147, 148,149, 150,151, 152,153, 154,155, 156,157, 158,159, 160,161	HD0 ~ HD15 ・ HD0 ~ HD15 ・ HD0 ~ HD15 ・ CF_D0 ~ CF_D15 ・ ATA_D0 ~ ATA_D15 ・ GPIO0 ~ GPIO15	I/O	グループ29の設定により、端子機能を選択します。 <table border="1"> <thead> <tr> <th>機能選択</th> <th>説明</th> </tr> </thead> <tbody> <tr> <td>機能1</td> <td>PBDモジュール HD0 ~ HD15 (I/O) パラレルバス(デバイスモード)のデータバスHD0 ~ HD15として使用します。</td> </tr> <tr> <td>機能2</td> <td>EBIモジュール HD0 ~ HD15 (I/O) パラレルバス(ホストモード)動作時にEBIモジュールのデータバスHD0 ~ HD15として使用します。 EBIモジュールでSDMCモジュール、SMCモジュール、CFCモジュールのデータバスを調停します。</td> </tr> <tr> <td>機能3</td> <td>CFCモジュール CF_D0 ~ CF_D15 (I/O) CFCモジュールのデータバスCF_D0 ~ CF_D15として使用します。</td> </tr> <tr> <td>機能4</td> <td>ATAモジュール ATA_D0 ~ ATA_D15 (I/O) ATAモジュールのデータバスATA_D0 ~ ATA_D15として使用します。</td> </tr> <tr> <td>GPIO</td> <td>GPIOモジュール(ビット0 ~ 15) GPIO0 ~ GPIO15 (I/O)</td> </tr> </tbody> </table>	機能選択	説明	機能1	PBDモジュール HD0 ~ HD15 (I/O) パラレルバス(デバイスモード)のデータバスHD0 ~ HD15として使用します。	機能2	EBIモジュール HD0 ~ HD15 (I/O) パラレルバス(ホストモード)動作時にEBIモジュールのデータバスHD0 ~ HD15として使用します。 EBIモジュールでSDMCモジュール、SMCモジュール、CFCモジュールのデータバスを調停します。	機能3	CFCモジュール CF_D0 ~ CF_D15 (I/O) CFCモジュールのデータバスCF_D0 ~ CF_D15として使用します。	機能4	ATAモジュール ATA_D0 ~ ATA_D15 (I/O) ATAモジュールのデータバスATA_D0 ~ ATA_D15として使用します。	GPIO	GPIOモジュール(ビット0 ~ 15) GPIO0 ~ GPIO15 (I/O)
機能選択	説明														
機能1	PBDモジュール HD0 ~ HD15 (I/O) パラレルバス(デバイスモード)のデータバスHD0 ~ HD15として使用します。														
機能2	EBIモジュール HD0 ~ HD15 (I/O) パラレルバス(ホストモード)動作時にEBIモジュールのデータバスHD0 ~ HD15として使用します。 EBIモジュールでSDMCモジュール、SMCモジュール、CFCモジュールのデータバスを調停します。														
機能3	CFCモジュール CF_D0 ~ CF_D15 (I/O) CFCモジュールのデータバスCF_D0 ~ CF_D15として使用します。														
機能4	ATAモジュール ATA_D0 ~ ATA_D15 (I/O) ATAモジュールのデータバスATA_D0 ~ ATA_D15として使用します。														
GPIO	GPIOモジュール(ビット0 ~ 15) GPIO0 ~ GPIO15 (I/O)														
162,163, 164,165, 166	HD16 ~ HD20 ・ HD16 ~ HD20 ・ HD16 ~ HD20 ・ CF_nIOIS16, CF_RESET, CF_READY, CF_nCD ・ ATA_nRESET, ATA_INTRQ CF_nCD ・ GPIO16 ~ GPIO20	I/O	グループ30の設定により、端子機能を選択します。 <table border="1"> <thead> <tr> <th>機能選択</th> <th>説明</th> </tr> </thead> <tbody> <tr> <td>機能1</td> <td>PBDモジュール HD16 ~ HD20 (I/O) パラレルバス(デバイスモード)のデータバスHD16 ~ HD20として使用します。</td> </tr> <tr> <td>機能2</td> <td>EBIモジュール HD16 ~ HD20 (I/O)パラレルバス(ホストモード)動作時にEBIモジュールのデータバスHD16 ~ HD20として使用します。 EBIモジュールでSDMCモジュール、SMCモジュールのデータバスを調停します。</td> </tr> <tr> <td>機能3</td> <td>CFC/BSCモジュール CFカードI/F信号 (I/O) 各端子CFCモジュールの以下の信号として使用します。 ・ HD16 : CF_nIOCS16として使用します。(負論理) ・ HD17 : High固定出力。 ・ HD18 : CFカードリセット信号CF_RESETとして使用します。 PCカードモード動作時は正論理、TrueIDEモード動作時は負論理となります。 ・ HD19 : CF_READYとして使用します。 ・ HD20 : CF_nCDとして使用します。(負論理)</td> </tr> <tr> <td>機能4</td> <td>ATA/BSCモジュール ATA I/F信号 (I/O) 各端子ATAモジュールの以下の信号として使用します。 ・ HD16 : 未使用です。 ・ HD17 : 未使用です。 ・ HD18 : ATAリセット信号ATA_nRESETとして使用します。 (負論理) ・ HD19 : ATA_INTRQとして使用します。 ・ HD20 : CF_nCDとして使用します。(負論理)</td> </tr> <tr> <td>GPIO</td> <td>GPIOモジュール(ビット16 ~ 20) GPIO16 ~ GPIO20 (I/O)</td> </tr> </tbody> </table>	機能選択	説明	機能1	PBDモジュール HD16 ~ HD20 (I/O) パラレルバス(デバイスモード)のデータバスHD16 ~ HD20として使用します。	機能2	EBIモジュール HD16 ~ HD20 (I/O)パラレルバス(ホストモード)動作時にEBIモジュールのデータバスHD16 ~ HD20として使用します。 EBIモジュールでSDMCモジュール、SMCモジュールのデータバスを調停します。	機能3	CFC/BSCモジュール CFカードI/F信号 (I/O) 各端子CFCモジュールの以下の信号として使用します。 ・ HD16 : CF_nIOCS16として使用します。(負論理) ・ HD17 : High固定出力。 ・ HD18 : CFカードリセット信号CF_RESETとして使用します。 PCカードモード動作時は正論理、TrueIDEモード動作時は負論理となります。 ・ HD19 : CF_READYとして使用します。 ・ HD20 : CF_nCDとして使用します。(負論理)	機能4	ATA/BSCモジュール ATA I/F信号 (I/O) 各端子ATAモジュールの以下の信号として使用します。 ・ HD16 : 未使用です。 ・ HD17 : 未使用です。 ・ HD18 : ATAリセット信号ATA_nRESETとして使用します。 (負論理) ・ HD19 : ATA_INTRQとして使用します。 ・ HD20 : CF_nCDとして使用します。(負論理)	GPIO	GPIOモジュール(ビット16 ~ 20) GPIO16 ~ GPIO20 (I/O)
機能選択	説明														
機能1	PBDモジュール HD16 ~ HD20 (I/O) パラレルバス(デバイスモード)のデータバスHD16 ~ HD20として使用します。														
機能2	EBIモジュール HD16 ~ HD20 (I/O)パラレルバス(ホストモード)動作時にEBIモジュールのデータバスHD16 ~ HD20として使用します。 EBIモジュールでSDMCモジュール、SMCモジュールのデータバスを調停します。														
機能3	CFC/BSCモジュール CFカードI/F信号 (I/O) 各端子CFCモジュールの以下の信号として使用します。 ・ HD16 : CF_nIOCS16として使用します。(負論理) ・ HD17 : High固定出力。 ・ HD18 : CFカードリセット信号CF_RESETとして使用します。 PCカードモード動作時は正論理、TrueIDEモード動作時は負論理となります。 ・ HD19 : CF_READYとして使用します。 ・ HD20 : CF_nCDとして使用します。(負論理)														
機能4	ATA/BSCモジュール ATA I/F信号 (I/O) 各端子ATAモジュールの以下の信号として使用します。 ・ HD16 : 未使用です。 ・ HD17 : 未使用です。 ・ HD18 : ATAリセット信号ATA_nRESETとして使用します。 (負論理) ・ HD19 : ATA_INTRQとして使用します。 ・ HD20 : CF_nCDとして使用します。(負論理)														
GPIO	GPIOモジュール(ビット16 ~ 20) GPIO16 ~ GPIO20 (I/O)														

ピン番号	端子名	I/O	説明													
167,168, 169,170, 171,172, 173,174, 175,176, 177	HD21 ~ HD31 ・ HD21 ~ HD31 ・ HD21 ~ HD31 ・ MII_TXD1, MII_TXD0, MII_TXEN, MII_RXERR, MII_RXDV, MII_RXD0, MII_RXD1, MII_LINKUP, MII_WOL, MII_MDC, MII_MDIO ・ SSP2_FS, SSP2_TXD, SSP2_SCLK, SSP2_RXD, ARSTX, ASYNC, ASDI, ABCLK, ASDO, SSPO_SPDIFOUT, SSP1_SPDIFOUT ・ GPIO21 ~ GPIO31	I/O	<p>グループ31の設定により、端子機能を選択します。</p> <table border="1"> <thead> <tr> <th>機能選択</th> <th>説明</th> </tr> </thead> <tbody> <tr> <td>機能1</td> <td>PBDモジュール HD21 ~ HD31 (I/O) パラレルバス (デバイスモード) のデータバス HD21 ~ HD31 として使用します。</td> </tr> <tr> <td>機能2</td> <td>EBIモジュール HD21 ~ HD31 (I/O) パラレルバス (ホストモード) 動作時に EBIモジュールのデータバス HD21 ~ HD31 として使用します。 EBIモジュールでSDMCモジュール、SMCモジュールのデータバスを調停します。</td> </tr> <tr> <td>機能3</td> <td>ETHモジュール イーサネット MII I/F信号 (I/O) 各端子 ETHモジュールの以下の信号として使用します。 ・ HD21: データ出力 MII_TXD1 信号として使用します。 ・ HD22: データ出力 MII_TXD0 信号として使用します。 ・ HD23: 送信イネーブル MII_TXEN 信号として使用します。 ・ HD24: 受信エラー MII_RXERR 信号として使用します。 ・ HD25: 受信有効 MII_RXDV 信号として使用します。 ・ HD26: データ入力 MII_RXD0 として使用します。 ・ HD27: データ入力 MII_RXD1 として使用します。 ・ HD28: リンクアップ MII_LINKUP 入力として使用します。 ・ HD29: ウェイクオン LAN 信号 MII_WOL 入力として使用します。 ・ HD30: PHY 制御信号 MII_MDC 信号として使用します。 ・ HD31: PHY 制御信号 MII_MDIO 信号として使用します。</td> </tr> <tr> <td>機能4</td> <td>SSP2/HDA/SSPO/SSP1モジュール 各信号 (I/O) 各端子以下の信号として使用します。 ・ HD21: SSP2モジュールの SSP2_FS 信号として使用します。 ・ HD22: SSP2モジュールの SSP2_TXD 信号として使用します。 システムセカンダリ SSCSSP_SETUPレジスタの設定により、SSP2_RXD 入力としても使用できます。 ・ HD23: SSP2モジュールの SSP2_SCLK 信号として使用します。 ・ HD24: SSP2モジュールの SSP2_RXD 信号として使用します。 システムセカンダリ SSCSSP_SETUPレジスタの設定により、SSP2_SSPMCLK 入力または出力としても使用できます。 ・ HD25: HDAモジュール ARSTX 出力として使用します。 ・ HD26: HDAモジュール ASYNC 出力として使用します。 ・ HD27: HDAモジュール ASDI 入出力として使用します。 ・ HD28: HDAモジュール ABCLK 出力として使用します。 ・ HD29: HDAモジュール ASDO 出力として使用します。 ・ HD30: SSPOモジュール SSPO_SPDIFOUT 信号として使用します。 ・ HD31: SSP1モジュール SSP1_SPDIFOUT 信号として使用します。</td> </tr> <tr> <td>GPIO</td> <td>GPIO0モジュール (ビット21 ~ 31) GPIO21 ~ GPIO31 (I/O)</td> <td></td> </tr> </tbody> </table>	機能選択	説明	機能1	PBDモジュール HD21 ~ HD31 (I/O) パラレルバス (デバイスモード) のデータバス HD21 ~ HD31 として使用します。	機能2	EBIモジュール HD21 ~ HD31 (I/O) パラレルバス (ホストモード) 動作時に EBIモジュールのデータバス HD21 ~ HD31 として使用します。 EBIモジュールでSDMCモジュール、SMCモジュールのデータバスを調停します。	機能3	ETHモジュール イーサネット MII I/F信号 (I/O) 各端子 ETHモジュールの以下の信号として使用します。 ・ HD21: データ出力 MII_TXD1 信号として使用します。 ・ HD22: データ出力 MII_TXD0 信号として使用します。 ・ HD23: 送信イネーブル MII_TXEN 信号として使用します。 ・ HD24: 受信エラー MII_RXERR 信号として使用します。 ・ HD25: 受信有効 MII_RXDV 信号として使用します。 ・ HD26: データ入力 MII_RXD0 として使用します。 ・ HD27: データ入力 MII_RXD1 として使用します。 ・ HD28: リンクアップ MII_LINKUP 入力として使用します。 ・ HD29: ウェイクオン LAN 信号 MII_WOL 入力として使用します。 ・ HD30: PHY 制御信号 MII_MDC 信号として使用します。 ・ HD31: PHY 制御信号 MII_MDIO 信号として使用します。	機能4	SSP2/HDA/SSPO/SSP1モジュール 各信号 (I/O) 各端子以下の信号として使用します。 ・ HD21: SSP2モジュールの SSP2_FS 信号として使用します。 ・ HD22: SSP2モジュールの SSP2_TXD 信号として使用します。 システムセカンダリ SSCSSP_SETUPレジスタの設定により、SSP2_RXD 入力としても使用できます。 ・ HD23: SSP2モジュールの SSP2_SCLK 信号として使用します。 ・ HD24: SSP2モジュールの SSP2_RXD 信号として使用します。 システムセカンダリ SSCSSP_SETUPレジスタの設定により、SSP2_SSPMCLK 入力または出力としても使用できます。 ・ HD25: HDAモジュール ARSTX 出力として使用します。 ・ HD26: HDAモジュール ASYNC 出力として使用します。 ・ HD27: HDAモジュール ASDI 入出力として使用します。 ・ HD28: HDAモジュール ABCLK 出力として使用します。 ・ HD29: HDAモジュール ASDO 出力として使用します。 ・ HD30: SSPOモジュール SSPO_SPDIFOUT 信号として使用します。 ・ HD31: SSP1モジュール SSP1_SPDIFOUT 信号として使用します。	GPIO	GPIO0モジュール (ビット21 ~ 31) GPIO21 ~ GPIO31 (I/O)	
機能選択	説明															
機能1	PBDモジュール HD21 ~ HD31 (I/O) パラレルバス (デバイスモード) のデータバス HD21 ~ HD31 として使用します。															
機能2	EBIモジュール HD21 ~ HD31 (I/O) パラレルバス (ホストモード) 動作時に EBIモジュールのデータバス HD21 ~ HD31 として使用します。 EBIモジュールでSDMCモジュール、SMCモジュールのデータバスを調停します。															
機能3	ETHモジュール イーサネット MII I/F信号 (I/O) 各端子 ETHモジュールの以下の信号として使用します。 ・ HD21: データ出力 MII_TXD1 信号として使用します。 ・ HD22: データ出力 MII_TXD0 信号として使用します。 ・ HD23: 送信イネーブル MII_TXEN 信号として使用します。 ・ HD24: 受信エラー MII_RXERR 信号として使用します。 ・ HD25: 受信有効 MII_RXDV 信号として使用します。 ・ HD26: データ入力 MII_RXD0 として使用します。 ・ HD27: データ入力 MII_RXD1 として使用します。 ・ HD28: リンクアップ MII_LINKUP 入力として使用します。 ・ HD29: ウェイクオン LAN 信号 MII_WOL 入力として使用します。 ・ HD30: PHY 制御信号 MII_MDC 信号として使用します。 ・ HD31: PHY 制御信号 MII_MDIO 信号として使用します。															
機能4	SSP2/HDA/SSPO/SSP1モジュール 各信号 (I/O) 各端子以下の信号として使用します。 ・ HD21: SSP2モジュールの SSP2_FS 信号として使用します。 ・ HD22: SSP2モジュールの SSP2_TXD 信号として使用します。 システムセカンダリ SSCSSP_SETUPレジスタの設定により、SSP2_RXD 入力としても使用できます。 ・ HD23: SSP2モジュールの SSP2_SCLK 信号として使用します。 ・ HD24: SSP2モジュールの SSP2_RXD 信号として使用します。 システムセカンダリ SSCSSP_SETUPレジスタの設定により、SSP2_SSPMCLK 入力または出力としても使用できます。 ・ HD25: HDAモジュール ARSTX 出力として使用します。 ・ HD26: HDAモジュール ASYNC 出力として使用します。 ・ HD27: HDAモジュール ASDI 入出力として使用します。 ・ HD28: HDAモジュール ABCLK 出力として使用します。 ・ HD29: HDAモジュール ASDO 出力として使用します。 ・ HD30: SSPOモジュール SSPO_SPDIFOUT 信号として使用します。 ・ HD31: SSP1モジュール SSP1_SPDIFOUT 信号として使用します。															
GPIO	GPIO0モジュール (ビット21 ~ 31) GPIO21 ~ GPIO31 (I/O)															
178	MII_TXCLK ・ ALT_CLK1 ・ MII_TXCLK	I	<p>本端子を ETHモジュールのクロック入力として使用する場合は、端子グループ31を機能3に設定する必要があります。</p> <p> クロックについては、「4.2 クロック」(F4-4ページ) 参照。</p>													
179	MII_RXCLK ・ ALT_CLK0 ・ MII_RXCLK	I	<p>本端子を ETHモジュールの MII_RXCLK 入力として使用する場合は、端子グループ27を機能3に設定する必要があります。</p> <p> クロックについては、「4.2 クロック」(F4-4ページ) 参照。</p>													

ピン番号	端子名	I/O	説明								
182,183, 184,185, 186,187, 188,189, 190,195, 196,197, 198	DVO_D0 ~ DVO_D12 ・ DVO_D0 ~ DVO_D12 ・ VID_D0 ~ VID_D12 ・ GPIO64 ~ 76	I/O	<p>グループ2の設定により、端子機能を選択します。</p> <table border="1"> <thead> <tr> <th>機能選択</th> <th>説明</th> </tr> </thead> <tbody> <tr> <td>機能2</td> <td>VODモジュール DVO_D0 ~ DVO_D12 (O) デジタル映像出力の出力データ DVO_D0 ~ DVO_D12 です。  ビットアサインについては、「5.3 表示出力」(F5-30 ページ) 参照。</td> </tr> <tr> <td>機能3</td> <td>VIDモジュール VID_D0 ~ VID_D12 (I) デジタルビデオキャプチャの入力データ VID_D0 ~ VID_D12 です。  ビットアサインについては、「6.4 デジタルビデオ入力」(F6-14 ページ) 参照。</td> </tr> </tbody> </table> <p>GPIO GPIO2モジュール(ビット0 ~ 12) GPIO64 ~ GPIO76 (I/O)</p>	機能選択	説明	機能2	VODモジュール DVO_D0 ~ DVO_D12 (O) デジタル映像出力の出力データ DVO_D0 ~ DVO_D12 です。  ビットアサインについては、「5.3 表示出力」(F5-30 ページ) 参照。	機能3	VIDモジュール VID_D0 ~ VID_D12 (I) デジタルビデオキャプチャの入力データ VID_D0 ~ VID_D12 です。  ビットアサインについては、「6.4 デジタルビデオ入力」(F6-14 ページ) 参照。		
機能選択	説明										
機能2	VODモジュール DVO_D0 ~ DVO_D12 (O) デジタル映像出力の出力データ DVO_D0 ~ DVO_D12 です。  ビットアサインについては、「5.3 表示出力」(F5-30 ページ) 参照。										
機能3	VIDモジュール VID_D0 ~ VID_D12 (I) デジタルビデオキャプチャの入力データ VID_D0 ~ VID_D12 です。  ビットアサインについては、「6.4 デジタルビデオ入力」(F6-14 ページ) 参照。										
199	DVO_D13 ・ DOT_CLK1 ・ DVO_D13 ・ VID_D13 ・ GPIO77	I/O	<p>グループ3の設定により、端子機能を選択します。</p> <table border="1"> <thead> <tr> <th>機能選択</th> <th>説明</th> </tr> </thead> <tbody> <tr> <td>機能1</td> <td>DOT_CLK1 (I/O) デジタル映像出力/デジタルビデオキャプチャで使用するドットクロック入出力 DOT_CLK1 端子として使用します。 クロックの方向は SSCSSP_SETUP レジスタで設定します。  クロックについては、「4.2 クロック」(F4-4 ページ) 参照。</td> </tr> <tr> <td>機能2</td> <td>VODモジュール DVO_D13 (O) デジタル映像出力の出力データ DVO_D13 です。  ビットアサインについては、「5.3 表示出力」(F5-30 ページ) 参照。</td> </tr> <tr> <td>機能3</td> <td>VIDモジュール VID_D13 (I) デジタルビデオキャプチャの入力データ VID_D13 です。  ビットアサインについては、「6.4 デジタルビデオ入力」(F6-14 ページ) 参照。</td> </tr> </tbody> </table> <p>GPIO GPIO2モジュール(ビット13) GPIO77 (I/O)</p>	機能選択	説明	機能1	DOT_CLK1 (I/O) デジタル映像出力/デジタルビデオキャプチャで使用するドットクロック入出力 DOT_CLK1 端子として使用します。 クロックの方向は SSCSSP_SETUP レジスタで設定します。  クロックについては、「4.2 クロック」(F4-4 ページ) 参照。	機能2	VODモジュール DVO_D13 (O) デジタル映像出力の出力データ DVO_D13 です。  ビットアサインについては、「5.3 表示出力」(F5-30 ページ) 参照。	機能3	VIDモジュール VID_D13 (I) デジタルビデオキャプチャの入力データ VID_D13 です。  ビットアサインについては、「6.4 デジタルビデオ入力」(F6-14 ページ) 参照。
機能選択	説明										
機能1	DOT_CLK1 (I/O) デジタル映像出力/デジタルビデオキャプチャで使用するドットクロック入出力 DOT_CLK1 端子として使用します。 クロックの方向は SSCSSP_SETUP レジスタで設定します。  クロックについては、「4.2 クロック」(F4-4 ページ) 参照。										
機能2	VODモジュール DVO_D13 (O) デジタル映像出力の出力データ DVO_D13 です。  ビットアサインについては、「5.3 表示出力」(F5-30 ページ) 参照。										
機能3	VIDモジュール VID_D13 (I) デジタルビデオキャプチャの入力データ VID_D13 です。  ビットアサインについては、「6.4 デジタルビデオ入力」(F6-14 ページ) 参照。										
200,201, 202,203, 204,205, 206,207, 208,209	DVO_D14 ~ DVO_D23 ・ DVO_D14 ~ DVO_D23 ・ VID_D14 ~ VID_D23 ・ GPIO78 ~ GPIO87	I/O	<p>グループ4の設定により、端子機能を選択します。</p> <table border="1"> <thead> <tr> <th>機能選択</th> <th>説明</th> </tr> </thead> <tbody> <tr> <td>機能2</td> <td>VODモジュール DVO_D14 ~ DVO_D23 (O) デジタル映像出力の出力データ DVO_D14 ~ DVO_D23 です。  ビットアサインについては、「5.3 表示出力」(F5-30 ページ) 参照。</td> </tr> <tr> <td>機能3</td> <td>VIDモジュール VID_D14 ~ VID_D23 (I) デジタルビデオキャプチャの入力データ VID_D14 ~ VID_D23 です。  ビットアサインについては、「6.4 デジタルビデオ入力」(F6-14 ページ) 参照。</td> </tr> </tbody> </table> <p>GPIO GPIO2モジュール(ビット14 ~ 23) GPIO78 ~ GPIO87 (I/O)</p>	機能選択	説明	機能2	VODモジュール DVO_D14 ~ DVO_D23 (O) デジタル映像出力の出力データ DVO_D14 ~ DVO_D23 です。  ビットアサインについては、「5.3 表示出力」(F5-30 ページ) 参照。	機能3	VIDモジュール VID_D14 ~ VID_D23 (I) デジタルビデオキャプチャの入力データ VID_D14 ~ VID_D23 です。  ビットアサインについては、「6.4 デジタルビデオ入力」(F6-14 ページ) 参照。		
機能選択	説明										
機能2	VODモジュール DVO_D14 ~ DVO_D23 (O) デジタル映像出力の出力データ DVO_D14 ~ DVO_D23 です。  ビットアサインについては、「5.3 表示出力」(F5-30 ページ) 参照。										
機能3	VIDモジュール VID_D14 ~ VID_D23 (I) デジタルビデオキャプチャの入力データ VID_D14 ~ VID_D23 です。  ビットアサインについては、「6.4 デジタルビデオ入力」(F6-14 ページ) 参照。										

ピン番号	端子名	I/O	説明								
210	DVO_VSYNC ・ DVO_VSYNC ・ VID_VSYNC ・ GPIO88	I/O	グループ5の設定により、端子機能を選択します。 <table border="1"> <thead> <tr> <th>機能選択</th> <th>説明</th> </tr> </thead> <tbody> <tr> <td>機能2</td> <td>VODモジュール DVO_VSYNC (O) デジタル映像出力の出力データ DVO_VSYNCとして使用します。</td> </tr> <tr> <td>機能3</td> <td>VIDモジュール VID_VSYNC (I) デジタルビデオキャプチャのVID_VSYNCとして使用します。</td> </tr> <tr> <td>GPIO</td> <td>GPIO2モジュール (ビット24) 端子 GPIO88 (I/O)</td> </tr> </tbody> </table>	機能選択	説明	機能2	VODモジュール DVO_VSYNC (O) デジタル映像出力の出力データ DVO_VSYNCとして使用します。	機能3	VIDモジュール VID_VSYNC (I) デジタルビデオキャプチャのVID_VSYNCとして使用します。	GPIO	GPIO2モジュール (ビット24) 端子 GPIO88 (I/O)
機能選択	説明										
機能2	VODモジュール DVO_VSYNC (O) デジタル映像出力の出力データ DVO_VSYNCとして使用します。										
機能3	VIDモジュール VID_VSYNC (I) デジタルビデオキャプチャのVID_VSYNCとして使用します。										
GPIO	GPIO2モジュール (ビット24) 端子 GPIO88 (I/O)										
211	DVO_HSYNC ・ DVO_HSYNC ・ VID_HSYNC ・ GPIO89	I/O	グループ5の設定により、端子機能を選択します。 <table border="1"> <thead> <tr> <th>機能選択</th> <th>説明</th> </tr> </thead> <tbody> <tr> <td>機能2</td> <td>VODモジュール DVO_HSYNC (O) デジタル映像出力の出力データ DVO_HSYNCとして使用します。</td> </tr> <tr> <td>機能3</td> <td>VIDモジュール VID_HSYNC (I) デジタルビデオキャプチャのVID_HSYNCとして使用します。</td> </tr> <tr> <td>GPIO</td> <td>GPIO2モジュール (ビット25) GPIO89 (I/O)</td> </tr> </tbody> </table>	機能選択	説明	機能2	VODモジュール DVO_HSYNC (O) デジタル映像出力の出力データ DVO_HSYNCとして使用します。	機能3	VIDモジュール VID_HSYNC (I) デジタルビデオキャプチャのVID_HSYNCとして使用します。	GPIO	GPIO2モジュール (ビット25) GPIO89 (I/O)
機能選択	説明										
機能2	VODモジュール DVO_HSYNC (O) デジタル映像出力の出力データ DVO_HSYNCとして使用します。										
機能3	VIDモジュール VID_HSYNC (I) デジタルビデオキャプチャのVID_HSYNCとして使用します。										
GPIO	GPIO2モジュール (ビット25) GPIO89 (I/O)										
212	DVO_DE ・ DVO_DE ・ VID_DE ・ GPIO90	I/O	グループ5の設定により、端子機能を選択します。 <table border="1"> <thead> <tr> <th>機能選択</th> <th>説明</th> </tr> </thead> <tbody> <tr> <td>機能2</td> <td>VODモジュール DVO_DE (O) デジタル映像出力の出力データ DVO_DEとして使用します。</td> </tr> <tr> <td>機能3</td> <td>VIDモジュール VID_DE (I) デジタルビデオキャプチャのVID_DEとして使用します。</td> </tr> <tr> <td>GPIO</td> <td>GPIO2モジュール (ビット26) GPIO90 (I/O)</td> </tr> </tbody> </table>	機能選択	説明	機能2	VODモジュール DVO_DE (O) デジタル映像出力の出力データ DVO_DEとして使用します。	機能3	VIDモジュール VID_DE (I) デジタルビデオキャプチャのVID_DEとして使用します。	GPIO	GPIO2モジュール (ビット26) GPIO90 (I/O)
機能選択	説明										
機能2	VODモジュール DVO_DE (O) デジタル映像出力の出力データ DVO_DEとして使用します。										
機能3	VIDモジュール VID_DE (I) デジタルビデオキャプチャのVID_DEとして使用します。										
GPIO	GPIO2モジュール (ビット26) GPIO90 (I/O)										
213	DVO_FIELD ・ DVO_FIELD ・ VID_FIELD ・ GPIO91	I/O	グループ5の設定により、端子機能を選択します。 <table border="1"> <thead> <tr> <th>機能選択</th> <th>説明</th> </tr> </thead> <tbody> <tr> <td>機能2</td> <td>VODモジュール DVO_FIELD (O) デジタル映像出力の出力データ DVO_FIELDとして使用します。</td> </tr> <tr> <td>機能3</td> <td>VIDモジュール VID_FIELD (I) デジタルビデオキャプチャのVID_FIELDとして使用します。</td> </tr> <tr> <td>GPIO</td> <td>GPIO2モジュール (ビット27) GPIO91 (I/O)</td> </tr> </tbody> </table>	機能選択	説明	機能2	VODモジュール DVO_FIELD (O) デジタル映像出力の出力データ DVO_FIELDとして使用します。	機能3	VIDモジュール VID_FIELD (I) デジタルビデオキャプチャのVID_FIELDとして使用します。	GPIO	GPIO2モジュール (ビット27) GPIO91 (I/O)
機能選択	説明										
機能2	VODモジュール DVO_FIELD (O) デジタル映像出力の出力データ DVO_FIELDとして使用します。										
機能3	VIDモジュール VID_FIELD (I) デジタルビデオキャプチャのVID_FIELDとして使用します。										
GPIO	GPIO2モジュール (ビット27) GPIO91 (I/O)										
214	DVO_CDE ・ DVO_CDE ・ GPIO92	I/O	グループ5の設定により、端子機能を選択します。 <table border="1"> <thead> <tr> <th>機能選択</th> <th>説明</th> </tr> </thead> <tbody> <tr> <td>機能2</td> <td>VODモジュール DVO_CDE (O) デジタル映像出力の出力データ DVO_CDEとして使用します。</td> </tr> <tr> <td>GPIO</td> <td>GPIO2モジュール (ビット28) GPIO92 (I/O)</td> </tr> </tbody> </table>	機能選択	説明	機能2	VODモジュール DVO_CDE (O) デジタル映像出力の出力データ DVO_CDEとして使用します。	GPIO	GPIO2モジュール (ビット28) GPIO92 (I/O)		
機能選択	説明										
機能2	VODモジュール DVO_CDE (O) デジタル映像出力の出力データ DVO_CDEとして使用します。										
GPIO	GPIO2モジュール (ビット28) GPIO92 (I/O)										
215	DVO_CLK ・ DOT_CLKO	I/O	デジタル映像出力/デジタルビデオキャプチャで使用するドットクロック入出力 DOT_CLKO 端子として使用します。 クロックの方向は SSCDSP_SETUP レジスタで設定します。  クロックについては、「4.2 クロック」(F4-4ページ) 参照。								

内蔵 DRAM 用端子

ピン番号	端子名	I/O	説明
28	DDR_VREFCA	—	内蔵 DRAM 用基準電圧 0.9V を印加してください。  内蔵 DRAM 用基準電源については、「15.2 推奨動作条件」(F15-3 ページ) の「DDR 基準電圧 (DDR_VREFCA 端子)」参照。
29	DDR_ZQ	—	内蔵 DRAM 用基準抵抗を接続します。 (240 Ω 1% の抵抗を経由してグラウンドに接続)
30	DDR_RDRVN	—	DDR コントローラ用基準抵抗 (240 Ω 1% の抵抗を経由して 1.8V に接続)
31	DDR_RDRVN	—	DDR コントローラ用基準抵抗 (240 Ω 1% の抵抗を経由してグラウンドに接続)

LVDS トランスミッタ用端子

ピン番号	端子名	I/O	説明
226	FPD1_TX3N	0	LVDS1 出力用データ 3 (−) 出力
227	FPD1_TX3P	0	LVDS1 出力用データ 3 (+) 出力
228	FPD1_TX2N	0	LVDS1 出力用データ 2 (−) 出力
229	FPD1_TX2P	0	LVDS1 出力用データ 2 (+) 出力
231	FPD1_TXRPI	—	LVDS1 基準抵抗を接続します。 (18k Ω 1% の抵抗を経由してグラウンドに接続)
233	FPD1_TXCN	0	LVDS1 出力用クロック (−) 出力
234	FPD1_TXCP	0	LVDS1 出力用クロック (+) 出力
235	FPD1_TX1N	0	LVDS1 出力用データ 1 (−) 出力
236	FPD1_TX1P	0	LVDS1 出力用データ 1 (+) 出力
237	FPD1_TX0N	0	LVDS1 出力用データ 0 (−) 出力
238	FPD1_TX0P	0	LVDS1 出力用データ 0 (+) 出力
241	FPD0_TX3N	0	LVDS0 出力用データ 3 (−) 出力
242	FPD0_TX3P	0	LVDS0 出力用データ 3 (+) 出力
243	FPD0_TX2N	0	LVDS0 出力用データ 2 (−) 出力
244	FPD0_TX2P	0	LVDS0 出力用データ 2 (+) 出力
246	FPD0_TXRPI	—	LVDS0 基準抵抗を接続します。 (18k Ω 1% の抵抗を経由してグラウンドに接続)
248	FPD0_TXCN	0	LVDS0 出力用クロック (−) 出力
249	FPD0_TXCP	0	LVDS0 出力用クロック (+) 出力
250	FPD0_TX1N	0	LVDS0 出力用データ 1 (−) 出力
251	FPD0_TX1P	0	LVDS0 出力用データ 1 (+) 出力
252	FPD0_TX0N	0	LVDS0 出力用データ 0 (−) 出力
253	FPD0_TX0P	0	LVDS0 出力用データ 0 (+) 出力

コンポジットビデオ入力用端子

ピン番号	端子名	I/O	説明
98	CVIN0	I	アナログビデオ入力CH0 コンポジットビデオ入力端子
95	CVIN1	I	アナログビデオ入力CH1 コンポジットビデオ入力端子
93	CVIN2	I	アナログビデオ入力CH2 コンポジットビデオ入力端子
90	CVIN3	I	アナログビデオ入力CH3 コンポジットビデオ入力端子
88	CVIN_REXT	—	ビデオ ADC 用基準抵抗を接続します。 (10k Ω 1%の抵抗を経由してグラウンドに接続)

USB 用端子

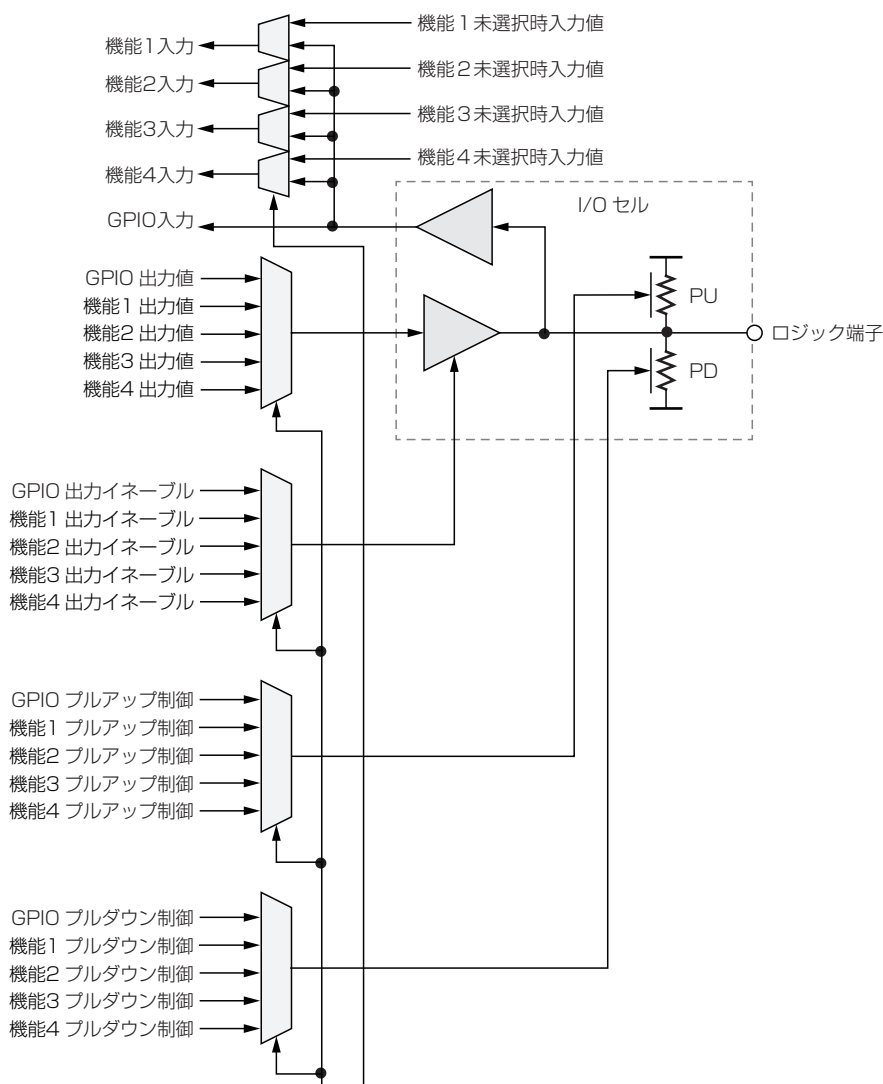
ピン番号	端子名	I/O	説明
221	USB_DM	I/O	USB データ端子 (—)
222	USB_DP	I/O	USB データ端子 (+)
225	USB_RREF	—	USB 用基準抵抗を接続します。(12k Ω 1%の抵抗を経由してグラウンドに接続)

2.4 回路構成

AG903の入出力端子と回路構成について説明します。

ロジック端子の回路構成

AG903では、多くの機能を内蔵するため、いくつかの機能を選択する仕組みを持っています。ロジック端子の基本的な回路構成を以下に示します。



- ・ ブートモードによりリセット時に選択される機能およびGPIOの選択内容が決まります。
- ・ `SSCPIN_FUNC0/1` レジスタを使用し、グループ単位で端子機能を選択します。
- ・ `SSCPIN_GPIO_ENABLEn` レジスタを使用し、端子単位でGPIO機能を選択します。

ロジック端子の出力に関する真理値表を示します。

GPIO Enable	FUNC	ロジック端子出力	プルアップ/プルダウン制御
1b	don't care	GPIO 出力	GPIO の制御、端子設定の論理和
0b	00b	機能 1 出力	機能 1 の制御、端子設定の論理和
0b	01b	機能 2 出力	機能 2 の制御、端子設定の論理和
0b	10b	機能 3 出力	機能 3 の制御、端子設定の論理和
0b	11b	機能 4 出力	機能 4 の制御、端子設定の論理和

・ GPIO Enable: `SSCPIN_GPIO_ENABLE0` ~ 3 レジスタの該当ビット

・ FUNC: `SSCPIN_FUNC0/1` レジスタの該当ビット

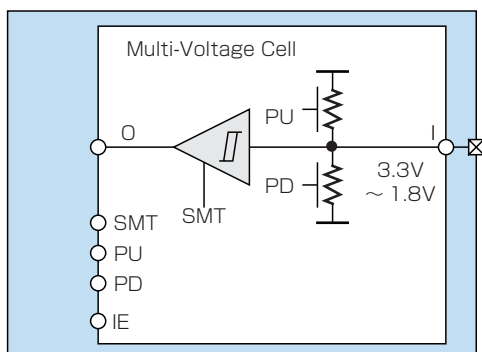
- ・ 各機能の入力は当該機能を選択した場合のみ、端子からの入力 that 反映されます。選択されていない機能の入力は常にインアクティブとなります。
- ・ GPIO の入力は GPIO を使用するしないにかかわらず、常に端子からの入力 that 反映されます。

I/Oセルの構成

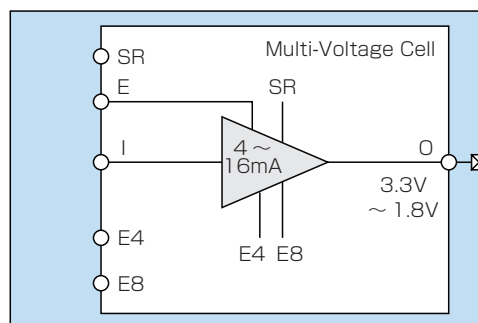
AG903ではロジック端子用のI/Oセルとして、A～Eの5種類のI/Oセルを使用しています。

I/O 種別	機能	出力能力		使用数	備考
		3.3V	1.8V		
A	入力バッファ	—	—	4	常にプルダウン
B	入力バッファ	—	—	8	
C	出力バッファ	4～16mA	1.8～7.2mA	1	
D	双方向バッファ	4～16mA	1.8～7.2mA	109	
E	双方向高速バッファ	4～16mA	2.1～8.4mA	30	170MHz対応I/Oセル

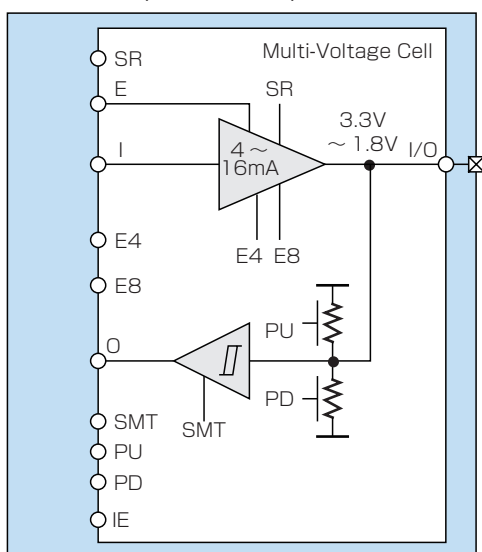
■入力専用端子 (I/O 種別 A、B)



■出力専用端子 (I/O 種別 C)



■入出力端子 (I/O 種別 D、E)



内部ポート	機能	I/O 種別
E	出カインェブル	C、D、E
E8、E4	出力駆動能力設定	C、D、E
SR	出力スルーレート設定	C、D
SMT	入カシュミット機能設定	A、B、D、E
PU	プルアップ (75kΩ) 設定	A、B、D、E
PD	プルダウン (75kΩ) 設定	A、B、D、E
IE	入カインェブル・レベルキープ設定	A、B、D、E



IE/PU/PDビットの組み合わせにより、レベルキープ動作を設定できます。
ビットの設定と動作については端子処理設定データレジスタ SSCPIN_SETUP_DATA
(R1-19ページ) 参照

2.5 アナログ回路未使用時の端子処理

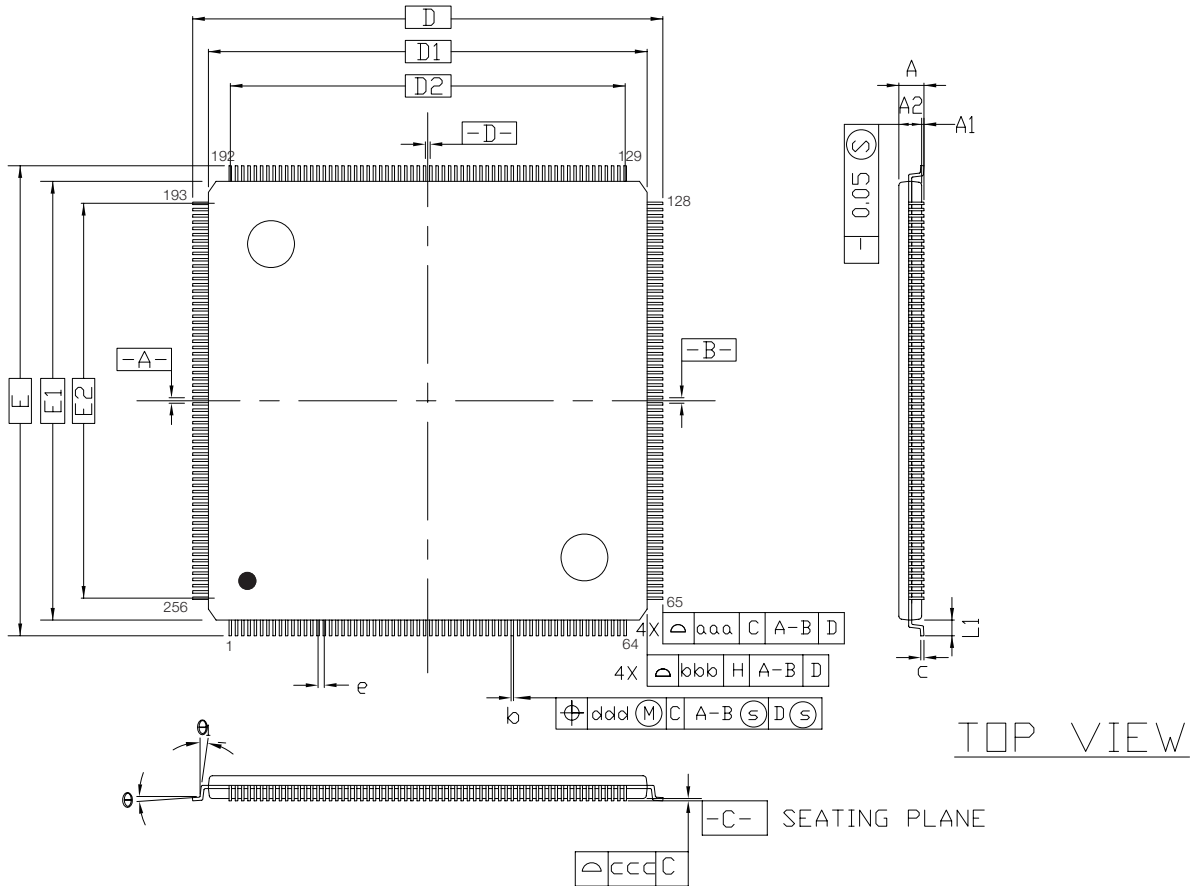
デバイスの安定動作、信頼性を確保するため、本LSIのアナログ回路を使用しない場合も、正しい端子処理を行う必要があります。以下の表に従って適宜端子処理を行ってください。

種類	端子名	処理方法	条件
電源端子	すべて	すべての電源端子に対して電源供給すること	
クロック端子	XIN	発振子未使用時はオープンとすること	
内蔵DRAM	DDR_VREFCA DDR_ZQ DDR_RDRVN DDR_RDRVP	未使用時も規定通りの端子処理を行うこと	
LVDS トランスミッタ	FPD0/1_TX0/1/2/3P/N FPD0/1_TXCP/N	未使用時オープン可	
	FPD0/1_TXRPI	未使用時オープン可 または規定の抵抗を接続	チャンネルごとに独立
コンポジット ビデオ入力	CVIN0 CVIN1 CVIN2 CVIN3	全チャンネル未使用時：オープンまたはGNDに接続 一部チャンネル未使用時：GNDに接続	オープン時、ADC をスタンバイ保持 すること
	CVIN_REXT	全チャンネル未使用時：オープンまたは規定の抵抗を接続 一部チャンネル未使用時：規定の抵抗を接続	
USB	USB_DM USB_DP	オープン	サスペンドモード を保持すること
	USB_RREF	オープンまたは規定の抵抗を接続	



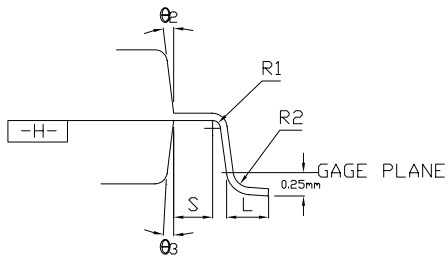
3章 パッケージ

3.1 外形図



TOP VIEW

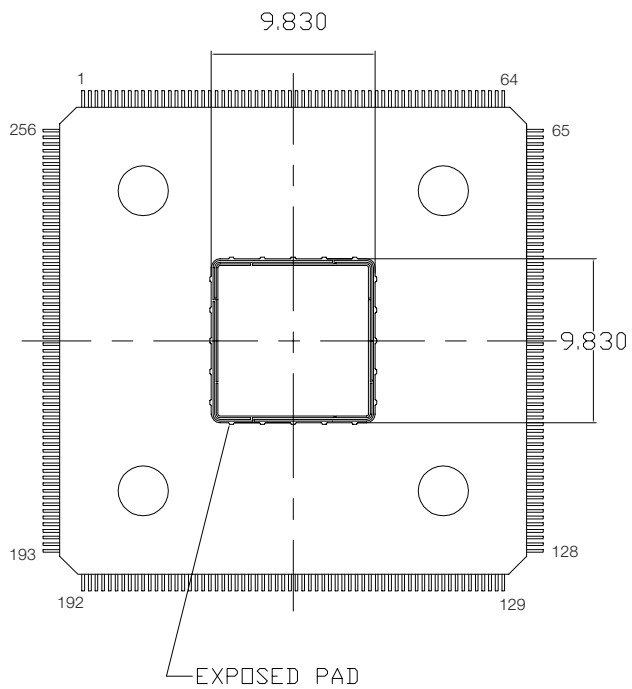
CONTROL DIMENSIONS ARE IN MILLIMETERS.



SYMBOL	256L		
	MILLIMETER		
	MIN.	NOM.	MAX.
b	0.130	0.160	0.230
e	0.400 BSC.		
D2	25.200		
E2	25.200		
TOLERANCES OF FORM AND POSITION			
aaa	0.200		
bbb	0.200		
ccc	0.080		
ddd	0.070		

SYMBOL	MILLIMETER		
	MIN.	NOM.	MAX.
A	---	---	1.600
A1	0.050	---	0.150
A2	1.350	1.400	1.450
D	30.000 REF.		
D1	28.000 REF.		
E	30.000 REF.		
E1	28.000 REF.		
R2	0.080	---	0.200
R1	0.080	---	---
θ	0°	3.5°	7°
θ_1	0°	---	---
θ_2	11°	12°	13°
θ_3	11°	12°	13°
c	0.090	---	0.200
L	0.450	0.600	0.750
L ₁	1.000 REF.		
S	0.200	---	---

PKG BOTTOM SIDE



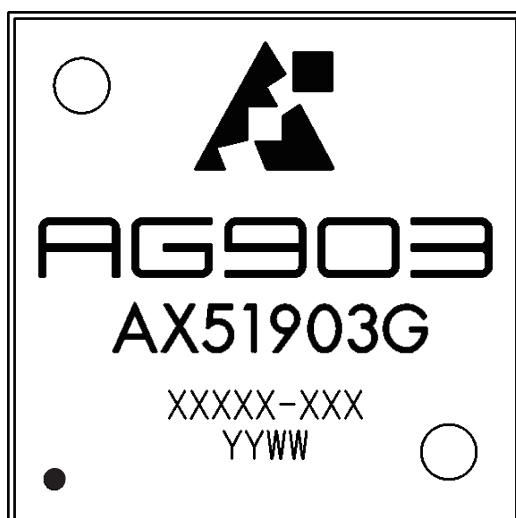
1. DIMENSIONS D1 AND E1 DO NOT INCLUDE MOLD PROTRUSION.
2. DIMENSION b DOES NOT INCLUDE DAMBAR PROTRUSION. ALLOWABLE DAMBAR PROTRUSION SHALL NOT CAUSE THE LEAD WIDTH TO EXCEED THE MAXIMUM b DIMENSION BY MORE THAN 0.08mm.
DAMBAR CAN NOT BE LOCATED ON THE LOWER RADIUS OR THE FOOT. THE MINIMUM SPACE BETWEEN PROTRUSION AND AN ADJACENT LEAD SHALL NOT BE LESS THAN 0.07mm.
3. THE TOP PACKAGE BODY SIZE MAY BE SMALLER THAN THE BOTTOM PACKAGE BODY SIZE.

3.2 捺印仕様

AX51903 捺印仕様



AX51903G 捺印仕様





4 章 電気的特性

AG903の電気的特性を以下に示します。

4.1 絶対最大定格

項目	記号	最小	最大	単位	対象電源端子
ロジックコア電源電圧	VCKK	-0.5	1.4	V	VCKK
ロジック端子用電源電圧	VCC3IO	-0.5	4.6	V	VCCIO1、VCCIO2
DDRコントローラ用電源電圧	VCCDDRIO *1	-0.5	2.3	V	VCCDDRIO
	VCCDDRCD *1				VCCDDRCK、VCCDDRQ
DDRコントローラPLL用電源電圧	VCCDDRPLL *1	-0.5	1.4	V	VCCA11DDRPLL
内蔵DRAM電源電圧	VCCD	-0.5	2.3	V	VCCDRAM
発振セル用電源電圧	VCCA33OSC	-0.5	4.6	V	VCCA33OSC
内蔵PLL1、2、3用電源電圧	VCCD11PLL123	-0.5	1.4	V	VCCD11PLL123
内蔵PLL0用電源電圧	VCCA11PLL0				VCCA11PLL0
アナログビデオ入力用PLL電源電圧	VCCD11PLLV	-0.5	1.4	V	VCCD11PLLV
	VCCD33PLLV	-0.5	4.6	V	VCCD33PLLV
	VCCA33PLLV				VCCA33PLLV
アナログビデオ入力用電源電圧	VCCA18CVIN	-0.5	2.3	V	VCCA18CVIN01/23
USB2.0用電源電圧	VCCA33USBHS	-0.5	4.6	V	VCCA33USBHS
USB2.0用PLL電源電圧	VCCA33USBPLL				VCCA33USBPLL
LVDSトランスミッタ用電源電圧	VCCA33FPD	-0.5	4.6	V	VCCA33FPD0/1
	VCCA11FPD	-0.5	2.3	V	VCCA11FPD0/1
ロジック端子入力電圧	VIN3	-0.5	4.6	V	-
ロジック端子DC入力電流	IIN	-50	50	mA	-
ロジック端子出力短絡電流	IOUT				
保存温度範囲	TSTG	-50	150	°C	-
動作時ジャンクション温度	Tj	-40	125		

*1 VCCDDRIO、VCCDDRCD、VCCDDRPLLが500mVを下回るときは、DDR_VREFCA端子電圧は300mV以下にしてください。

4.2 推奨動作条件

項目	記号	最小	標準	最大	単位
ロジックコア電源電圧	VCKK	1.15 - 5%	1.15	1.15 + 5%	V
ロジック端子用電源電圧 (3.3V 動作時)	VCC3IO	3.3 - 5%	3.3	3.3 + 5%	V
ロジック端子用電源電圧 (1.8V 動作時)		1.8 - 5%	1.8	1.8 + 5%	V
DDR コントローラ用電源電圧	VCCDDRIO	1.8 - 5%	1.8	1.8 + 5%	V
	VCCDDRCD				
DDR コントローラ PLL 用電源電圧	VCCDDRPLL	1.15 - 5%	1.15	1.15 + 5%	V
DDR 基準電圧 (DDR_VREFCA 端子)	VREF *1	$0.49 \times VCCD$	$0.50 \times VCCD$	$0.51 \times VCCD$	V
内蔵 DRAM 電源電圧	VCCD	1.8 - 5%	1.8	1.8 + 5%	V
発振セル用電源電圧	VCCA33OSC	3.3 - 5%	3.3	3.3 + 5%	V
内蔵 PLL1、2、3 用電源電圧	VCCD11PLL123	1.15 - 5%	1.15	1.15 + 5%	V
内蔵 PLL0 用電源電圧	VCCA11PLL0				
アナログビデオ入力用 PLL 電源電圧	VCCD11PLLV	1.15 - 5%	1.15	1.15 + 5%	V
	VCCD33PLLV	3.3 - 5%	3.3	3.3 + 5%	V
	VCCA33PLLV				
アナログビデオ入力用電源電圧	VCCA18CVIN	1.8 - 5%	1.8	1.8 + 5%	V
USB2.0 用電源電圧	VCCA33USBHS	3.3 - 5%	3.3	3.3 + 5%	V
USB2.0 用 PLL 電源電圧	VCCA33USBPLL				
LVDS トランスミッタ用電源電圧	VCCA33FPD	3.3 - 5%	3.3	3.3 + 5%	V
	VCCA11FPD	1.15 - 5%	1.15	1.15 + 5%	V
周囲温度	Ta *2	0 (AX51903) -40 (AX51903G)	25	70	°C

*1 AC ノイズ (Peak-to-Peak) は ± 2% を超えないようにしてください。

*2 絶対最大定格で規定する T_j の範囲を超えないようにしてください。

ジャンクション温度により、内蔵 DRAM のリフレッシュレートのスペックが変わります。

・ $85^\circ\text{C} < T_j \leq 95^\circ\text{C}$ の場合：リフレッシュコマンドの周期は 32ms 以下 ($t_{REFI}=3.9 \mu\text{s}$)

・ $95^\circ\text{C} < T_j \leq 125^\circ\text{C}$ の場合：リフレッシュコマンドの周期は 16ms 以下 ($t_{REFI}=1.95 \mu\text{s}$)

4.3 消費電流

条件：推奨動作条件

項目	記号	最小	標準	最大	単位
消費電流 (1.15V 系)	IDD11	—	—	3200	mA
消費電流 (1.8V 系)	IDD18			630	
消費電流 (3.3V 系)	IDD33			360	
消費電力 (全体)	PTOTAL	—	—	6.3	W

4.4 電源投入シーケンス

AG903では電源投入順番は規定しません。しかし、以下の手順で電源投入を行うことで、電源投入時の突入電流を最小化できます。

- ・ VCCKの電源投入→VCCIO1、VCCIO2、およびその他の電源投入

4.5 DC 特性

I/O 電圧 3.3V 動作時のロジック端子 DC 特性

条件：推奨動作条件

項目	記号	条件	最小	標準	最大	単位
Low レベル入力電圧	Vil	3.3V LVTTTL	–	–	0.8	V
High レベル入力電圧	Vih		2.0	–	–	
シュミットトリガしきい値電圧 (High → Low)	Vt–	3.3V LVTTTL	0.8	1.1	–	
シュミットトリガしきい値電圧 (Low → High)	Vt+		–	1.6	2.0	
Low レベル出力電圧	Vol	Iol = 2mA ~ 16mA	–	–	0.4	
High レベル出力電圧	Voh	Ioh = 2mA ~ 16mA	2.4	–	–	
入力プルアップ抵抗	Rpu	PU = High, PD = Low	40	75	190	kΩ
入力プルダウン抵抗	Rpd	PU = Low, PD = High				

I/O 電圧 1.8V 動作時のロジック端子 DC 特性

条件：推奨動作条件

項目	記号	条件	最小	標準	最大	単位
Low レベル入力電圧	Vil	1.8V LVTTTL	–	–	0.3 × VCCIO	V
High レベル入力電圧	Vih		0.7 × VCCIO	–	–	
シュミットトリガしきい値電圧 (High → Low)	Vt–	1.8V LVTTTL	0.3 × VCCIO	0.6	–	
シュミットトリガしきい値電圧 (Low → High)	Vt+		–	1.0	0.7 × VCCIO	
Low レベル出力電圧	Vol	Iol = 0.9mA ~ 7.2mA	–	–	0.4	
High レベル出力電圧	Voh	Ioh = 0.9mA ~ 7.2mA	0.75 × VCCIO	–	–	
入力プルアップ抵抗	Rpu	PU = High, PD = Low	60	142	400	kΩ
入力プルダウン抵抗	Rpd	PU = Low, PD = High				

入力リーク電流および入力セル容量

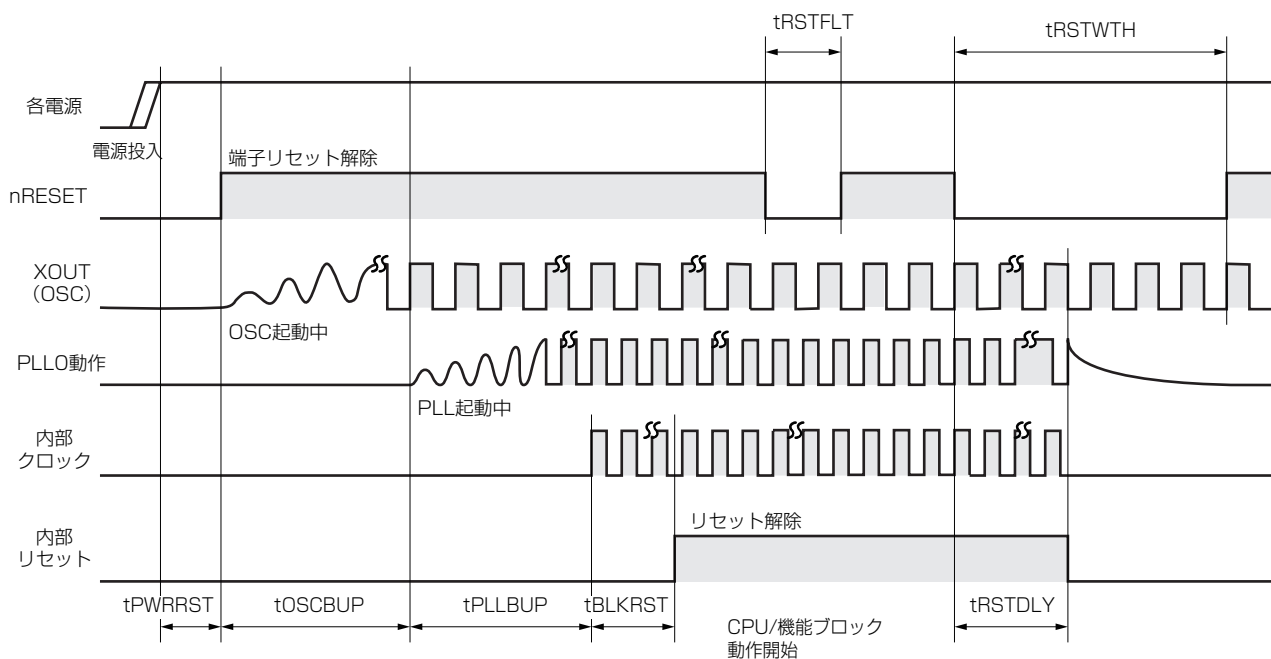
条件：推奨動作条件

項目	記号	条件	標準	単位
入力リーク電流 (ロジック端子)	IIN	Vin = VCCIO1 or 2、または 0V	< ±1	μA
入力容量	CIN	–	2.1	pF

4.6 AC 特性

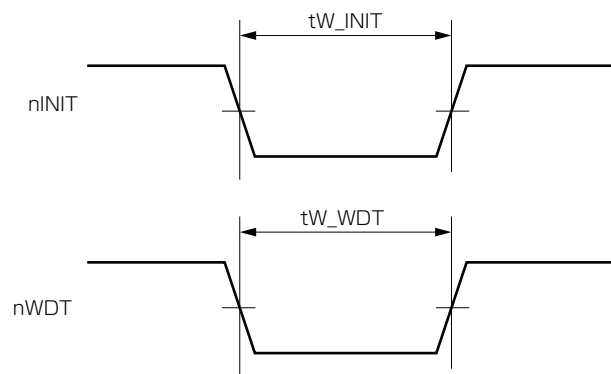
特記事項がない場合「外部負荷 10pF」、「I/O 出力能力 8mA」で算出しています。

クロック



項目		記号	最小	標準	最大	単位	備考
起動シーケンス	電源投入時リセット保持時間	tPWRRST	100	—	—	μs	電源投入時 Low レベルを保持してください
	OSC 起動安定時間	tOSCBUP	—	3.4	10	ms	27MHz 水晶使用時 /52244 OSC クロック
	PLL 起動安定時間	tPLLBUP	—	163	200	μs	27MHz 水晶使用時 /4096 OSC クロック
	内部回路リセット解除時間	tBLKRST	—	82	100	μs	27MHz 水晶使用時 /2048 OSC クロック
端子リセット	端子リセットノイズフィルタ時間	tRSTFLT	—	—	82	μs	27MHz 水晶使用時 /2048 OSC クロック
	端子リセットパルス幅	tRSTWTH	150	—	—	μs	27MHz 水晶使用時 /3072 OSC クロック
	端子リセット応答遅延時間	tRSTDLY	—	205	250	μs	27MHz 水晶使用時 /5120 OSC クロック
クロック (XIN/XOUT 端子)	OSC クロック周波数	fOSC XOUT	—	24/25/27 /30/48/50	—	MHz	
	デューティ比		30	—	70	%	
	周波数精度		—	—	50	ppm	
	外部入力時サイクルジッター	jOSC XOUT	—	—	100	ps	
クロック (ALT_CLKO/I 端子)	ALT クロック PLL 入力周波数	fALTCLKIN	5	—	110	MHz	
	デューティ比		30	—	70	%	
	周波数精度		—	—	150	ppm	
	ALT クロック PLL 出力周波数	fALTCLKOUT	20	—	300	MHz	

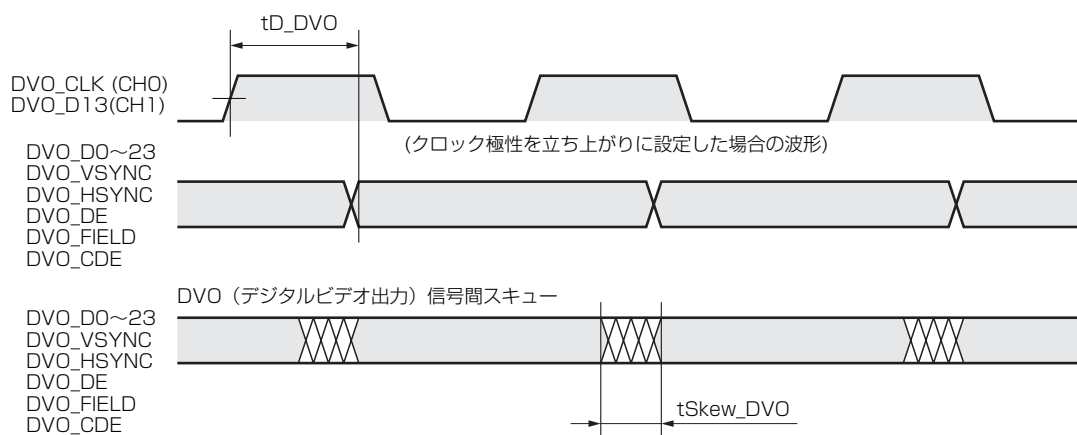
リセット



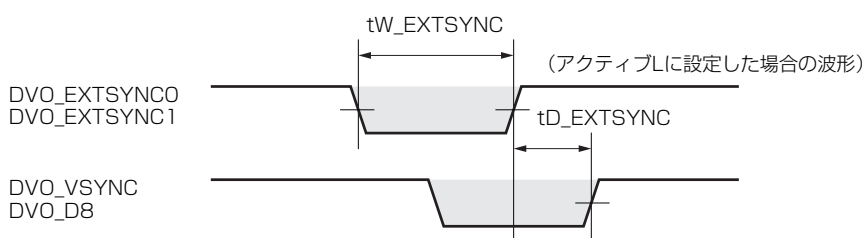
項目		記号	最小	標準	最大	単位	備考
INIT入力	nINIT 最低パルス幅	tW_INIT	200	—	—	ns	24MHz 水晶使用時/40SC クロック
WDT入力	nWDT 最低パルス幅	tW_WDT	200	—	—	ns	24MHz 水晶使用時/40SC クロック

表示 (CMOS)

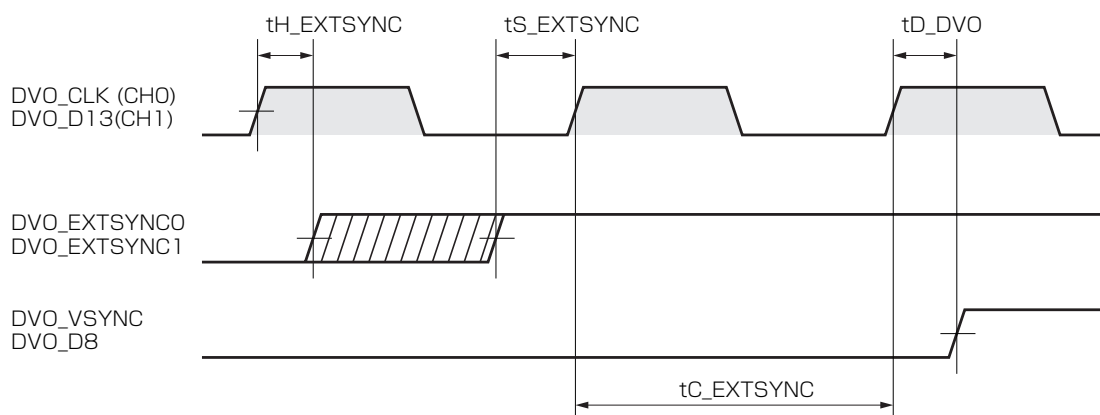
■ DVO (デジタルビデオ出力) タイミング



■ DVO (デジタルビデオ出力) 外部同期入カ-非同期設定時



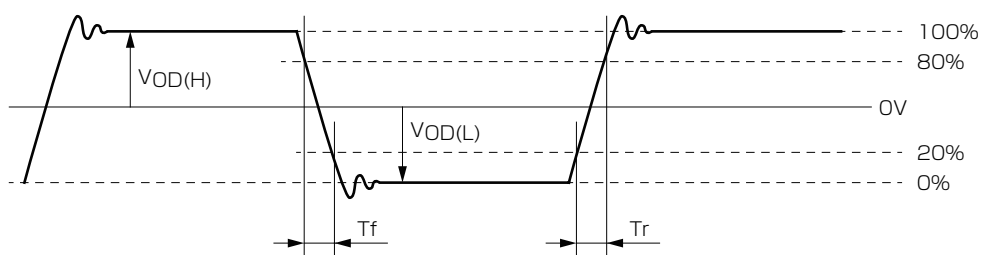
■ DVO (デジタルビデオ出力) 外部同期入カ-同期設定時



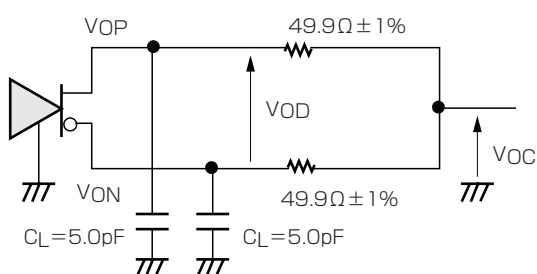
項目		記号	最小	標準	最大	単位	備考
ドットクロック (出力)	周波数	fDVODCLKO	4	—	170	MHz	出力先端子 (CH0 : DVD_CLK 端子、 CH1 : DVO_D13 端子)
	デューティ比	dutyDVODCLKO	45	—	55	%	内蔵PLL 使用時
	サイクルジッタ (p-p)	jDVODCLK	—	—	± 552.5	ps	PLL 使用時 : ~ 40MHz
			—	—	± 422.5	ps	PLL 使用時 : 40 ~ 75MHz
			—	—	± 260	ps	PLL 使用時 : 75 ~ 150MHz
—			—	± 130	ps	PLL 使用時 : 150 ~ 170MHz	
ドットクロック (入力)	周波数	fDVODCLKI	4	—	170	MHz	出力先端子 (CH0 : DVD_CLK 端子、 CH1 : DVO_D13 端子)
	デューティ比	dutyDVODCLKI	30	—	70	%	
クロックデータ 遅延	送信側出力遅延	tD_DVO	0	—	1.2	ns	クロック出力時
			6	—	12.8	ns	クロック入力時
スキュー	出力データスキュー	tSkew_DVO	—	—	1.2	ns	クロック出力時、入力時ともに
外部同期入力 (非同期設定時)	入力パルス幅	tW_EXTSYNC	16	—	—	ns	3システムクロック周期以上
	入力遅延時間	tD_EXTSYNC	9 × SYSCLK + 3 × DCLK + 6	—	12 × SYSCLK + 10 × DCLK + 12.8	ns	SYSCLK : システムクロック 周期 (5 ~ 5.12ns) DCLK : ドットクロック周期
外部同期入力 (同期設定時)	入力セットアップ	tS_EXTSYNC	8	—	—	ns	クロック出力時
			-1.7	—	—	ns	クロック入力時
	入力ホールド	tH_EXTSYNC	-4	—	—	ns	クロック出力時
			6.2	—	—	ns	クロック入力時
	入力遅延時間	tC_EXTSYNC	—	1	—	DCLK	DCLK : ドットクロック周期

表示 (LVDS)

■立ち上がり/立ち下がり時間



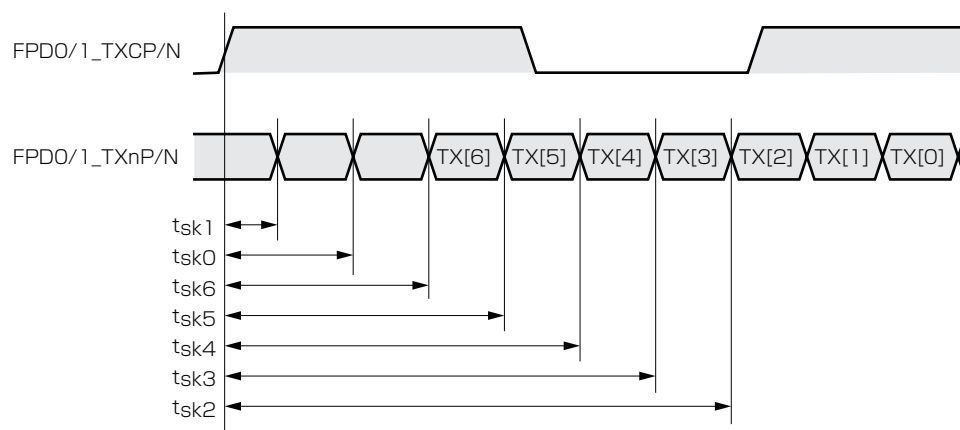
■出力特性測定条件



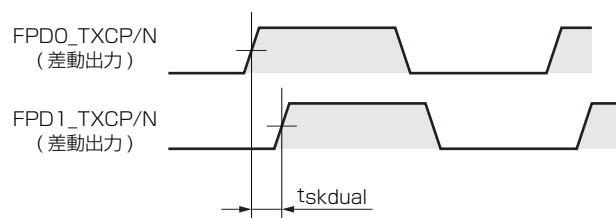
項目	記号	最小	標準	最大	単位	備考
差動出力電圧	VOD	250	350	450	mV	$R_L = 100 \Omega$, $C_L = 5.0\text{pF}$
反転時 VOD 変動電圧	ΔVOD	—	—	50	mV	$R_L = 100 \Omega$, $C_L = 5.0\text{pF}$
コモンモード電圧	VOC	1.125	1.25	1.375	V	$R_L = 100 \Omega$, $C_L = 5.0\text{pF}$
反転時 VOC 変動電圧	ΔVOC	—	—	50	mV	$R_L = 100 \Omega$, $C_L = 5.0\text{pF}$
出力短絡時電流	I _{OS}	—	—	± 24	mA	$V_{OUT} = 0V$, $R_L = 100 \Omega$
出力リーク電流	I _{OZ}	—	—	± 10	uA	$V_{OUT} = 0V \sim V_{CC}$, パワーダウン時
出力立ち上がり/立ち下がり時間	Tr/Tf	0.26	—	$0.3 \times t_{ui}$	ns	$C_L = 5.0\text{pF}$, VOD 20% ~ 80% 遷移時間

* $t_{ui} : T/7$ (T : ドットクロック周期 [ns])

■チャンネル内スキュー



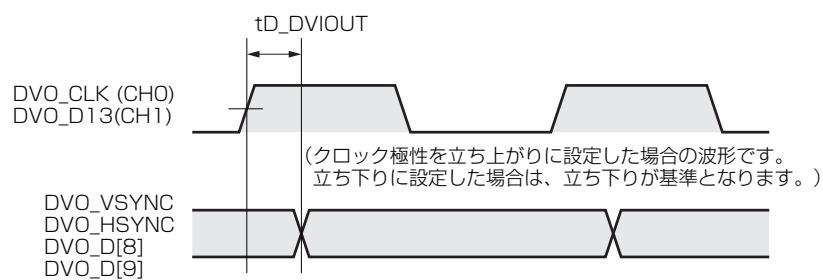
■チャンネル間スキュー



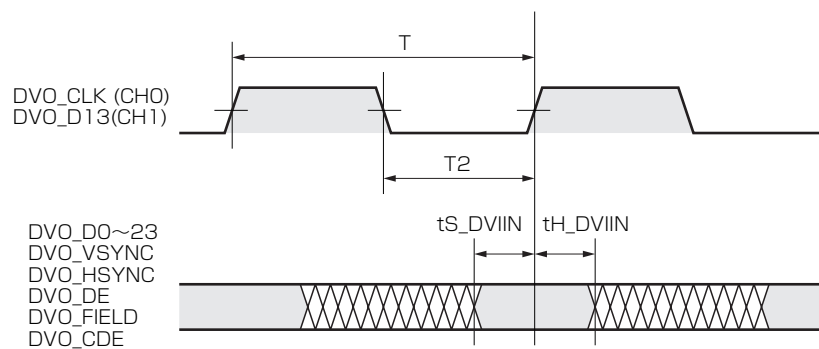
項目	記号	最小	標準	最大	単位	備考
ドットクロック周期	T	11.75	—	80	ns	12.5 ~ 85MHz
スキュー基準値	tsk	0	—	0.2	ns	$R_L = 100\ \Omega$ 、 $C_L = 5.0\text{pF}$ 、 $85\text{MHz} \leq T$ 時
		0	—	$0.017 \times T$	ns	$R_L = 100\ \Omega$ 、 $C_L = 5.0\text{pF}$ 、 $42.5\text{MHz} \leq T \leq 85\text{MHz}$ 時
		0	—	0.4	ns	$R_L = 100\ \Omega$ 、 $C_L = 5.0\text{pF}$ 、 $T \leq 42.5\text{MHz}$ 時
クロック-データ間スキュー 1	tsk1	$0 \times T/7 - tsk$	$0 \times T/7$	$0 \times T/7 + tsk$	ns	$R_L = 100\ \Omega$ 、 $C_L = 5.0\text{pF}$
クロック-データ間スキュー 0	tsk0	$1 \times T/7 - tsk$	$1 \times T/7$	$1 \times T/7 + tsk$	ns	$R_L = 100\ \Omega$ 、 $C_L = 5.0\text{pF}$
クロック-データ間スキュー 6	tsk6	$2 \times T/7 - tsk$	$2 \times T/7$	$2 \times T/7 + tsk$	ns	$R_L = 100\ \Omega$ 、 $C_L = 5.0\text{pF}$
クロック-データ間スキュー 5	tsk5	$3 \times T/7 - tsk$	$3 \times T/7$	$3 \times T/7 + tsk$	ns	$R_L = 100\ \Omega$ 、 $C_L = 5.0\text{pF}$
クロック-データ間スキュー 4	tsk4	$4 \times T/7 - tsk$	$4 \times T/7$	$4 \times T/7 + tsk$	ns	$R_L = 100\ \Omega$ 、 $C_L = 5.0\text{pF}$
クロック-データ間スキュー 3	tsk3	$5 \times T/7 - tsk$	$5 \times T/7$	$5 \times T/7 + tsk$	ns	$R_L = 100\ \Omega$ 、 $C_L = 5.0\text{pF}$
クロック-データ間スキュー 2	tsk2	$6 \times T/7 - tsk$	$6 \times T/7$	$6 \times T/7 + tsk$	ns	$R_L = 100\ \Omega$ 、 $C_L = 5.0\text{pF}$
チャンネル間スキュー	tskdual	$-T/7$	—	$T/7$	ns	$R_L = 100\ \Omega$ 、 $C_L = 5.0\text{pF}$

キャプチャ

■ DVI (デジタルビデオ入力) 同期信号出力タイミング



■ DVI (デジタルビデオ入力) 信号入力タイミング

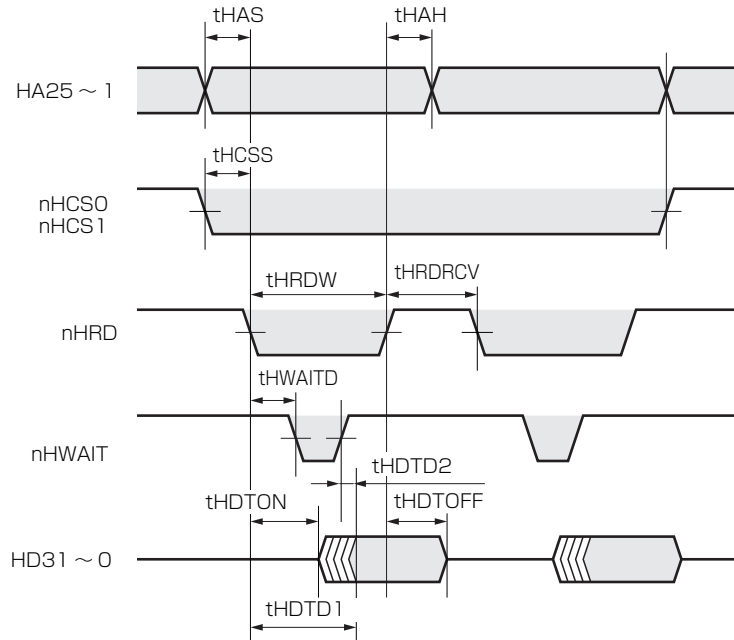


項目		記号	最小	標準	最大	単位	備考
クロック周波数	ドットクロック周波数	fDVIDCLK	4	—	170	MHz	CH0、CH1ともにDVO_CLK、DVO_D13端子
クロックジッタ	ドットクロック出力サイクルジッタ(p-p)	jDVIDCLK	—	—	± 552.5	ps	PLL使用時: ~ 40MHz
			—	—	± 422.5	ps	PLL使用時: 40 ~ 75MHz
			—	—	± 260	ps	PLL使用時: 75 ~ 150MHz
			—	—	± 130	ps	PLL使用時: 150 ~ 170MHz
クロック出力同期信号出力	送信側出力遅延	tD_DVIOUT	0	—	1.2	ns	CH0、CH1
ビデオデータ入力カタイミング	入力セットアップ(CH0)	tS_DVIIN	T - 4.8	—	—	ns	ドットクロック入力時 T: ドットクロック周期 [ns] VIDIOnMOD.CPOL = 0b 設定時
	入力ホールド(CH0)	tH_DVIIN	7.0 - T	—	—		
	入力セットアップ(CH1)	tS_DVIIN	T - 6.7	—	—		
	入力ホールド(CH1)	tH_DVIIN	8.1 - T	—	—		
ビデオデータ入力カタイミング	入力セットアップ(CH0)	tS_DVIIN	T2 - 4.8	—	—	ns	ドットクロック入力時 T2: ドットクロックLOW幅 [ns] VIDIOnMOD.CPOL = 1b 設定時
	入力ホールド(CH0)	tH_DVIIN	7.0 - T2	—	—		
	入力セットアップ(CH1)	tS_DVIIN	T2 - 6.7	—	—		
	入力ホールド(CH1)	tH_DVIIN	8.1 - T2	—	—		
ビデオデータ入力カタイミング	入力セットアップ(CH0)	tS_DVIIN	6.9 - T	—	—	ns	ドットクロック出力時 T: ドットクロック周期 [ns] VIDIOnMOD.CPOL = 0b 設定時
	入力ホールド(CH0)	tH_DVIIN	T - 4.5	—	—		
	入力セットアップ(CH1)	tS_DVIIN	6.2 - T	—	—		
	入力ホールド(CH1)	tH_DVIIN	T - 4.6	—	—		
ビデオデータ入力カタイミング	入力セットアップ(CH0)	tS_DVIIN	6.9 - T2	—	—	ns	ドットクロック出力時 T2: ドットクロックLOW幅 [ns] VIDIOnMOD.CPOL = 1b 設定時
	入力ホールド(CH0)	tH_DVIIN	T2 - 4.5	—	—		
	入力セットアップ(CH1)	tS_DVIIN	6.2 - T2	—	—		
	入力ホールド(CH1)	tH_DVIIN	T2 - 4.6	—	—		

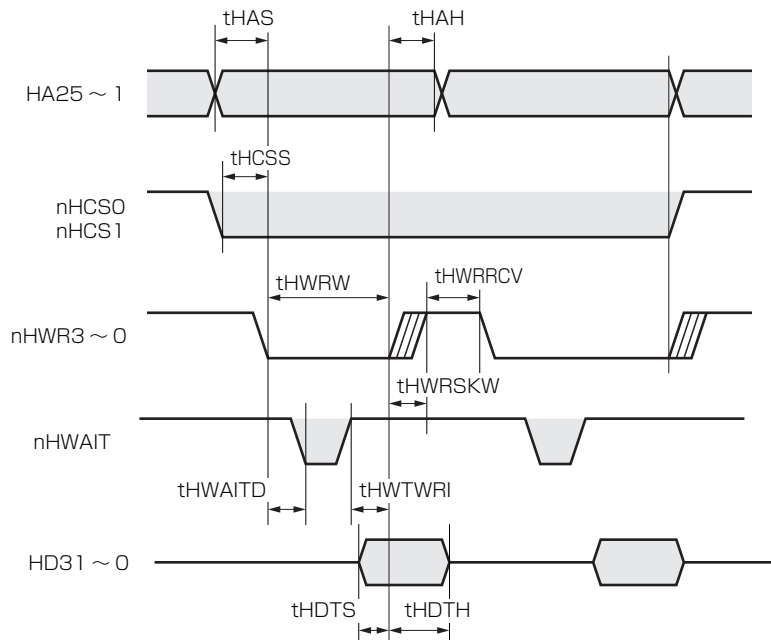
パラレルバス (デバイスモード)

リード/ライト

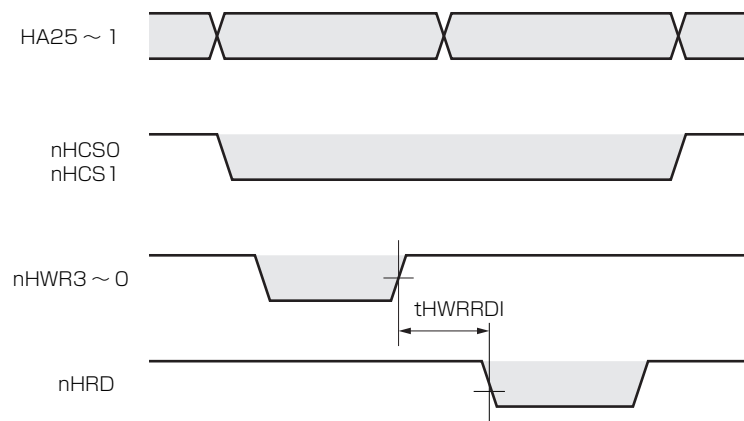
■リード



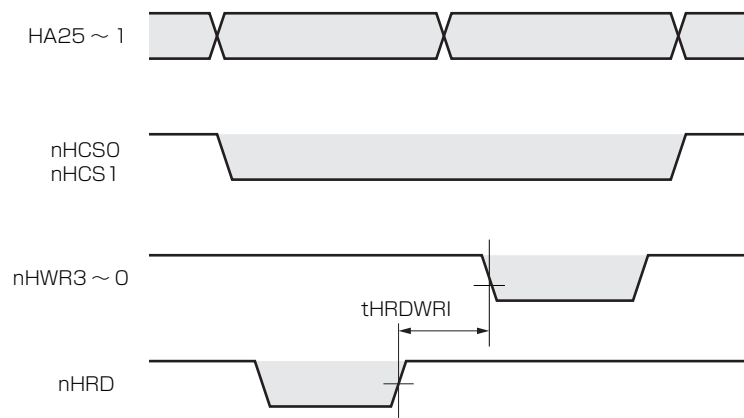
■ライト



■ライト後リード



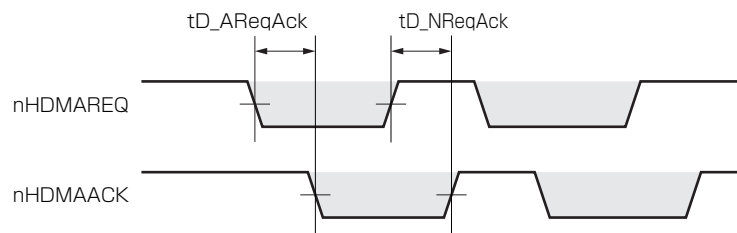
■リード後ライト



項目	記号	最小	最大	単位	備考
アドレスセットアップ	tHAS	0	—	ns	
アドレスホールド	tHAH	0	—	ns	
CSセットアップ	tHCSS	0	—	ns	CS0⇔CS1切り替え時、 3システムクロックのリカバリタイム が必要
リードストロープ幅	tHRDW	6CK	—	SYSCLK	
ライトストロープ幅	tHWRW	3CK	—	SYSCLK	
リードリカバリ時間	tHRDCV	3CK	—	SYSCLK	
ライトリカバリ時間	tHWRCV	5CK	—	SYSCLK	
ウェイト出力遅延時間	tHWAITD	5	10	ns	
ウェイト後ライト挿入可能許容 時間	tHWTWRI	0	—	ns	
データバスON遅延時間	tHDTON	5	10	ns	
データバスOFF遅延時間	tHDTOFF	0	2	ns	
データ確定遅延時間1	tHDTD1(内部レジスタ)	5CK	6CK	SYSCLK	
データ確定遅延時間2	tHDTD2 (AXI)	—	0	ns	
ライトデータセットアップ時間	tHDTS	3CK	—	SYSCLK	
ライトデータホールド時間	tHDTH	0	—	ns	
ライト後リード挿入時間	tHWRRDI	3CK	—	SYSCLK	
リード後ライト挿入時間	tHRDWRI	3CK	—	SYSCLK	
ライトストロープ間スキュー幅	tHWRSKW	0	1CK以下	SYSCLK	

SYSCLK : システムクロック (CLK_SYS) の周期

DMA 転送ハンドシェイク

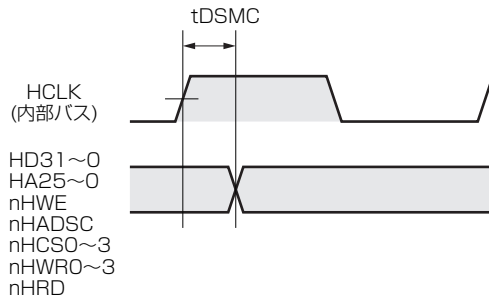


項目	記号	最小	標準	最大	単位	備考
DMA 転送ハンドシェイク REQ – ACK 応答時間	tD_AReqAck	0	–	–	ns	
DMA 転送ハンドシェイク REQ – ACK 完了時間	tD_NReqAck	0	–	–	ns	

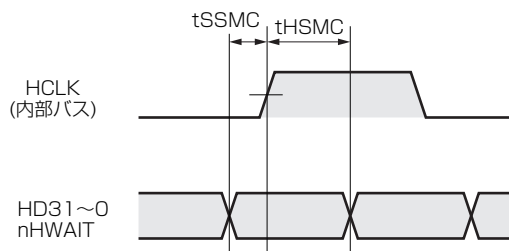
パラレルバス (ホストモード)

SRAMコントローラ

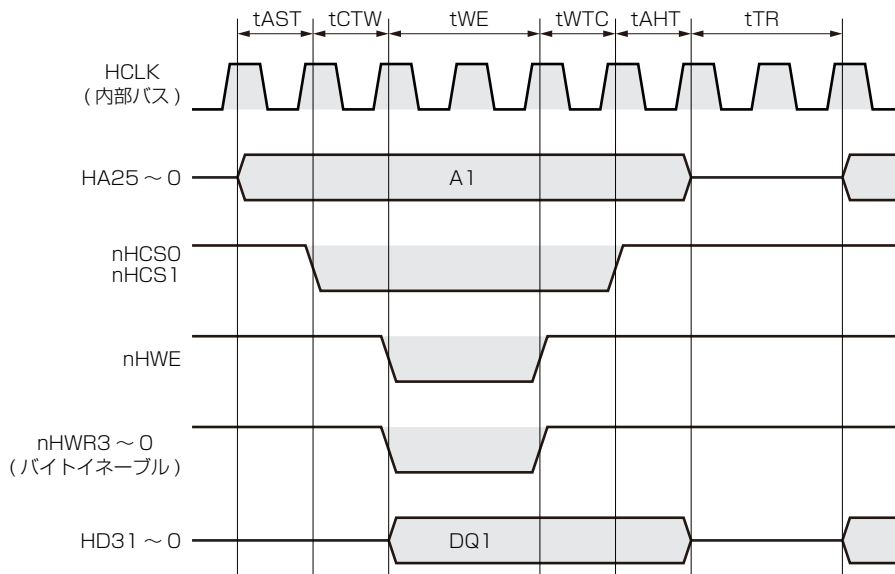
■出力遅延



■入力セットアップ、入力ホールド

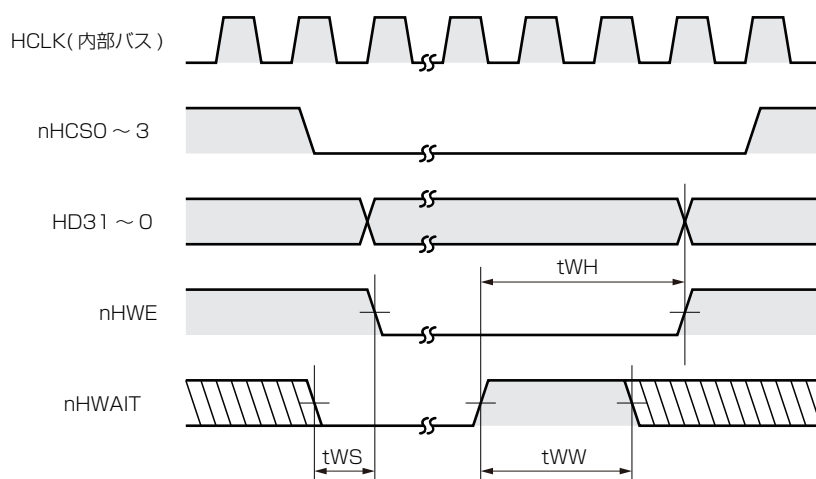


■ライト時



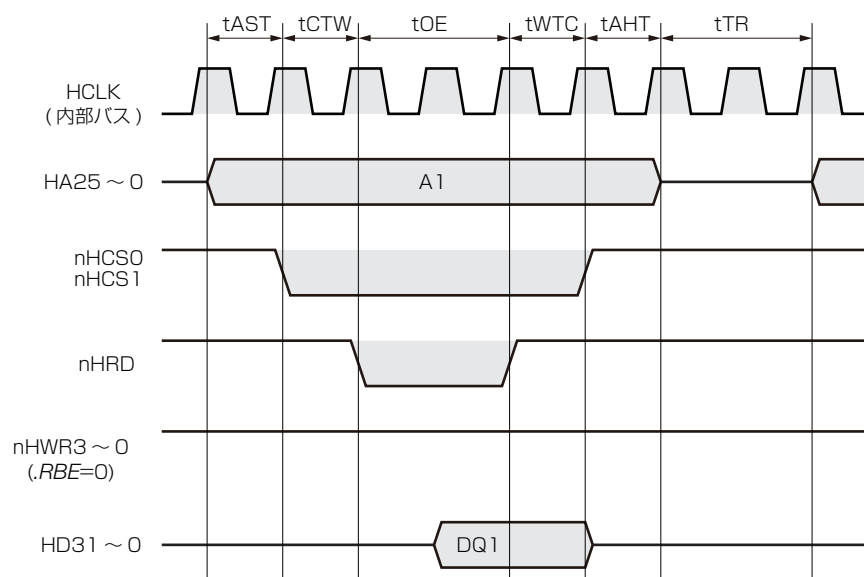
* t_{AST} 、 t_{CTW} のパラメータは1サイクルの指定はできません。便宜上、1サイクルとして図示しています。

■ウェイト動作(ライト)

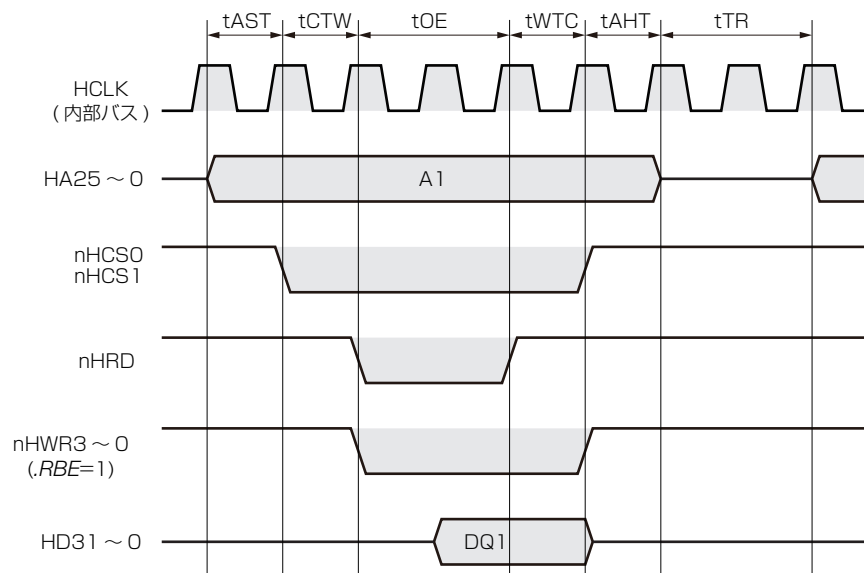


項目		記号	最小	標準	最大	単位	備考
パラレルバスクロック	周波数	fHCLK	—	—	133.33	MHz	内部クロックCLK_PBH最大条件: CPUコアクロック 400MHz動作時
出力遅延時間	出力遅延時間	tDSMC	0	—	3	ns	HCLK 単位の設定タイミングに対する出力遅延 対象端子: HD31 ~ 0, HA25 ~ 0, nHWE, nHADSC, nHCS0 ~ 3, nHWRO ~ 3, nHRD
入力セットアップタイム	入力セットアップ	tSSMC	9	—	—	ns	HCLK 単位の設定タイミングに対する入力セットアップ時間 対象端子: nHWAIT
入力ホールドタイム	入力ホールド	tHSMC	0	—	—	ns	HCLK 単位の設定タイミングに対する入力ホールド時間 対象端子: nHWAIT
アドレスセットアップタイム	アドレス - nHCS0 ~ 3 間	tAST	0	—	4	HCLK	ASTレジスタの設定値を反映
ライトイネーブル遅延	nHCS0 ~ 3 間 - nHWE 間	tCTW	0	—	4	HCLK	CTWレジスタの設定値を反映
ライトストロブ幅	nHWE 幅	tWE	2	—	—	HCLK	$16 \times \text{EAT1} + \text{tAT1}$
ライト後チップイネーブル遅延	nHWE - nHCS0 ~ 3 間	tWTC	0	—	4	HCLK	WTCレジスタの設定値を反映
アドレスホールドタイム	nHCS0 ~ 3 間 - アドレス間	tAHT	0	—	3	HCLK	AHTレジスタの設定値を反映
ターンアラウンドタイム	アクセス間	tTR	1	—	—	HCLK	$16 \times \text{ETRNA} + \text{tTRNA}$
ウェイトセットアップタイム	ウェイトセットアップ	tWS	$2 - \text{AT1}$	—	—	HCLK	AT1 : AT1レジスタ設定値
ウェイト完了パルス幅	最小パルス幅	tWW	2	—	—	HCLK	対象端子: nHWAIT 入力セットアップ、ホールドタイムを満たさない場合は、最小3HCLKとする。
ウェイト後データホールド時間	最小データホールド時間	tWH	—	2	—	HCLK	

■リード時

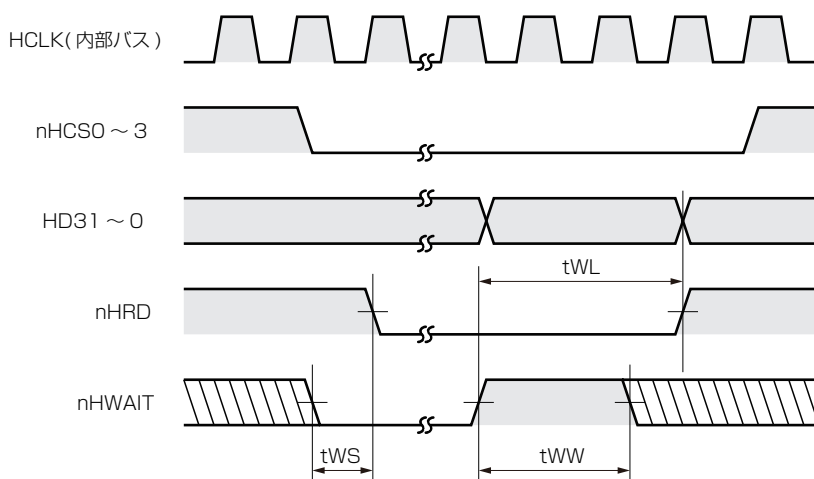
・ $TIMING_n.RBE = 0$ 設定時

* tAST、tCTWのパラメータは1サイクルの指定はできません。便宜上、1サイクルとして図示しています。

・ $TIMING_n.RBE = 1$ 設定時

* tAST、tCTWのパラメータは1サイクルの指定はできません。便宜上、1サイクルとして図示しています。

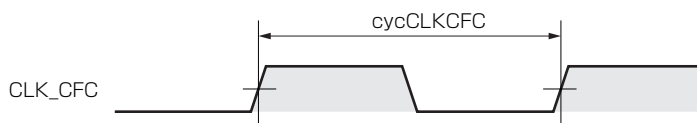
■ウェイト動作(リード)



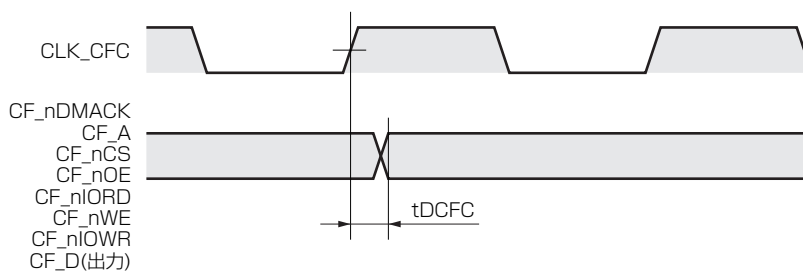
項目		記号	最小	標準	最大	単位	備考
内部クロック	パラレルバス クロック周波数	fHCLK	—	—	133.33	ns	最大条件: CPUコアクロック 400MHz動作時
出力遅延時間	出力遅延時間	tDSMC	0	—	3	ns	HCLK単位の設定タイミングに対する出力遅延 対象端子: HD31 ~ 0、HA25 ~ 0、 nHWE、nHADSC、nHCS0 ~ 3、 nHWRO ~ 3、nHRD
入力セットアップ タイム	入力セットアップ	tSSMC	9	—	—	ns	HCLK単位の設定タイミングに対する 入力セットアップ時間 対象端子: HD31 ~ 0、nHWAIT
入力ホールドタイム	入力ホールド	tHSMC	0	—	—	ns	HCLK単位の設定タイミングに対する 入力ホールド時間 対象端子: HD31 ~ 0、nHWAIT
アドレスセット アップタイム	アドレス— nHCS0 ~ 3間	tAST	0	—	4	HCLK	ASTレジスタの設定値を反映
リードイネーブル 遅延	nHCS0 ~ 3 — nHRD間	tCTW	0	—	4	HCLK	CTWレジスタの設定値を反映
リードストローブ 幅	nHRD幅	tOE	2	—	—	HCLK	$16 \times \text{EAT1} + \text{tAT1}$
リード後チップイ ネーブル遅延	nHRD— nHCS0 ~ 3間	tWTC	0	—	5	HCLK	WTCレジスタの設定値を反映
アドレスホールド タイム	nHCS0 ~ 3— アドレス間	tAHT	0	—	3	HCLK	AHTレジスタの設定値を反映
ターンアラウンド タイム	アクセス間	tTR	1	—	—	HCLK	$16 \times \text{ETRNA} + \text{tTRNA}$
ウェイトセット アップタイム	ウェイトセット アップ	tWS	$2 - \text{AT1}$	—	—	HCLK	AT1: AT1レジスタ設定値
ウェイト完了パルス 幅	最小パルス幅	tWW	2	—	—	HCLK	対象端子: nHWAIT 入力セットアップ、ホールドタイム を満たさない場合は、最小3HCLK とする。
ウェイト後データ ラッチタイミング	データ取り込みタ イミング	tWL	—	2	—	HCLK	

CFコントローラ

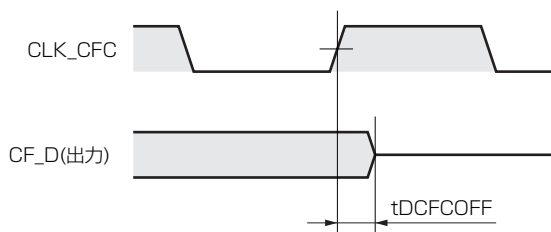
■内部クロック



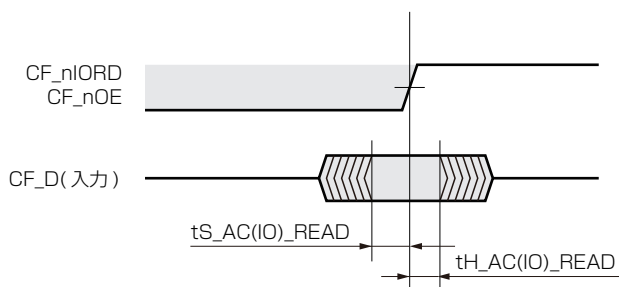
■出力遅延



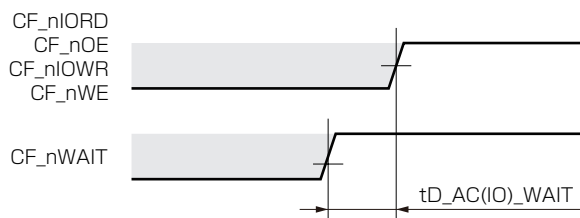
■データバス出力



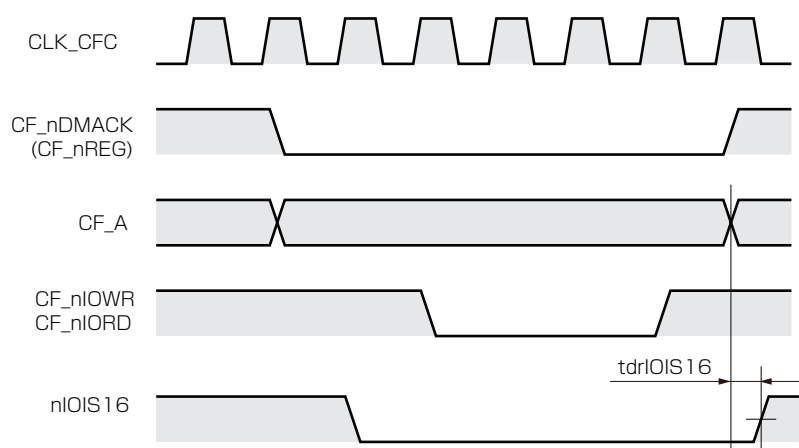
■リードデータタイミング



■WAIT タイミング

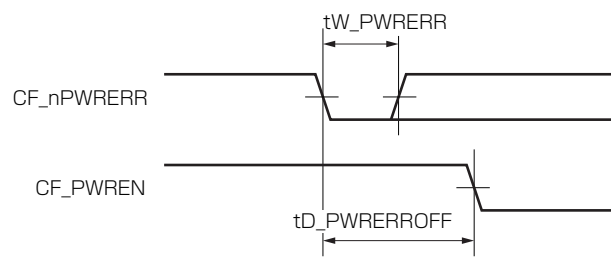


■ IOIS16 立ち上がり

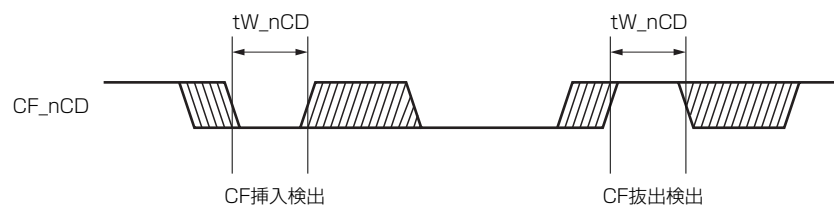


項目		記号	最小	標準	最大	単位	備考
内部クロック	CFクロック周波数	fCLKCFC	32.5	33	33.33	MHz	システムクロックの6分周(最大条件:内部回路200MHz動作時)
	CFクロック周期	cycCLKCFC	30	30.3	30.8	ns	
出力遅延時間	出力遅延時間	tDCFC	0	—	3	ns	CFクロック単位の設定タイミングに対する出力遅延
出力データドライブ	出力ドライブオフ時間	tDCFCOFF	0	—	3	ns	CFクロック単位の設定タイミングに対する出力遅延
I/Oアクセス	アドレス—IOIS16立ち上がり時間	tdrIOIS16(ADR)	—	—	35	ns	
Attribute/Common Read タイミング	Attribute/Common Readデータセットアップ時間	tS_AC_Read	6	—	—	ns	nOE立ち上がり基準
	Attribute/Common Readデータホールド時間	tH_AC_Read	0	—	—	ns	nOE立ち上がり基準
	CF_nWAIT立ち上がり—CF_nOE (CF_nWE)立ち上がり時間	tD_AC_Wait	3+BSM	—	—	CLKCFC	BSM: オフセットアドレス08h、ビット[7:4]の設定値
I/O Read タイミング	I/O Readデータセットアップ時間	tS_IO_Read	6	—	—	ns	nIORD立ち上がり基準
	I/O Readデータホールド時間	tH_IO_Read	0	—	—	ns	nIORD立ち上がり基準
	CF_nWAIT立ち上がり—CF_nIORD (CF_nIOWR)立ち上がり時間	tD_IO_Wait	3+BSIO	—	—	CLKCFC	BSIO: オフセットアドレス08h、ビット[11:8]の設定値

■電源保護



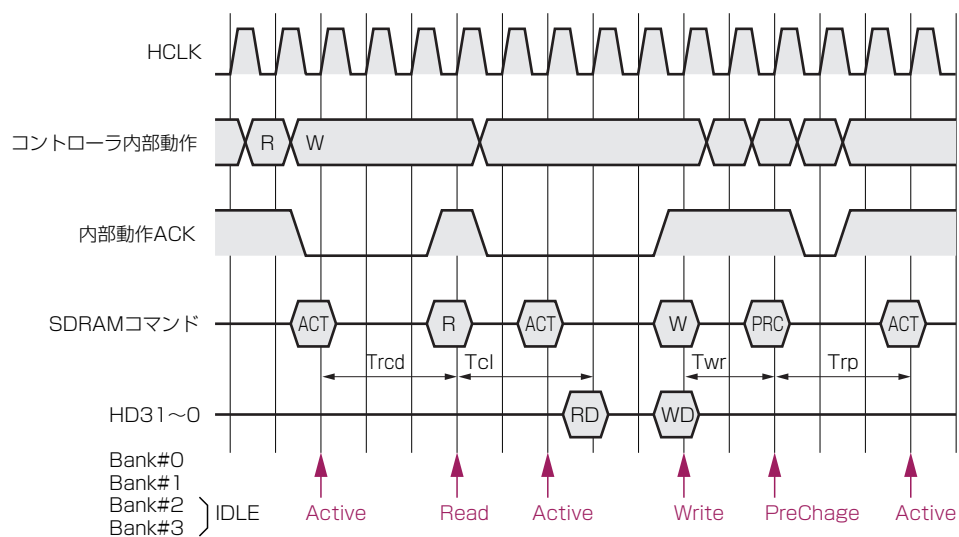
■挿抜



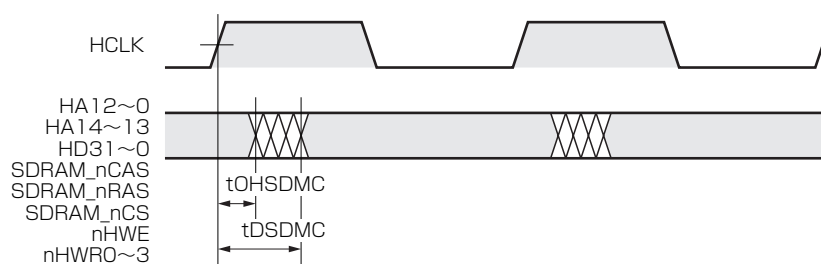
項目		記号	最小	標準	最大	単位	備考
電源保護	電源異常検出パルス幅	tW_PWRERR	30	—	—	ns	
	出力遅延時間	tD_PWRERROFF	—	—	40	ns	
挿抜動作	カード挿抜検出パルス幅	tW_nCD	30	—	—	ns	

外付け SDRAM コントローラ

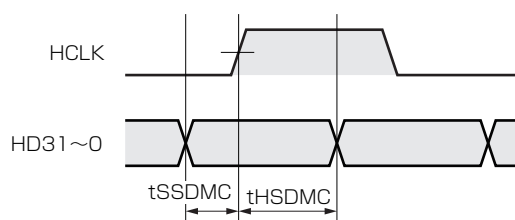
■アクセスタイミング



■外付け SDRAM 出力遅延

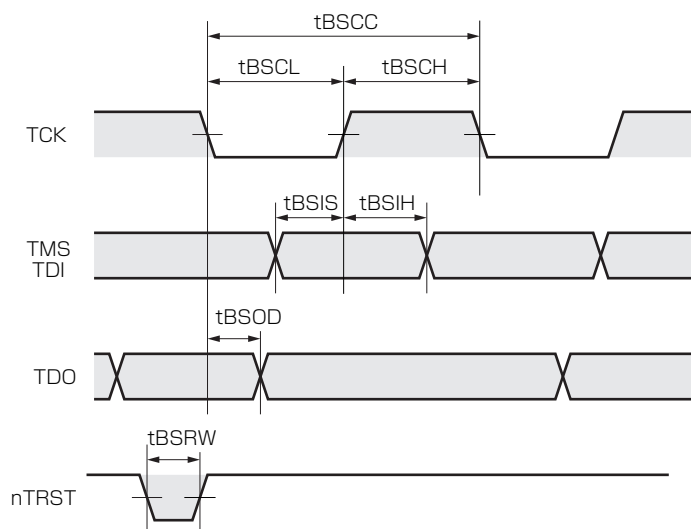


■外付け SDRAM 入力セットアップ、入力ホールド



項目		記号	最小	標準	最大	単位	備考
SDRAM クロック	周波数	fHCLK	—	—	66.67	ns	CLK_SDMC 動作条件： CPUコアクロック 400MHz動作時 (CPUコアクロックの6分周(66MHz)、 または8分周(50MHz)動作)
	デューティ比	dHCLK	45	—	55	—	
出力遅延時間	出力遅延および High-Z 遷移時間	tDSDMC	—	—	2.1	ns	HCLK 単位の設定タイミングに対する出力遅延 *1 HA12 ~ 0、HA14 ~ 13、HD31 ~ 0、SDRAM_nCAS、SDRAM_nRAS、SDRAM_nCS、nHWE、nHWRO ~ 3 端子
出力ホールド時間	出力ホールド時間	tOHSDMC	0.8	—	—	ns	HCLK 単位の設定タイミングに対する出力ホールド時間 *1 HA12 ~ 0、HA14 ~ 13、HD31 ~ 0、SDRAM_nCAS、SDRAM_nRAS、SDRAM_nCS、nHWE、nHWRO ~ 3 端子
入力セットアップタイム	入力セットアップ	tSSDMC	8.2	—	—	ns	HCLK 単位の設定タイミングに対する入力セットアップ時間 *2 HD31 ~ 0 端子
入力ホールドタイム	入力ホールド	tHSDMC	0	—	—	ns	HCLK 単位の設定タイミングに対する入力ホールド時間 *2 HD31 ~ 0 端子
アドレスセットアップ	アドレス-HCS間	tAST	0	—	4	HCLK	ASTレジスタの設定値を反映
ライトイネーブル遅延	HCS-HWEB間	tCTW	0	—	4	HCLK	CTWレジスタの設定値を反映
ライトストロブ幅	HOE幅	tOE	2	—	—	HCLK	16 × EAT1 + tAT1
ライト後チップイネーブル遅延	HWEB-HCS間	tWTC	0	—	5	HCLK	WTCレジスタの設定値を反映
アドレスホールド	HCS-アドレス間	tAHT	0	—	3	HCLK	AHTレジスタの設定値を反映
ターンアラウンドタイム	アクセス間	tTR	1	—	—	HCLK	16 × ETRNA + tTRNA

JTAG

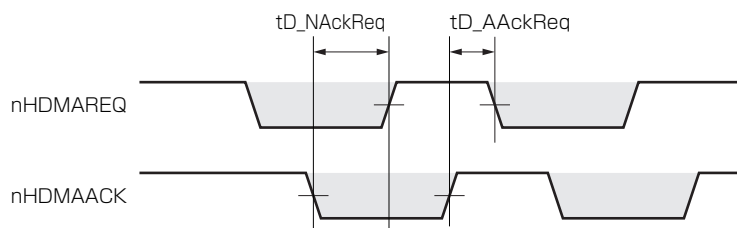


項目	記号	最小	標準	最大	単位	備考
JTAGクロック周期	t_{BSCC}	30	—	—	ns	最大33MHz
JTAGクロックL幅	t_{BSCL}	15	—	—	ns	
JTAGクロックH幅	t_{BSCH}	15	—	—	ns	
TMS、TDIセットアップ時間	t_{BSIS}	8	—	—	ns	
TMS、TDIホールド時間	t_{BSIH}	5	—	—	ns	
TDO出力遅延	t_{BSOD}	0	—	5	ns	
JTAGリセット幅	t_{BSRW}	1	—	—	μs	

ペリフェラル

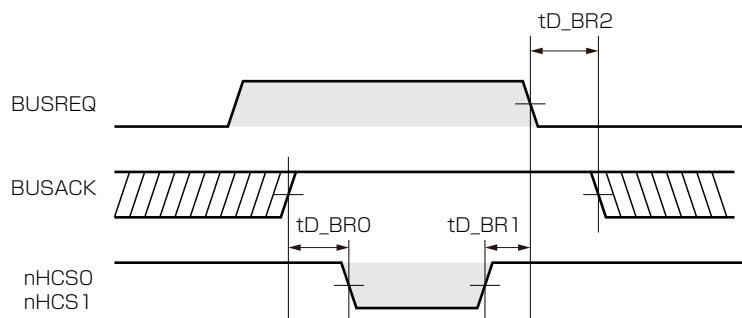
DMAコントローラ

■ DMA転送ハンドシェイク



項目		記号	最小	標準	最大	単位	備考
DMA転送ハンドシェイク	ACK - REQ 応答時間	tD_NAckReq	0	-	-	ns	
DMA転送ハンドシェイク	REQ - ACK 完了時間	tD_NReqAck	0	-	-	ns	

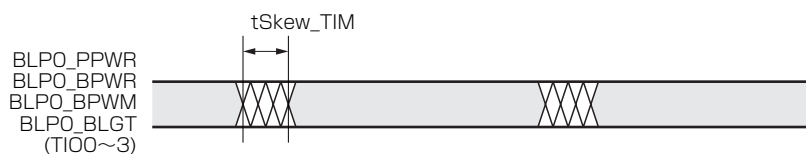
■ DMA転送バス調停



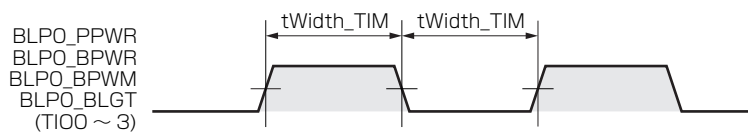
項目		記号	最小	標準	最大	単位	備考
バス調停	バス応答 - アクセス開始時間	tD_BR0	0	-	-	ns	
	バスアクセス完了 - バス要求解除時間	tD_BR1	0	-	-	ns	
	バス応答ホールド時間	tD_BR2	0	-	-	ns	

タイマ

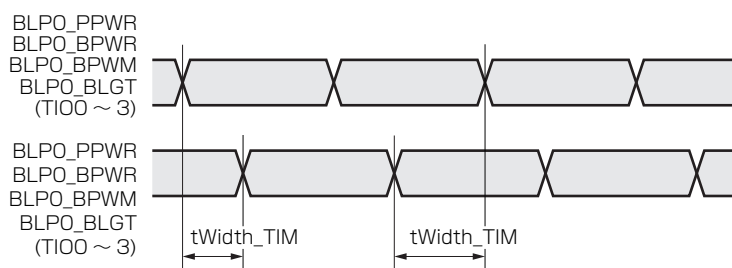
■出力タイミング



■入力タイミング

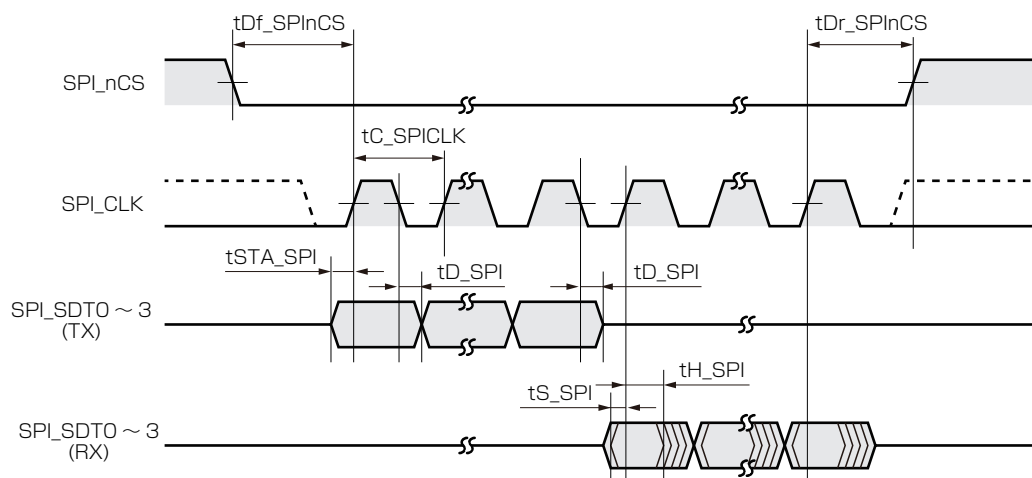


■ロータリーエンコーダ入力時 ($TIMnCTRL.MOD = 1h$ 設定時)



項目		記号	最小	標準	最大	単位	備考
出力時	タイマ出力端子スキュー	$tSkew_TIM$	—	—	1	ns	タイマ出力が同時に変化する場合のスキュー
入力時	タイマ入力端子パルス幅	$tWidth_TIM$	12	—	—	ns	$TIMnRSTTRG.RES$ レジスタの設定値が「0h」の場合、システムクロックが166MHz以上
			4	—	—	SYSCLK	$TIMnRSTTRG.RES$ レジスタの設定値が「0h」の場合、システムクロックが166MHz未満
			2	—	—	TICK	$TIMnRSTTRG.RES$ レジスタの設定値が「2h」、または「3h」の場合

SPI-ROM コントローラ



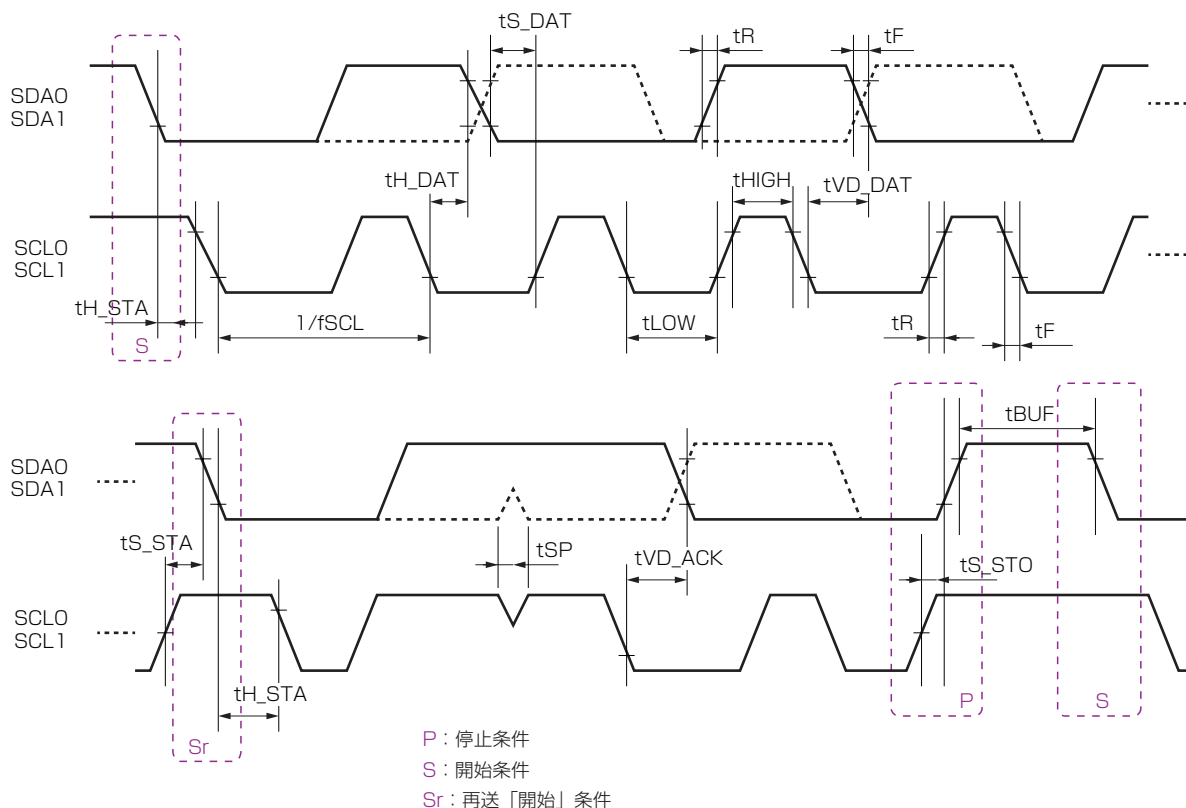
項目	記号	最小	標準	最大	単位	備考
SPIクロック周期	t_{C_SPICLK}	20	—	—	ns	SPI_CLK 端子
SPIクロックデューティ比	dutySPICLK	45	—	55	%	
SPIチップセレクトアサート時間	t_{Df_SPInCS}	$t_{C_SPICLK} \times 1.5 - 3$	—	$t_{C_SPICLK} \times 1.5$	ns	SPIクロック 1.5周期
SPIチップセレクトネゲート時間	t_{Dr_SPInCS}	t_{C_SPICLK}	—	$t_{C_SPICLK} + 3$	ns	SPIクロック 1周期
SPI出力開始時間	t_{STA_SPI}	$t_{C_SPICLK} \times 0.5 - 3$	—	$t_{C_SPICLK} \times 0.5$	ns	SPIクロック 0.5周期
SPI出力遅延、High-Z制御遅延	t_{D_SPI}	0	—	3	ns	SPI_SDT 端子
SPI入力セットアップ	t_{S_SPI}	3	—	—	ns	SPI_SDT 端子
SPI入力ホールド	t_{H_SPI}	3	—	—	ns	SPI_SDT 端子

I2C



注意 I2Cに関してのみ「I/O 出力能力 16mA」で算出しています。

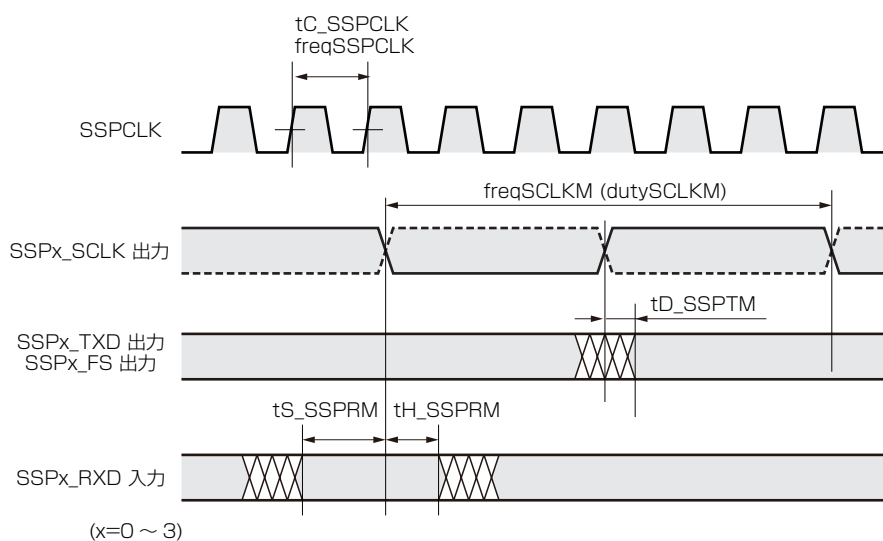
■ I2C インターフェース



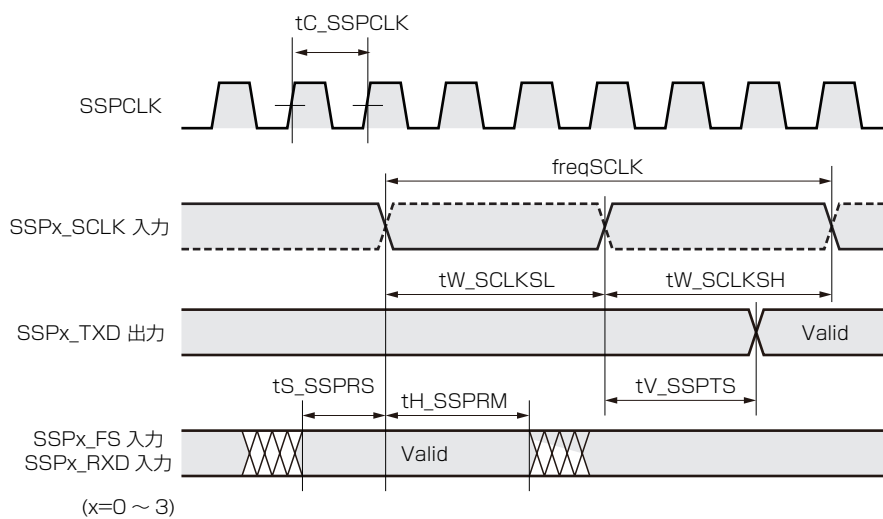
項目	記号	最小	標準	最大	単位	備考
SCL クロック周波数	fSCK	—	—	100	kHz	
SCL/SDA 立ち上がり時間(入力時)	tR	1	—	1000	ns	
SCL/SDA 立ち下がり時間(入力時)	tF	1	—	300	ns	
SCL/SDA 立ち下がり時間(出力時)		—	—	40	ns	駆動能力 4mA(Fast) 設定時、外部負荷 400pF、70%→30% 立ち下がり
スタート時ホールド時間	tH_STA	4.0	—	—	μs	スタート時、リピート時
SCL クロックL期間	tLOW	4.7	—	—	μs	
SCL クロックH期間	tHIGH	4.0	—	—	μs	
リピートスタート時セットアップ時間	tS_STA	4.7	—	—	μs	
データホールド時間	tH_DAT	0	—	—	μs	
データセットアップ時間	tS_DAT	250	—	—	ns	
ストップ時セットアップ時間	tS_STO	4.0	—	—	μs	
ストップ-スタート時間	tBUF	4.7	—	—	μs	
スパイク抑制幅	tSP	0	—	50	ns	
データ有効時間	tVD_DAT	—	—	3.45	μs	
アクノリッジ時間	tVD_ACK	—	—	3.45	μs	

汎用シリアル (SSP/SPI/I2S/TDM/SPDIF)

■ SSP/SPI/I2S/TDM タイミング (マスタ)

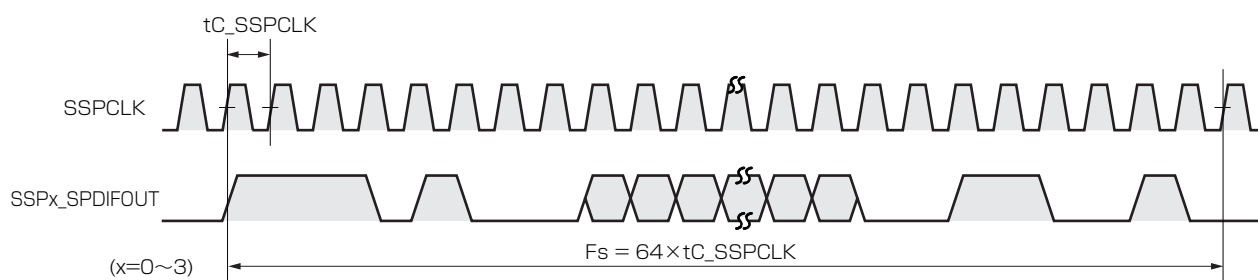


■ SSP/SPI/I2S/TDM タイミング (スレーブ)



項目		記号	最小	標準	最大	単位	備考
クロック	汎用シリアルクロック周期	tC_SSPCLK	9.09	—	—	ns	外部入力/内部生成時ともに
	汎用シリアルクロック周波数	fSSPCLK	—	—	110	MHz	外部入力/内部生成時ともに
マスター動作時	マスター時ビットクロック周波数	fSCLKM	—	—	fSSPCLK/2	fSCLKM	SPI動作時、分周比は偶数のみ
			—	—	fSSPCLK/4		I2S/TDM動作時、分周比は偶数のみ
	マスター時ビットクロックデューティ比	dutySCLKM	45	—	55	%	
	マスター時送信遅延およびHigh-Z遷移時間	tD_SSPTM	—3	—	3	ns	
	マスター時受信セットアップ	tS_SSPRM	10	—	—	ns	
	マスター時受信ホールド	tH_SSPRM	10	—	—	ns	
スリープ動作時	スリープ時ビットクロック周波数	fSCLKS	—	—	fSSPCLK/6	fSCLKS	
	スリープ時ビットクロックL期間	tW_SCLKSL	2.5	—	—	tC_SSPCLK	
	スリープ時ビットクロックH期間	tW_SCLKSH	2.5	—	—	tC_SSPCLK	
	スリープ時送信遅延およびHigh-Z遷移時間	tV_SSPTS	$2 \times (tC_SSPCLK) + 3$	—	—	ns	汎用シリアルクロック2クロック+信号遅延
	スリープ時受信セットアップ	tS_SSPRS	0	—	—	ns	
	スリープ時受信ホールド	tH_SSPRS	$2 \times (tC_SSPCLK) + 10$	—	—	ns	汎用シリアルクロック2クロック+信号遅延

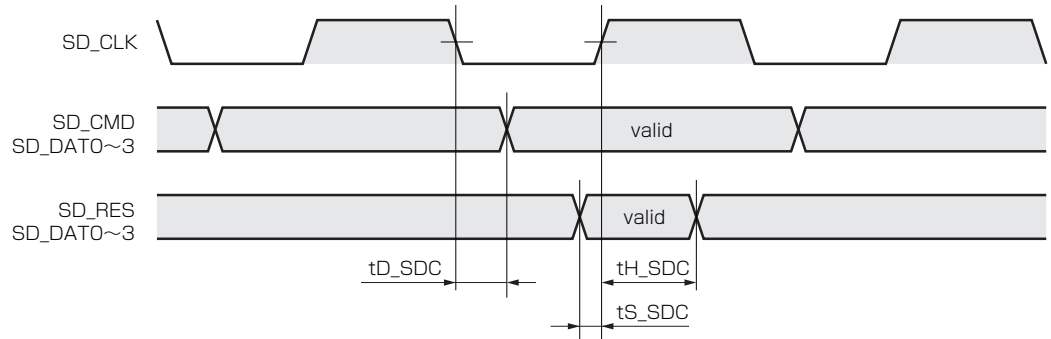
■ SPDIF



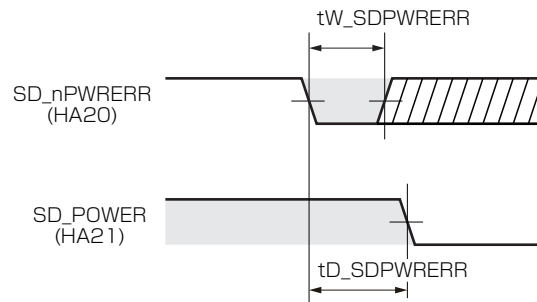
項目		記号	最小	標準	最大	単位	備考
クロック	汎用シリアルクロック周期	tC_SSPCLK	9.09	—	—	ns	外部入力/内部生成時ともに
	汎用シリアルクロック周波数	fSSPCLK	—	—	110	MHz	外部入力/内部生成時ともに
	汎用シリアルクロック周波数 (SPDIF使用時)		—	64	—	Fs	汎用シリアルクロック周期は 64Fsにする必要があります

SDコントローラ

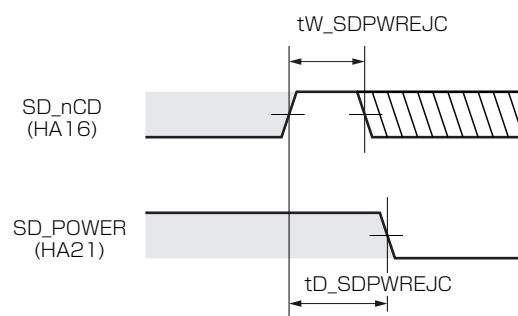
■ SD ホスト動作タイミング



■ SD ホスト (電源保護応答動作)



■ SD ホスト (カードイジェクト応答動作)



項目	記号	最小	標準	最大	単位	備考
SDクロック周波数	fSDC	–	–	50	MHz	
SDホスト出力遅延	tD_SDC	– 2	–	2	ns	SD_CMD、SD_DAT 端子
SDホスト入力 セットアップ	tS_SDC	$9 - (p_lat_off \times$ $SYSClk \times 2)$	–	–	ns	SD_CMD、SD_DAT 端子 *1
SDホスト入力 ホールド	tH_SDC	$-8 + (p_lat_off \times$ $SYSClk \times 2)$	–	–	ns	SD_CMD、SD_DAT 端子 *1
SDホスト入力 セットアップ2	tS_SDC2	– 1	–	–	ns	SYSClk = 5ns時、 SD_CMD、SD_DAT 端子 (p_ lat_off = 1 設定時)
SDホスト入力 ホールド2	tH_SDC2	2	–	–	ns	SYSClk = 5ns時、 SD_CMD、SD_DAT 端子 (p_ lat_off = 1 設定時)
SDホスト電源保 護応答時間	tD_SDPWRERR	–	–	$4 \times SYSClk$	ns	SD_POWER 端子
SDホスト電源保 護検出時間	tW_SDPWRERR	$4 \times SYSClk$	–	–	ns	SD_POWER 端子
SDホストイジェ クト応答時間	tD_SDPWREJC	–	–	$(2^{(9 + db_timeout)}$ $+ 4) \times SYSClk$	ns	db_timeout : オフセット アドレス 114h の設定値
SDホストイジェ クト検出時間	tW_SDPWREJC	$(2^{(9 + db_timeout)}) \times$ $SYSClk$	–	–	ns	db_timeout : オフセット アドレス 114h の設定値

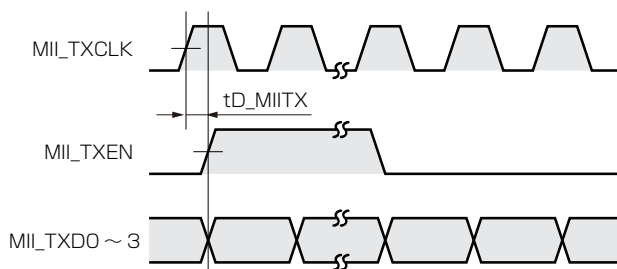
*1 SYSClkはシステムクロック周期。 p_lat_offはオフセットアドレス 100h、ビット [13:8] の設定値

デフォルトスピードの場合、SDカード側の出力遅延はSD_CLK立ち下がりから最大 14nsなので、SDクロック周波数は20MHz以上のときp_lat_offを1以上に設定する必要があります。

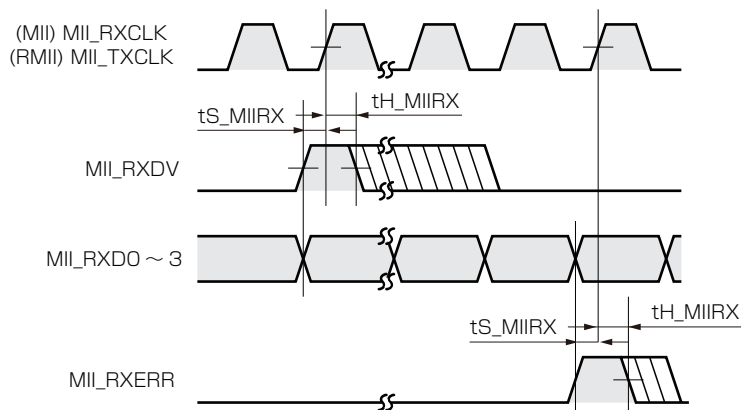
ハイスピード(HS)の場合、SDカード側の出力遅延はSD_CLK立ち上がりから最大 14nsなので、p_lat_offを1に設定する必要があります。

イーサネットコントローラ

■ MII/RMII タイミング (送信側)

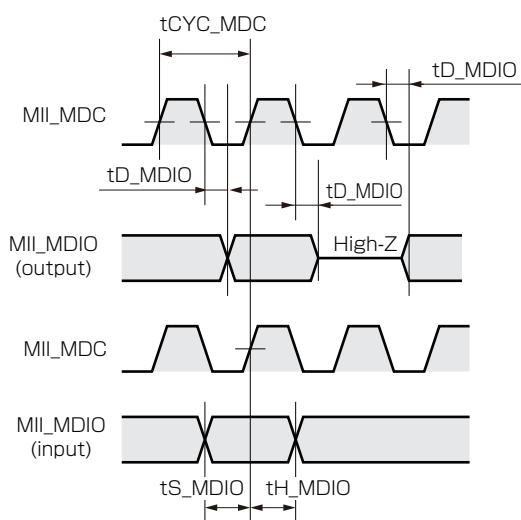


■ MII/RMII タイミング (受信側)



項目		記号	最小	標準	最大	単位	備考
MII 動作時	MII 動作時クロック周波数	fMIICLK100	—	25	—	MHz	100Mbps 動作時、 MII_TXCLK、MII_RXCLK 端子
	MII 動作時クロック周波数	fMIICLK10	—	2.5	—	MHz	10Mbps 動作時、 MII_TXCLK、MII_RXCLK 端子
	MII 動作時クロックデューティ比	dutyMIICLK	35	—	65	%	
RMII 動作時	RMII 動作時クロック周波数	fRMIIICLK	—	50	—	MHz	10/100Mbps 動作時、 MII_TXCLK 端子
	RMII 動作時クロックデューティ比	dutyMIICLK	35	—	65	%	
送信側	送信側出力遅延	tD_MIITX	3	—	12	ns	MII_TXEN、MII_TXDO-3 端子
受信側	受信側入力セットアップ	tS_MIIRX	4	—	—	ns	MII_RXDV、MII_RXDO-3、 MII_RXERR 端子
	受信側入力ホールド	tH_MIIRX	2	—	—	ns	MII_RXDV、MII_RXDO-3、 MII_RXERR 端子

■ MDC/MDIO タイミング

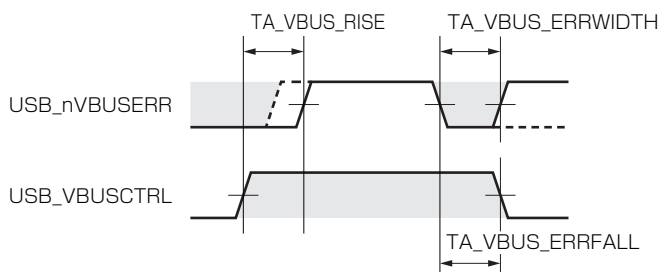


項目		記号	最小	標準	最大	単位	備考
SerialManagement	MDCクロック周波数	$1/t_{CYC_MDC}$	—	2.5	25	MHz	
	MDCクロックデューティ比	dutyMDC	40	—	60	%	
	MDIO出力遅延時間	t_{D_MDIO}	-5	—	5	ns	
	MDIO入力セットアップ時間	t_{S_MDIO}	20	—	—	ns	
	MDIO入力ホールド時間	t_{H_MDIO}	0	—	—	ns	

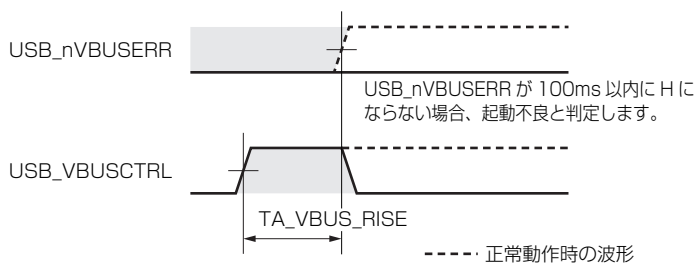
USBコントローラ

■ USB電源保護動作タイミング特性

・VBUS正常起動後、VBUS異常検出時の動作



・VBUS起動不良時の動作



項目	記号	最小	標準	最大	単位	備考
VBUS起動許容時間	TA_VBUS_RISE	—	—	100	ms	VBUS起動時間が100msを超えた場合、VBUS起動不良と判定します。
VBUS異常検出最小パルス幅	TA_VBUS_ERRWIDTH	480	—	—	μs	USBOTG_CSRレジスタbit[10]VBUS_FLT_SEL=1bのとき
		140	—	—	μs	USBOTG_CSRレジスタbit[10]VBUS_FLT_SEL=0bのとき
VBUS異常検出時電源OFF時間	TA_VBUS_ERRFALL	—	—	480	μs	USBOTG_CSRレジスタbit[10]VBUS_FLT_SEL=1bのとき
		—	—	140	μs	USBOTG_CSRレジスタbit[10]VBUS_FLT_SEL=0bのとき

■ USB アナログ端子 (DP/DM) のダイナミック特性

・ USB 2.0 transceiver (HS)

Symbol	Parameter	Condition	Min.	Typ.	Max	Unit	USB2.0 Symbol	USB2.0 Spec.
Input levels (Differential receiver)								
VHSDIFF	High-Speed differential input sensitivity	$ V_I(DP) - V_I(DM) $ measured at the connection of an application circuit	300	–	–	mV	定義なし	Figure 7-18. Template 6
VHSCM	High-Speed data signaling common mode voltage range	–	– 50	–	500	mV	VHSCM	Table7-7
VHSSQ	High-Speed squelch detection threshold	Squelch is detected.	–	–	100	mV	VHSSQを満たす	Table7-7
		No squelch is detected.	200	–	–	mV		
VHSDSC	High-Speed disconnection detection threshold	Disconnection is detected.	625	–	–	mV	VHSDSC	Table7-7
		Disconnection is not detected.	–	–	525	mV		
Output levels								
VHSOI	High-Speed idle level output voltage (Differential)	–	– 10	–	10	mV	VHSOI	Table7-7
VHSOL	High-Speed low level output voltage (Differential)	–	– 10	–	10	mV	VHSOL	Table7-7
VHSOH	High-Speed high level output voltage (Differential)	–	360	400	440	mV	VHSOH	Table7-7
VCHIRPJ	Chirp-J output voltage (Differential)	–	700	–	1100	mV	VCHIRPJ	Table7-7
VCHIRPK	Chirp-K output voltage (Differential)	–	– 900	–	– 500	mV	VCHIRPK	Table7-7
IDP/DM	Allowable output current of DP/DM	When the termination is $45 \Omega \pm 10\%$	14.55	17.78	21.79	mA		
Resistance								
RDRV	Driver output impedance	Equivalent resistance used for the internal chip	40.5	45	49.5	Ω	ZHSDRV	Table 7-8
ZHSTERM	Differential impedance	–	76.5	90	103.5	Ω	$80 \Omega \leq ZHSTERM \leq 100 \Omega$	7.1.6.2



特記事項無き場合は、『Universal Serial Bus Specification Revision 2.0 (usb_20.pdf)』参照。

· USB 1.1 transceiver (FS/LS)

Symbol	Parameter	Condition	Min.	Typ.	Max	Unit	USB2.0 Symbol	USB2.0 Spec.
Input levels (Differential receiver)								
V _{DI}	Differential input sensitivity	$ V_{I(DP)} - V_{I(DM)} $	0.2	–	–	V	V _{DI}	Table 7-7
V _{CM}	Differential common mode voltage	–	0.8	–	2.5	V	V _{CM}	Table 7-7
Z _{HSDRV}	Driver output resistance	Equivalent resistance used for the internal chip	40.5	45	49.5	Ω	Z _{HSDRV}	Table 7-8
R _{PU1}	Pull-up resistor during idle	Equivalent resistance used for the internal chip	900	–	1575	Ω	R _{PU1}	7.1.5.1 (ECN: resistor_ecn)
R _{PU2}	Driver output resistance	Equivalent resistance used for the internal chip	525	–	1515	Ω	R _{PU2}	7.1.5.1 (ECN: resistor_ecn)
R _{PD}	Driver output resistance	Equivalent resistance used for the internal chip	14.25	–	24.8	kΩ	R _{PD}	Table 7-7 (ECN: resistor_ecn)
Input levels (Single-ended receiver)								
V _{SE}	Single-ended receiver threshold	–	0.8	–	2.0	V	V _{IL} , V _{IH}	Table 7-7
Output levels								
V _{OL}	Low-level output voltage	–	0	–	0.3	V	V _{OL}	Table7-7
V _{OH}	High-level output voltage	–	2.8	–	3.6	V	V _{OH}	Table7-7

■ USB アナログ端子 (DP/DM) のスタティック特性

・ Driver characteristics

Symbol	Parameter	Condition	Min.	Typ.	Max	Unit	USB2.0 Symbol	USB2.0 Spec.
High-speed mode								
THSRDRATE	High-Speed TX data rate	–	479.76	–	480.24	Mbps	THSDRAT	Table 7-8
THSRDRATE	High-Speed RX data rate	–	479.76	–	480.24	Mbps	THSDRAT	Table 7-8
tHSR	High-Speed differential rise time	–	500	–	–	ps	THSR	Table 7-8
tHSF	High-Speed differential fall time	–	500	–	–	ps	THSF	Table 7-8
Full-Speed mode								
TFSDRATE	Full-Speed TX data rate	–	11.99	–	12.01	Mbps	TFDRATHS、 TFDRATE	Table 7-9
TFSDRATE	Full-Speed RX data rate	–	11.97	–	12.03	Mbps	TFDRATHS、 TFDRATE	Table 7-9
tFR	Rise time	CL=50pF, 10% ~ 90% of VOH – VOL	4.0	–	20	ns	TFR	Table 7-9
tFF	Fall time	CL=50pF, 10% ~ 90% of VOH – VOL	4.0	–	20	ns	TFF	Table 7-9
tFRMA	Differential rise/fall time matching (tFR/tFF)	Excluding the first transition from the idle mode	90	–	110	%	TFRFM	Table 7-9
VCRS	Output signal crossover voltage	Excluding the first transition from the idle mode	1.3	–	2.0	V	VCRS	Table 7-7
Low-speed mode								
TLSDRATE	Low-Speed TX data rate	–	1.49925	–	1.50075	Mbps	TLDRATHS、 TLDRATE	Table 7-10
TLSRDRATE	Low-Speed RX data rate	–	1.47750	–	1.52250	Mbps	TLDRATHS、 TLDRATE	Table 7-10
tLR	Rise time	CL=200pF ~ 600 pF, 10% ~ 90% of VOH – VOL	75	–	300	ns	TLR	Table 7-10
tLF	Fall time	CL=200pF ~ 600 pF, 10% ~ 90% of VOH – VOL	75	–	300	ns	TLF	Table 7-10
tLRMA	Differential rise time/fall time matching (tLR/tLF)	Excluding the first transition from the idle mode	80	–	125	%	TLRFM	Table 7-10
VCRS	Output signal crossover voltage	Excluding the first transition from the idle mode	1.3	–	2.0	V	VCRS	Table 7-7

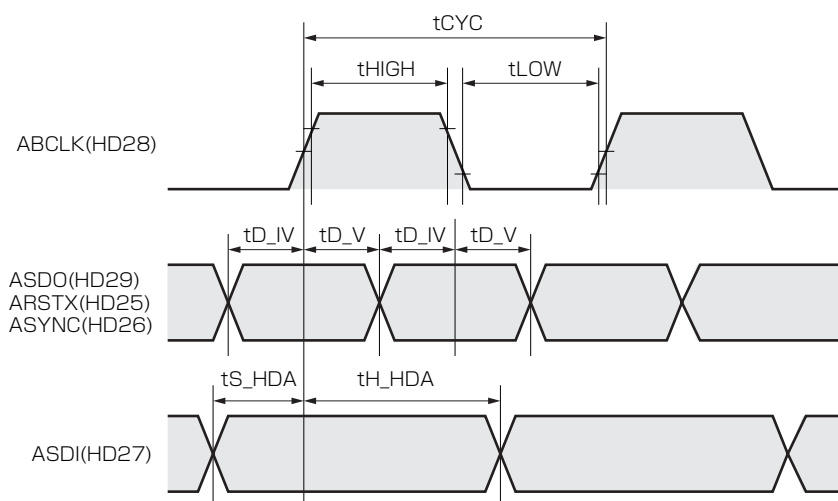
· Driver timing

Symbol	Parameter	Condition	Min.	Typ.	Max	Unit	USB2.0 Symbol	USB2.0 Spec.
High-Speed mode								
	Driver waveform requirement	Please refer to the eye pattern of template 1.	Follow template 1, described in USB specification, revision 2.0.					Template 1
Full-Speed mode								
	VI, FSEO, OE to DP, DM Propagation delay	For detailed descriptions of VI, FSEO, and OE, please refer to the USB 1.1 specification.	–	–	15	ns		
TFDEOP	Source jitter for differential transition to SEO transition	–	– 2.0	–	5.0	ns	TFDEOP	Table 7-9
TJR1	Receiver jitter	To next transition	– 18.5	–	18.5	ns	TJR1	Table 7-9
TJR2	Receiver jitter	For paired transition	– 9.0	–	9	ns	TJR2	Table 7-9
TFEOPT	Source SEO interval of EOP	–	160	–	175	ns	TFEOPT	Table 7-9
TFEOPR	Receiver SEO interval of EOP	–	82	–	–	ns	TFEOPR	Table 7-9
TFST	Width of SEO interval during differential transition	–	–	–	14	ns	TFST	Table 7-9
Low-Speed mode								
TLDEOP	Source jitter for differential transition to SEO transition	–	– 40	–	100	ns	TLDEOP	Table 7-10
TJR1	Receiver jitter	To next transition	– 75	–	75	ns	TDJR1	Table 7-10
TJR2	Receiver jitter	For paired transition	– 45	–	45	ns	TDJR2	Table 7-10
TLEOPT	Source SEO interval of EOP	–	1.25	–	1.5	μs	TLEOPT	Table 7-10
TLEOPR	Receiver SEO interval of EOP	–	670	–	–	ns	TLEOPR	Table 7-10
TLST	Width of SEO interval during differential transition	–	–	–	210	ns	TLST	Table 7-10
Not specified: Low-Speed delay time is dominated by the slow tLR and tLR.								

Receiver timing

Symbol	Parameter	Condition	Min.	Typ.	Max	Unit	USB2.0 Symbol	USB2.0 Spec.
High-speed mode (Template 4, USB specification rev. 2.0)								
	Data source jitter and receiver jitter tolerance	Please refer to the eye pattern of template 4.	USB Rev. 2.0 Template 4に準拠					Template 4
Full-Speed mode								
tPLH(rcv)	Receiver propagation delay (DP, DM to RX_RCV)	For detailed descriptions of RCV, please refer to the USB 1.1 specification.	—	—	15	ns		USB Rev. 1.1 準拠
tPHL(rcv)								
tPLH(single)	Receiver propagation delay (DP, DM to RX_DP, RX_DM)	—	—	—	15	ns		USB Rev. 1.1 準拠
tPHL(single)								

HDオーディオコントローラ



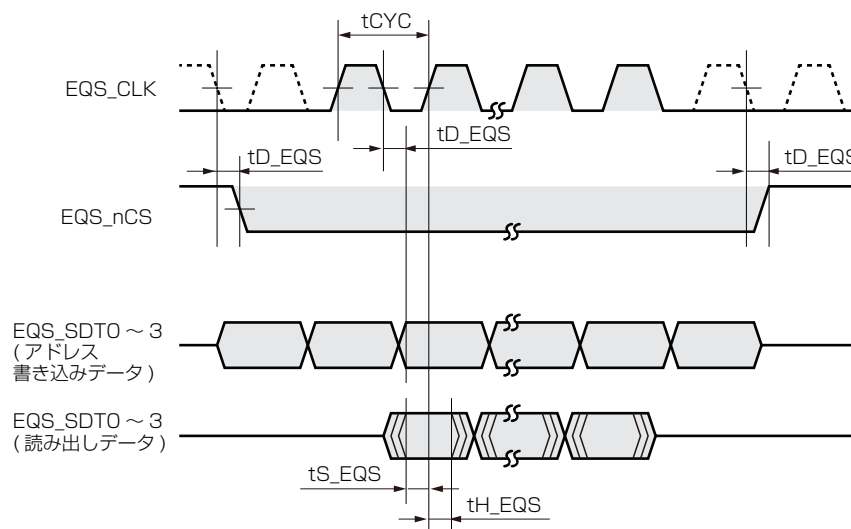
項目	記号	最小	標準	最大	単位	備考
ABCLK 周波数	$1/t_{CYC}$	23.9976	24	24.0024	MHz	1ms以上の平均周波数 (許容誤差±100ppm)
ABCLK 周期	t_{CYC}	41.363	41.67	41.971	ns	
ABCLKのHレベル期間	t_{HIGH}	18.75	—	22.91	ns	デューティ比45～55%
ABCLKのLレベル期間	t_{LOW}	18.75	—	22.91	ns	デューティ比45～55%
ABCLKのジッタ	j_{CYC}	—	—	390	ps	内蔵USB用PLL使用時*
出力有効期間 (ABCLK エッジ前)	t_{D_IV}	7	—	—	ns	ASDO、ARSTX、ASYNC出力
出力有効期間 (ABCLK エッジ後)	t_{D_V}	7	—	—	ns	ASDO、ARSTX、ASYNC出力
SDI セットアップ時間	t_{S_HDA}	15	—	—	ns	
SDI ホールド時間	t_{H_HDA}	0	—	—	ns	

* HDAudio rev1.0a ではコントローラ側最大300ps、Codec側最大500psで規定されています。

内蔵USB用PLLの使用については十分な評価が必要です。

PLLを使用しない場合、XOUT端子に入力するクロック(または水晶振動子)は48MHzとする必要があります。

EQSコントローラ (Enhanced Quad Serial)



項目	記号	最小	標準	最大	単位	備考
EQS クロック周波数	$1/t_{CYC}$	—	—	100	MHz	システムクロック 200MHz、 分周比最小設定時
ドットクロック出力デューティ比	dutyEQSCLK	45	—	55	%	内蔵PLL 使用時
EQS 出力遅延 (対クロック)	t_{D_EQS}	—0.5	—	1.5	ns	
EQS 出力ドライブ遅延 (対クロック)		—0.5	—	1.5	ns	
EQS 入力セットアップ	t_{S_EQS}	8.6	—	—	ns	
EQS 入力ホールド	t_{H_EQS}	0	—	—	ns	

ご 注 意

- 本仕様書及び本注意書の記載内容は2019年7月現在のものであります。
- 本仕様書の一部又は全部を弊社の許可なく、転載・複製することを堅くお断りします。
- 本仕様書に記載されている製品（以下「本製品」といいます。）をご利用される際、本仕様書の内容を正しく守ってお使い下さい。
- 別途お客様と弊社との間で締結した書面による契約又は本製品の売買契約書の関連条項において定める場合を除き、弊社は、本製品及び技術情報に関して、お客様に生じた間接的、結果的、特別又は偶発的な損害（逸失利益、機会の喪失、業務の障害、データの喪失に基づく損害を含みますがこれらに限られません。）を負担いたしません。また弊社は、明示的にも黙示的にも、本製品及び技術情報に関して、一切の保証（機能動作の保証、商品性の保証、特定目的への合致の保証、情報の正確性の保証、第三者の権利の非侵害保証を含みますがこれらに限られません。）をしておりません。
- 本製品の異常や故障による機会損失、二次的損害又は最大絶対規格値を超えてご使用された場合の本製品の故障等に対しましては、弊社はその責を負いかねますのでご了承下さい。
- 本仕様書の記載内容は本製品の改良などのため変更されることがあります。ご使用の際には最新の仕様書で内容をご確認願います。仕様書をご確認されることがなかった場合、万一ご使用機器に瑕疵が生じましても、弊社はその責を負いかねますのでご了承下さい。
- 記載されております応用例やその定数などの情報につきましては、本製品の標準的な動作や使い方を説明するものです。従いまして、量産設計をされる場合には、外部諸条件を考慮していただきますようお願い致します。また、本製品のお客様の設備等への組み込みは、お客様の責任にて行われますようお願い致します。
- 本仕様書に記載されております本製品に関する応用例、情報、諸データは、あくまで一例を示すものであり、これらに関する第三者の特許権又は著作権などの知的所有権及びその他の権利に対する弊社の保証を示すものではございません。従いまして(1)上記第三者の知的財産権の侵害の責任又は(2)本製品の使用により発生する責任につきましては、弊社はその責を負いかねますのでご了承下さい。
- 本製品の販売に関し、本製品自体の使用、販売、その他の処分以外には、弊社又は第三者の所有又は管理している特許権又は著作権などの知的財産権、その他のあらゆる権利について明示的にも黙示的にも、その実施又は利用を買主に許諾するものではありません。
- 本製品は「シリコン」を主材料として製造されております。
- 本製品は「耐放射線設計」はなされておられません。
- 弊社は、日々本製品の品質等の向上に努めておりますが、本製品が故障する可能性を完全に排除することはできません。お客様におかれましては、本製品が故障しても、結果的に、人身事故、火災事故、社会的な損害を生じさせないよう、冗長設計、延焼対策設計、過電流防止対策設計、誤動作防止設計などの安全設計をお願い致します。
- 弊社は、本仕様書を完全なものとするべく努めておりますが、本仕様書は、あらゆる事象に対応できるものとはなっておりません。本仕様書を遵守することによって不具合等が発生するおそれがある場合にはあらかじめ弊社宛にご相談いただくなど、お客様自身で適宜な対応をお願い致します。またお客様が本注意書及び本仕様書を遵守されたとしても、必ずしも弊社が賠償・補償等の責任を負担するわけではないことについてもご理解頂けますようお願い致します。
- 本仕様書に記載されている製品は、AV機器、OA機器、通信機器、家電製品、アミューズメント機器などの一般的な電子機器への使用を意図しています。(a) 直接生命に影響を及ぼす可能性のある機器（生命維持装置などを含みますがこれに限られません）及び(b) 極めて高度な信頼性が要求され、その製品の故障や誤作動が多大な損害を発生させる可能性のある機器（輸送機器制御装置、原子力制御、軍事機器などを含みますがこれに限られません）への使用は意図しておらず、また使用することは出来ません。万一、上記機器へのご使用を検討される際は、事前に弊社営業窓口までご相談願います。
- 本製品は、RoHS指令対応製品です。
- 弊社製品のうち、外国為替及び外国貿易管理法に定める戦略物資（又は役務）に該当するものを輸出する場合は、お客様において関連法規を遵守の上、必要な手続きを行ってください。
- 本注意書及び本仕様書の内容は、別段の定めがない限り、準拠法を日本国法として解釈されるものとします。また、本注意書及び本仕様書に関するすべての紛争については、東京地方裁判所を第一審の専属管轄裁判所とします。
- 社名、製品名などは、一般に各社の商標または登録商標です。



株式会社 アクセル

〒101-8973 東京都千代田区外神田4-14-1
秋葉原UDX 南ウイング10階
TEL 03-5298-1670 FAX 03-5298-1671
<https://www.axell.co.jp/>

Copyright © 2018-2019 AXELL Corporation. All rights reserved.